

МАССОВАЯ РАДИОБИБЛИОТЕКА

МИКРОСХЕМЫ И ИХ ПРИМЕНЕНИЕ

МИКРОСХЕМЫ И ИХ ПРИМЕНЕНИЕ

МАССОВАЯ
РАДИО
БИБЛИОТЕКА

Основана в 1947 году

Выпуск 1070

МИКРОСХЕМЫ И ИХ ПРИМЕНЕНИЕ

(Справочное пособие)

Издание второе, переработанное и дополненное



МОСКВА «РАДИО И СВЯЗЬ» 1983

ББК 32.844
6Ф2.1
УДК 621.3.049.77

Авторы:

В. А. БАТУШЕВ, В. Н. ВЕНИАМИНОВ, В. Г. КОВАЛЕВ, О. Н. ЛЕБЕДЕВ, А. И. МИРОШНИЧЕНКО.

Микросхемы и их применение: Справ. пособие/
М59 В. А. Батушев, В. Н. Вениаминов, В. Г. Ковалев, О. Н. Лебедев, А. И. Мирошниченко.—2-е изд.,перераб. и доп. — М.: Радио и связь, 1983.—272 с., ил.— (Массовая радиобиблиотека; Вып. 1070)

1 р. 70 к.

Приведены общие сведения об интегральных микросхемах, их классификация и основные справочные данные, рассмотрены принципы построения на их основе различных радиоэлектронных устройств, показаны возможности применения микросхем в радиолюбительской практике. Первое издание вышло в 1978 г. В настоящем издании обновлен материал всех глав, а также введены новые главы с описанием микропроцессорных комплектов больших интегральных схем, микроэлектронных запоминающих устройств и микросхем для аналого-цифрового и цифроаналогового преобразования сигналов.

Для подготовленных радиолюбителей.

М $\frac{2403000000-001}{046(01)-83}$ 141-83

ББК 32.844
6Ф0.3

РЕЦЕНЗЕНТ КАНД. ТЕХН. НАУК М. А. БЕДРЕКОВСКИЙ

Редакция литературы по электронной технике

ПРЕДИСЛОВИЕ КО ВТОРОМУ ИЗДАНИЮ

XXVI съезд КПСС выдвинул среди других задачу технического перевооружения производства, быстрейшего создания и повсеместного внедрения принципиально новой техники и материалов. В решении этой задачи важная роль принадлежит современной микроэлектронике. В планах экономического развития нашей страны указан ряд важнейших технических областей, таких как, например, встроенные системы автоматического управления, где уже сегодня должна широко внедряться самая современная микроэлектронная элементная база, микропроцессоры и микро-ЭВМ.

Проникнув в разнообразные виды радиоэлектронной техники — от сложнейших управляющих комплексов до бытовых приборов и устройств, интегральные микросхемы значительно расширили сферу применения радиоэлектронных средств и обеспечили высокий технико-экономический эффект от их внедрения. В связи с этим возникает необходимость в ознакомлении широкого круга читателей, интересующихся успехами полупроводниковой электроники и имеющих опыт работы в данной области, с номенклатурой и с практическими вопросами применения интегральных микросхем, выпускаемых отечественной промышленностью, с особенностями конструирования радиоэлектронной аппаратуры на их основе.

Первое издание книги вышло в 1978 г. За прошедшее время достигнуты значительные успехи в развитии микроэлектронной элементной базы. Популярные серии микросхем пополнились сложными микроэлектронными функциональными узлами с высокой степенью интеграции. Разработаны и освоены в серийном производстве новые серии аналоговых и цифровых микросхем, построенные на перспективных схемотехнических принципах и имеющие улучшенные функциональные и электрические характеристики.

В практику разработки радиоэлектронной аппаратуры все шире внедряются программно-управляемые универсальные микроэлектронные устройства — микропроцессоры. Выпускаемые серийно комплекты микропроцессорных интегральных схем по своим функциональным возможностям и электрическим характеристикам удовлетворяют требованиям многих областей применения: аппаратуры автоматического управления, связи, измерительной техники, бытовых приборов и т. д. Появились первые однокристальные микро-ЭВМ.

Значительно расширена номенклатура микроэлектронных операционных усилителей, микросхем для запоминающих устройств, аналого-цифровых и цифроаналоговых преобразователей и др.

Накоплен большой практический опыт по применению микросхем в радиоэлектронной аппаратуре, в том числе и радиолюбительской.

Указанные изменения, произошедшие после выхода в свет первого издания книги, обусловили необходимость ее второго издания, переработанного и дополненного.

В предлагаемой читателям книге даны общие сведения об интегральных микросхемах, выпускаемых промышленностью, рассмотре-

ны принципы их функциональной классификации, приведены количественные значения основных параметров, изложены конструктивные особенности микросхем. Рассмотрен состав основных серий аналоговых и цифровых микросхем, приведены примеры реализации на них функциональных узлов. Изложены особенности и примеры применения микросхем в радиолюбительских разработках.

Рассмотрены также особенности проектирования, конструирования и эксплуатации аппаратуры на микросхемах.

В целом задачей книги является показ возможностей отечественных микросхем, а также условий их применения на базе обобщения практического опыта.

Во втором издании книги существенно обновлены все главы, включен материал по микросхемам, выпущенным отечественной промышленностью в последние годы, значительное внимание уделено тем из них, в рекомендациях по применению которых особенно остро нуждаются радиолюбители. В книгу введены две новые главы, посвященные микропроцессорам, большим интегральным схемам памяти, аналого-цифровым и цифроаналоговым преобразователям, даны описания и принципы реализации новых устройств промышленной и бытовой техники.

Глава 1 написана Батушевым В. А., гл. 2 — Вениаминовым В. Н., гл. 3 и § 7.6 — Ковалевым В. Г., гл. 4 и 5 — Лебедевым О. Н., гл. 6, 7 (кроме § 7.6) и 8 — Мирошниченко А. И., § 7.3 — написан совместно Ковалевым В. Г. и Мирошниченко А. И.

При подготовке второго издания были учтены критические замечания, пожелания и рекомендации многочисленных читателей, приславших письма. Авторы выражают признательность канд. техн. наук Бедрековскому М. А. за ценные замечания, сделанные им при рецензировании книги.

Авторы надеются, что книга будет с интересом встречена широким кругом радиолюбителей.

Отзыв о книге просим присылать по адресу: 101000, Москва, Главпочтамт, а/я 693, издательство «Радио и связь», Массовая радиобиблиотека.

Авторы

Глава первая

ОБЩИЕ СВЕДЕНИЯ ОБ ИНТЕГРАЛЬНЫХ МИКРОСХЕМАХ

1.1. ИНТЕГРАЛЬНАЯ МИКРОСХЕМА— СОВРЕМЕННЫЙ ФУНКЦИОНАЛЬНЫЙ УЗЕЛ РАДИОЭЛЕКТРОННОЙ АППАРАТУРЫ

Полевые и биполярные транзисторы, полупроводниковые диоды и резисторы, конденсаторы и прочие электронные приборы и радиодетали часто называют *элементами радиоэлектронной аппаратуры* (РЭА), или электрорадиоэлементами, так как они составляют основу функциональных структур, реализующих обусловленные назначением аппаратуры алгоритмы формирования, преобразования, хранения, обработки и воспроизведения сигналов.

Предприятия электронной промышленности выпускают типовые электрорадиоэлементы в широком ассортименте в качестве комплектующих изделий. Изготовление же аппаратуры заключается фактически в сборке ее из готовых электрорадиоэлементов с применением межсоединений и конструктивных элементов, обеспечивающих необходимое пространственное расположение частей аппаратуры, соединение их в единую функциональную структуру, защиту от воздействий окружающей среды и поддержание теплового режима. Отдельные группы электрорадиоэлементов, совместно выполняющие единую функцию, могут из технологических или эксплуатационных соображений объединяться при этом в конструктивно завершенные сборочные единицы, называемые *функциональными узлами* (рис. 1.1). Узлы в свою очередь могут объединяться в *субблоки*, субблоки — в *блоки* (см. гл. 8) и т. д.

В последние 20 лет получила широкое распространение иная технология изготовления функциональных узлов, при которой процессы изготовления входящих в узел электрорадиоэлементов и процессы объединения их в функциональную конструктивно завершенную структуру совмещаются. Эта технология получила название *интегральной* (от латинского integre — целый, неразрывно связанный). Функциональные узлы РЭА, изготовляемые методом интегральной технологии, были названы *интегральными микросхемами* (ИС) (рис. 1.2). Приставка «микро» подчеркивает характерную особенность интегральной технологии — высокий уровень миниатюризации, достигаемый в ее изделиях.

Проблема миниатюризации традиционна для радиоэлектроники, но значение ее непрерывно растет по мере расширения областей применения РЭА, усложнения радиооборудования и повышения ответственности выполняемых им функций. Для функциональных узлов аппаратуры удобным показателем уровня миниатюризации является плотность упаковки, характеризуемая отношением числа элементов, содержащихся в узле, к объему, занимаемому узлом.

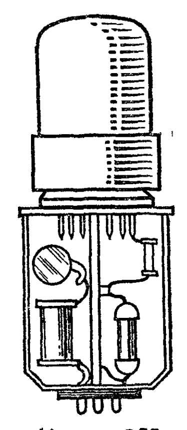


Рис. 1.1. Функциональный узел

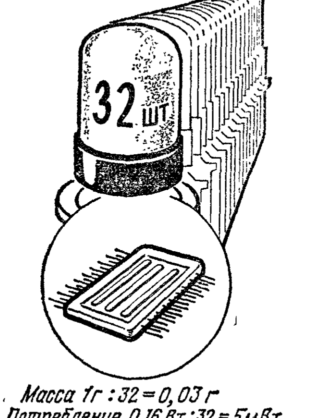


Рис. 1.2. Интегральная микросхема

Опыт показал, что при сборке маломощных функциональных узлов из готовых электрорадиоэлементов не удается поднять плотность упаковки выше 2 эл/см³ даже при использовании самых миниатюрных полупроводниковых приборов и пассивных элементов. Интегральная же технология позволяет получить в тысячи раз большую плотность упаковки при невысокой стоимости и большой надежности. Эта замечательная черта интегральной технологии, открывшая широкие возможности миниатюризации радиоэлектронных изделий, и явилась причиной широкого и быстрого внедрения ИС в РЭА, где они в настоящее время стали основным типом функционального узла.

Переход от традиционных методов сборки функциональных узлов аппаратуры из готовых типовых электрорадиоэлементов к принципиально новой технологии, совмещающей процессы изготовления элементов и процессы объединения их в конструктивно завершенную функциональную структуру, стал возможным лишь благодаря полупроводниковой технологии, освоившей значительное количество новых весьма эффективных приемов и процессов. Результаты этого перехода оказались столь существенными, что знаменовали подъем всей электроники на качественно новый уровень. Появление ИС — это фактически создание новой, более совершенной элементной базы РЭА. Интегральная технология изменила представление об оптимальных функциональных структурах радиоэлектронных устройств и их функциональном базисе. Она вызвала к жизни новые принципы и способы конструирования аппаратуры, оказывает глубокое влияние на все этапы изготовления радиоэлектронных устройств и на способы их эксплуатации, невиданно расширяет сферу их применения. Произошло формирование специальной отрасли

электроники, разрабатывающей проблемы конструирования и производства электронных изделий на базе интегральной технологии. Эта отрасль получила название микроэлектроники.

1.2. УСТРОЙСТВО ИНТЕГРАЛЬНЫХ МИКРОСХЕМ

1.2.1. Полупроводниковые интегральные микросхемы

Наибольшее распространение получили ИС, у которых все элементы и межэлементные соединения выполнены в объеме и на поверхности полупроводника. Их называют *полупроводниковыми.*

Для изготовления полупроводниковых микросхем используют кремниевые монокристаллические пластины диаметром не менее 30—60 мм и толщиной 0,25—0,4 мм. Элементы микросхемы — биполярные и полевые транзисторы, диоды, резисторы и конденсаторы — формируют в полупроводниковой пластине методами, известными из технологии дискретных полупроводниковых приборов (селективная диффузия, эпитаксия и др.) [5]. Межсоединения выполняют напылением узких проводящих дорожек алюминия на окисленную (т. е. электрически изолированную) поверхность кремния, имеющую окна в пленке окисла в тех местах, где должен осуществляться контакт дорожек с кремнием (в области эмиттера, базы, коллектора транзистора и т. д.). Для соединения элементов микросхемы с ее выводами на проводящих дорожках создаются расширенные участки — контактные площадки. Методом напыления иногда изготавливают также резисторы и конденсаторы.

Изготовление полупроводниковых микросхем осуществляют групповым методом, при котором на одной пластине *1* (рис. 1.3) одновременно создают большое число (до 300—500) одинаковых функциональных структур (наборов элементов и межсоединений). Одновременной обработке подвергается до 20 пластин. После выполнения всех операций по формированию элементов и межсоединений пластину разрезают на отдельные платы *2*, называемые кристаллами. Каждый кристалл содержит одну функциональную структуру. Его закрепляют на основании корпуса *3*, контактные площадки соединяют с выводами микросхемы с помощью тонких проводничков, затем на основание надевают крышку корпуса *4* и

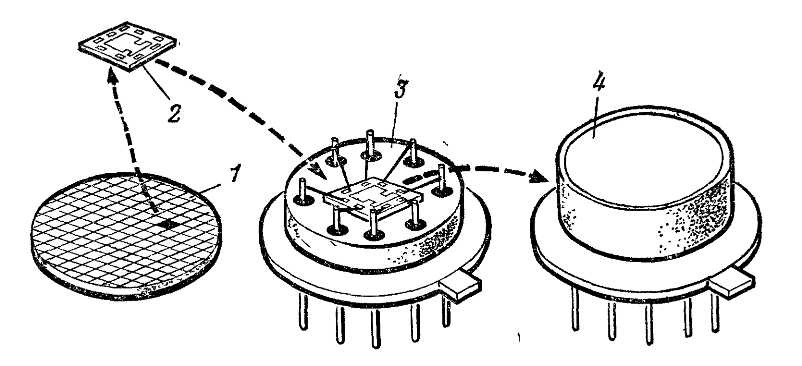


Рис. 1.3. Основные части микросхемы

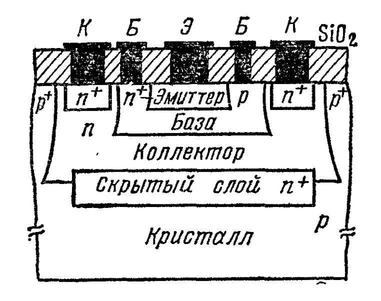


Рис. 1.4. Интегральный биполярный транзистор, изолированный электронно-дырочным переходом

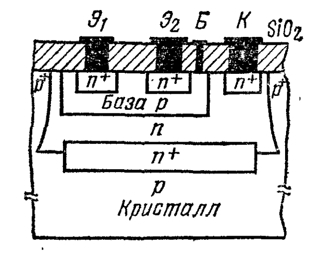


Рис. 1.5. Интегральный многоэмиттерный транзистор

корпус герметизируют, чем обеспечивается защита кристалла от воздействий окружающей среды.

Рассмотрим теперь особенности устройства элементов полупроводниковых микросхем, которые обусловлены необходимостью изоляции элементов от тела кристалла, обладающего заметной электрической проводимостью. Изоляцию элементов осуществляют либо с помощью дополнительного электронно-дырочного перехода, находящегося под обратным напряжением, либо с помощью тонкого слоя диэлектрика, например двуокиси кремния. Первый способ более прост и дешев и поэтому наиболее распространен, но он не позволяет получить ток утечки на тело кристалла менее 10 нА и емкость элемента по отношению к телу кристалла менее 2пФ. Второй способ более сложен и дорог, но снижает ток утечки в тысячи раз, а емкость — в десятки раз.

Биполярные транзисторы. Структура транзистора, изолированного электронно-дырочным переходом, показана на рис. 1.4. Электрод коллектора *К* расположен в интегральных транзисторах на верхней поверхности кристалла, там же находятся электроды эмиттера *Э* и базы *Б*. Чтобы в этих условиях обеспечить низкоомный путь для коллекторного тока к электроду коллектора *К*, под *n*-областью коллектора создают скрытый слой n^+, обладающий повышенной проводимостью. Изолирующий переход образуется вдоль линии, разделяющей *n*-область коллектора и n^+-область его скрытого слоя от p^+-областей и *p*-области тела кристалла.

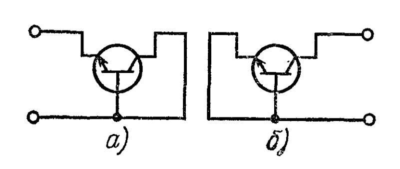


Рис. 1.6. Интегральные полупроводниковые диоды (схема соединения)

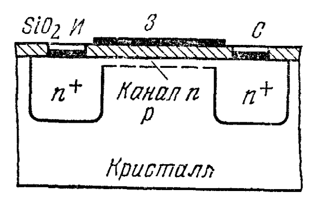


Рис. 1.7. Интегральный МДП-транзистор

Транзисторы полупроводниковых микросхем могут иметь несколько отдельных эмиттеров при одной базе и одном коллекторе. Такие транзисторы называются многоэмиттерными. Их устройство показано на рис. 1.5, а способы использования рассмотрены в гл. 4.

Если в полупроводниковой микросхеме применяют диэлектрическую изоляцию элементов, то транзисторы имеют такую же двухпереходную структуру, как и их дискретные аналоги.

Значения параметров интегрального биполярного транзистора определяются, как обычно, концентрационным профилем структуры, площадью переходов, электрофизическими параметрами материала. Максимальный коллекторный ток может достигать 50 мА, коэффициент передачи тока базы от 20 до 50, обратные токи переходов менее 10 нА, максимальное коллекторное напряжение до 40 В, предельная рабочая частота до 1000 МГц. Освоены способы изготовления транзисторных структур, имеющих коэффициент передачи тока базы до нескольких тысяч [13].

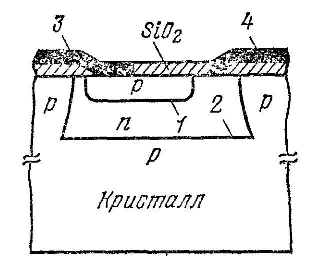
Полупроводниковые диоды. Для упрощения технологического цикла диоды изготавливают на основе транзисторных структур. Для быстродействующих диодов используют эмиттерный переход при соединенном с базой коллекторе (рис. 1.6,*а*). Для диодов, которые должны иметь большое пробивное напряжение, используют коллекторный переход, а эмиттер соединяют с базой (рис. 1.6,*б*). Во втором случае скорость переключения получается в десятки раз ниже из-за бóльшего значения неравновесного заряда, накапливающегося не только в области базы, но и в области коллектора, а также из-за большей емкости перехода.

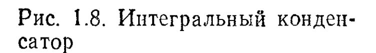
МДП-транзисторы. Эти приборы не нужно специально изолировать от тела кристалла, так как у них область «сток — канал — исток» уже изолирована от тела кристалла электронно-дырочным переходом, образующимся вдоль линии, разделяющей *p*-область тела кристалла от n^+-области истока, *n*-области канала и n^+-области стока, и этот переход имеет обратное смещение в рабочем режиме (рис. 1.7). Площадь, занимаемая на подложке МДП-структурой, оказывается при этом в сотни раз меньше, чем у биполярных структур, что позволяет получить значительно бóльшую плотность размещения элементов на подложке.

Интегральные МДП-транзисторы имеют следующие значения параметров: ток стока до 10 мА, напряжение стока до 30 В, входное сопротивление — десятки МОм, предельная частота — сотни МГц. Таким образом, интегральные МДП-транзисторы являются сравнительно низкочастотными элементами, что обусловлено бóльшими межэлектродными емкостями.

Конденсаторы. В полупроводниковых микросхемах применяют в основном *p—n*-конденсаторы, в качестве которых используют коллекторный переход *1* транзисторной структуры (рис. 1.8). Эмиттерную область в данном случае не формируют. Изолирующий *p—n*-переход *2* отделяет *p—n*-конденсатор от тела кристалла. Выводами конденсатора являются алюминиевые электроды *3*, *4*. Конденсаторы, один вывод которых должен быть соединен с телом кристалла, могут выполняться на основе изолирующего перехода.

Емкость *p — n*-конденсатора определяется площадью перехода и обычно не превышает 100 пФ. Добротность низкая — не более 10, отклонение от номинала большое — до 30 %, температурный коэффициент емкости до 10^{-3} град$^{-1}$.




Рис. 1.8. Интегральный конденсатор

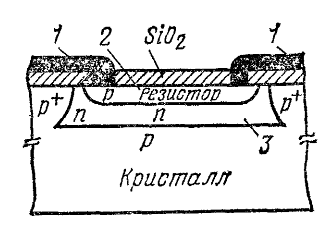


Рис. 1.9. Диффузионный резистор

Малый диапазон емкостей, низкая добротность, высокий температурный коэффициент и зависимость емкости от приложенного напряжения не позволяют в ряде случаев использовать *p* — *n*-конденсаторы. Тогда применяют пленочные конденсаторы типа «металл — диэлектрик — металл». Их выполняют последовательным напылением трех тонких слоев (проводящего, изолирующего и проводящего) на изолирующую пленку двуокиси кремния, находящуюся на поверхности полупроводниковой пластины. Емкость таких конденсаторов достигает 500 пФ при отклонении от номинала не более 5—10 %, добротность — до 100, температурный коэффициент до 10^{-4} град$^{-1}$, рабочее напряжение — до 60 В.

Применяют также конденсаторы типа МДП, у которых нижнюю обкладку образует эмиттерный слой транзисторной структуры, диэлектриком является пленка двуокиси кремния, а верхняя обкладка — металлическая. Вследствие большого сопротивления потерь нижней (полупроводниковой) обкладки такие конденсаторы несколько уступают конденсаторам с металлическими обкладками, но проще их в изготовлении. По сравнению с парамерами *p* — *n*-конденсаторов параметры МДП-конденсаторов значительно выше.

Резисторы. Для формирования в полупроводниковой пластине области, обладающей требуемым электрическим сопротивлением, обычно используют базовый слой транзисторной структуры (рис. 1.9) и, иногда, эмиттерный или коллекторный слои. Такие резисторы называются диффузионными. Алюминиевые межсоединения *1* имеют контакт с резистивным элементом *2* через окна в изолирующей пленке двуокиси кремния. Электронно-дырочный переход *3* изолирует резистивный элемент от тела кристалла.

Поскольку такие параметры диффузионных слоев, как толщина, концентрация и распределение примеси, задаются требованиями к транзисторным структурам, необходимое сопротивление резистивного элемента может быть получено лишь путем выбора слоя и его ширины и длины. Эмиттерный слой, имеющий более высокую концентрацию примесей, используют для получения резисторов с малым сопротивлением (от 2 до 30 Ом), а базовый слой — с большим сопротивлением (от 100 Ом до 20 кОм). Отклонение от номинала достигает 20 %, предельная частота — до 100 МГц, максимальное рабочее напряжение 5 и 20 В соответственно и температурный коэффициент $1 \cdot 10^{-4}$ град$^{-1}$ и $1 \cdot 10^{-3}$ град$^{-1}$, соответственно.

В полупроводниковых микросхемах обычно применяют диффузионные резисторы, но если требуемый номинал сопротивления не может быть с их помощью реализован, то в качестве резистивного

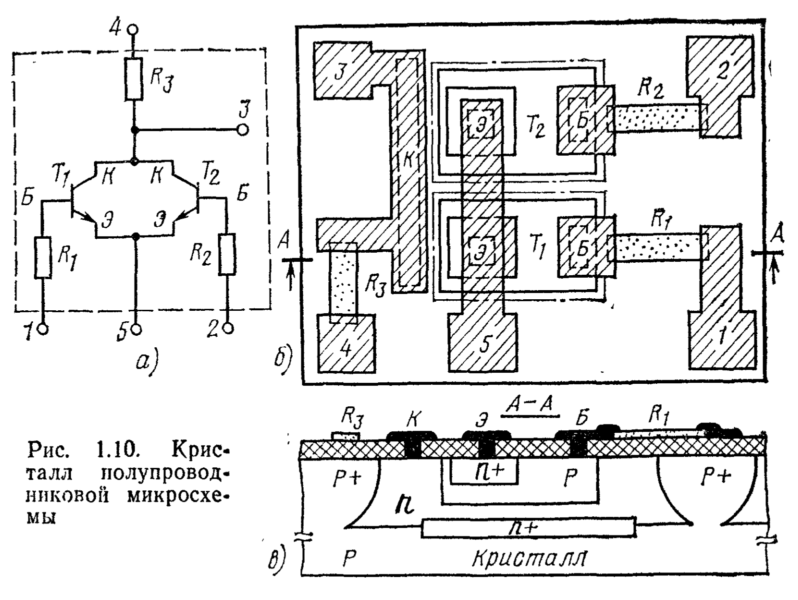


Рис. 1.10. Кристалл полупроводниковой микросхемы

элемента используют дорожки из пленки высокоомного металла, напыленные, как и межсоединения, на изолирующую пленку двуокиси кремния, покрывающую поверхность кристалла. Эти резисторы называются пленочными, их устройство рассмотрено в § 1.2.2.

В качестве резисторов в полупроводниковых микросхемах используют также канал МДП-транзистора. Сопротивление при этом может регулироваться изменением напряжения, подаваемого на затвор (минимальное сопротивление около [illegible] Ом).

Размещение элементов, межсоединений и контактных площадок на поверхности и внутри кристалла полупроводниковой микросхемы иллюстрирует рис. 1.10. На рис. 1.10,*а* показана принципиальная схема функционального узла, выполненного в виде данной микросхемы. Это логический элемент ИЛИ — НЕ, состоящий из двух транзисторов T_1 и T_2 и трех резисторов R_1, R_2 и R_3. Принцип действия этого элемента рассмотрен в гл. 4. На рис. 1.10,*б* показан кристалл полупроводниковой микросхемы, представляющий собой данный функциональный узел (вид сверху). Обозначения те же, что и на принципиальной схеме. Области, занятые транзисторными структурами, отмечены буквами T_1 и T_2, выводы их эмиттеров — *Э*, коллекторов — *К*, баз — *Б*, пленочные резисторы R_1, R_2, R_3 (отмечены точками). Межсоединения и контактные площадки *1*, *2*, *3*, *4*, *5* отмечены штриховкой. Область, занимаемая элементами на кристалле, имеет размеры 1×1 мм². На рис. 1.10,*в* показан разрез кристалла по *А—А*. Видны эмиттерная n^+-область транзистора T_1 и вывод его эмиттера *Э*, базовая *p*-область и ее вывод *Б*, коллекторная *n*-область и ее вывод *К*, а также изолирующий слой двуокиси кремния на поверхности подложки (заштрихован) и пленочные резисторы R_1 и R_3 (отмечены точками).

Рассмотренная полупроводниковая микросхема имеет пять элементов: два транзистора и три резистора. В выпускаемых промыш-

ленностью микросхемах число элементов на кристалле значительно больше, иногда оно исчисляется десятками и даже сотнями тысяч.

1.2.2. Пленочные интегральные микросхемы

Второй разновидностью микросхем являются *пленочные микросхемы*, подразделяемые на *тонкопленочные* и *толстопленочные*. Более совершенны и шире распространены тонкопленочные микросхемы. Их выполняют на диэлектрической подложке (из стекла, ситалла, керамики), элементами их являются резисторы и конденсаторы. Иногда используют индуктивные элементы.

Резисторы изготавливают напылением на подложку *3* (рис. 1.11) через трафарет тонкой пленки высокоомного материала (нихром, тантал, сплав МЛТ) нужной конфигурации. Концы полученного резистивного элемента *1* соединяют с пленочными контактными площадками *2*, выполняемыми из металла, обладающего высокой электропроводностью (алюминий, медь, золото).

Электрическое сопротивление такого резистора может быть от 10 Ом до 1 МОм в зависимости от толщины, ширины и длины резистивной полоски, а также удельного сопротивления материала. Отклонение от номинала 5—10 %; применяя подгонку, можно получить отклонение менее 0,1 %. Температурный коэффициент сопротивления $(50—500)\cdot10^{-6}$ $град^{-1}$. Допустимая удельная мощность рассеяния составляет 1—3 $Вт/см^2$. Благодаря малой собственной индуктивности тонкопленочные резисторы имеют частотный диапазон до 1000 МГц.

Конденсаторы выполняют на диэлектрической подложке *1* (рис. 1.12) последовательным напылением трех слоев: металл — диэлектрик — металл. Металлические слои *3*, образующие обкладки конденсатора, изготовляют обычно из алюминия. В качестве диэлектрика *2* используют окись кремния, окись алюминия, боросиликатное стекло и др. Емкость такого конденсатора в зависимости от площади обкладок, толщины и диэлектрической проницаемости диэлектрика составляет от 100 до 5000 пФ при рабочем напряжении до 60 В. Температурный коэффициент емкости $(35—400)10^{-6}$ $град^{-1}$, частотный диапазон до 300—500 МГц.

Индуктивные элементы могут быть выполнены в виде однослойных многовитковых спиралей, однако индуктивность их не превышает 20 мкГн при добротности не более 50.

На базе пленочной технологии до сих пор не удалось создать достаточно надежные транзисторы или другие активные элементы,

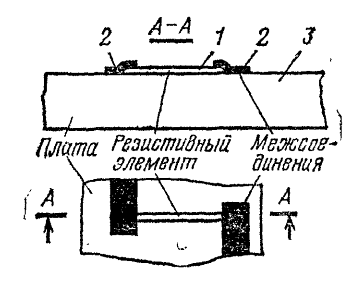


Рис. 1.11. Интегральный пленочный резистор

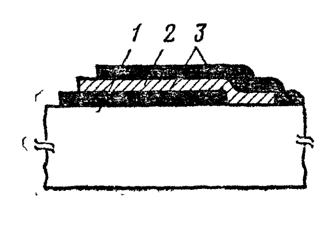


Рис. 1.12. Интегральный пленочный конденсатор

поэтому пленочные микросхемы имеют ограниченное самостоятельное применение и большей частью составляют основу гибридных микросхем.

1.2.3. Гибридные интегральные микросхемы

Гибридные микросхемы изготавливают на диэлектрической подложке, их пассивные элементы *R*, *C*, *L*, межсоединения и контактные площадки выполняют по пленочной технологии, т. е. напылением. Применяют групповой метод обработки, при котором на одну подложку наносят до 16—18 идентичных групп элементов и межсоединений, затем подложку разрезают на части — платы, каждая из которых содержит элементы и межсоединения одного функционального узла.

Транзисторы для гибридных микросхем изготавливают отдельно, в целях экономии объема в бескорпусном оформлении, иногда в виде сборки. Их параметры имеют примерно те же численные значения, что и у дискретных аналогов. Бескорпусные транзисторы защищают от воздействий внешней среды специальным влагостойким покрытием.

Монтаж транзистора *1* (рис. 1.13) на плате осуществляют термокомпрессионной сваркой шариковых *3* или балочных *5* выводов с контактными площадками *2* либо с помощью проволочных выводов.

Общий вид платы гибридной микросхемы показан на рис. 1.14,*а*. На диэлектрическую подложку наносят через трафарет резистивные полоски R_1, R_2, R_3 из высокоомного материала, затем через другой трафарет распылением металла, имеющего высокую электропроводность, наносят нижнюю обкладку O_1 конденсатора *C*, межсоединения и контактные площадки *1—5*. Далее через третий трафарет наносят пленку диэлектрика конденсатора *Д* и, наконец, через четвертый трафарет наносят последний слой — верхнюю обкладку конденсатора O_2. Транзистор *Т* приклеивают к подложке и проволочными выводами подсоединяют к соответствующим контактным площадкам.

На рис. 1.14,*б* показана принципиальная схема рассмотренного устройства. Оно функционально незавершено, поскольку может быть использовано (в усилителе с общим эмиттером, в эмиттерном повторителе и т. п.) лишь при подключении к нему ряда внешних элементов. Такая функциональная незавершенность обычно возникает из-за трудностей выполнения некоторых элементов (например, катушек) в виде, пригодном для монтажа внутри микросхемы. Иногда микросхему специально оставляют функционально незавершенной, чтобы расширить сферу ее использования.

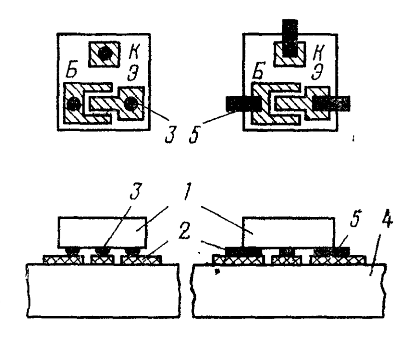


Рис. 1.13. Монтаж бескорпусного транзистора в гибридной микросхеме

Рассмотренная микросхема имеет один транзистор, один конденсатор и три резистора.

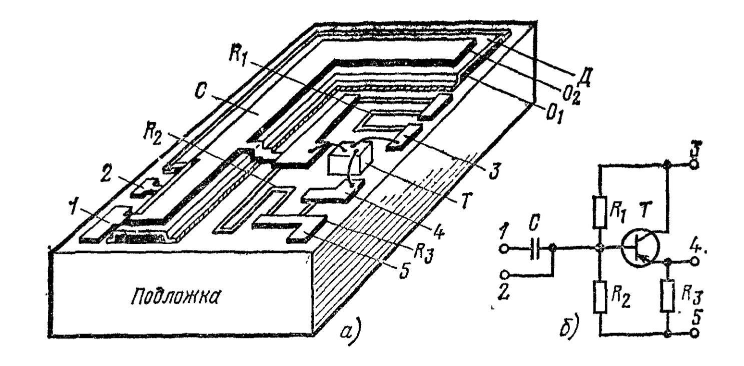


Рис. 1.14. Плата гибридной микросхемы

Выпускаемые промышленностью гибридные микросхемы во многих случаях значительно сложнее, число их элементов может достигать нескольких сотен.

Гибридные микросхемы могут выполняться и на основе толстопленочной технологии, более дешевой, но, как уже указывалось, менее совершенной. Подложка для толстопленочной микросхемы имеет размеры 16×10×1 или 10×10×1 мм и выполняется из высокоглиноземистой керамики, имеющей хорошую адгезию к наносимым материалам. Элементами толстопленочной микросхемы являются резисторы и конденсаторы, их выполняют так же, как и межсоединения, путем нанесения на поверхность подложки через сетчатый трафарет специальных проводящих, резистивных и диэлектрических паст, подвергаемых после нанесения термической обработке. Получаемые таким образом резисторы могут иметь сопротивление от 5 Ом до 70 кОм с разбросом (после подгонки) до 1 %, при удельной мощности рассеяния до 0,5 Вт/см^2. Конденсаторы имеют емкость от 60 до 350 пФ, добротность до 50, пробивное напряжение до 150 В. Температурный коэффициент у резисторов $\pm 5 \cdot 10^{-4}$ град$^{-1}$, конденсаторов $4 \cdot 10^{-4}$ град$^{-1}$. Бескорпусные транзисторы и диоды монтируют в толстопленочных гибридных микросхемах обычным способом.

1.3. МИКРОСХЕМЫ ПОВЫШЕННОГО УРОВНЯ ИНТЕГРАЦИИ

По числу содержащихся в корпусе микросхем элементов различают шесть степеней интеграции:

первая степень — от 1 до 10^1;
вторая — от 10 до 10^2;
третья — от 10^2 до 10^3;
четвертая — от 10^3 до 10^4;
пятая — от 10^4 до 10^5;
шестая — от 10^5 до 10^6 элементов.

Интегральные микросхемы, содержащие более 100 элементов, принято называть *микросхемами повышенного уровня интеграции,*

используется также термин «большие интегральные схемы» (БИС), он соответствует четвертой-пятой степеням интеграции.

Микросхемы повышенного уровня интеграции имеют по сравнению с микросхемами малого уровня интеграции значительно лучшие габаритные характеристики, меньшую стоимость в расчете на один функциональный элемент, а также ряд других преимуществ, благодаря которым удается существенно улучшить основные технико-экономические характеристики аппаратуры.

Во-первых, значительно уменьшается число соединений в аппаратуре из-за бóльшей функциональной сложности самих микросхем. Усредненные расчеты показывают, что микросхема, например, с пятью логическими элементами нуждается в пяти внешних выводах на один элемент для обеспечения необходимых функциональных связей в устройстве. При увеличении количества логических элементов в микросхеме до 50 число внешних выводов уменьшается до двух на элемент. Известно, что в микроэлектронной аппаратуре контактные соединения являются одной из основных причин ее отказов. Поэтому их уменьшение при использовании микросхем повышенной степени интеграции позволяет повысить надежность аппаратуры на один-два порядка по сравнению с аппаратурой на микросхемах малой степени интеграции.

Во-вторых, сокращается общая длина соединений между элементами, снижаются паразитные емкости нагрузок и, следовательно, повышается быстродействие аппаратуры. При применении элементов со средней задержкой переключения 2 нс реализовать их быстродействие можно только в том случае, если общая длина межсоединений не будет превышать 4 см, тогда задержка в межсоединениях будет примерно на порядок меньше, чем в элементе. Отсюда следует, что создание устройств со сверхвысоким быстродействием принципиально возможно только на базе микросхем повышенного уровня интеграции, в которых длину соединений можно довести до 1 см, снизив тем самым задержку распространения сигнала между элементами до 0,05—0,1 нс.

Вместе с отмеченными достоинствами микросхемы повышенного уровня интеграции имеют целый ряд особенностей, которые осложняют их разработку, изготовление и применение. Например, возрастание удельной рассеиваемой мощности при увеличении степени интеграции требует принятия специальных мер по обеспечению теплоотвода, а при удельной мощности выше 20 Вт/см^2 — применения принудительного охлаждения. Важной задачей при этом становится разработка функциональных структур, применение функциональных элементов и режимов, которые давали бы возможность снизить затраты энергии, приходящейся на одну выполняемую функцию.

Повышение степени интеграции в большинстве случаев приводит к увеличению сложности функций, выполняемых микросхемой. С одной стороны, это положительный фактор, так как при использовании более сложных микросхем упрощается проектирование и изготовление аппаратуры. В то же время стоимость ремонта может существенно возрасти. Меньшая универсальность микросхемы повышенной степени интеграции ограничивает необходимый объем их выпуска, а следовательно, увеличивает их стоимость. (Последнее не относится к программно-управляемым микросхемам, для которых повышение степени интеграции не уменьшает универсальности.)

При повышении плотности упаковки усиливается электромагнитная связь между элементами за счет близкого расположения меж-

соединений и самих элементов, что приводит к понижению помехоустойчивости микросхем. Появляются значительные трудности при изготовлении малых по размерам корпусов с большим количеством выводов, что существенно сдерживает увеличение степени интеграции.

Тем не менее повышение уровня интеграции микросхем является прогрессивным направлением их развития, направлением, которое помогает существенно улучшить как функциональные, так и эксплуатационные показатели РЭА.

Существует два направления в разработке микросхем повышенного уровня интеграции. Одно из них базируется на гибридной технологии, использующей бескорпусные микросхемы малой степени интеграции и пленочную технологию их соединения на диэлектрической подложке. Бескорпусные микросхемы по сравнению с их аналогами в корпусах меньше по объему и массе примерно в 70 раз и по занимаемой площади в 30 раз. Устанавливают их на многослойную подложку, иногда называемую коммутационной платой. Соединения наносят либо по тонкопленочной, либо по толстопленочной технологии. Гибридная технология получила широкое распространение для изготовления микросхем повышенной степени интеграции благодаря сравнительно низкой стоимости проектирования и изготовления микросхем малой степени интеграции, хорошо отработанному технологическому процессу и высокому проценту выхода годных изделий.

Другое направление в разработке и производстве микросхем повышенной степени интеграции использует полупроводниковую технологию. Все элементы изготавливают в объеме полупроводниковой пластины и затем соединяют в требуемую схему с помощью тонких проводящих пленочных полосок, нанесенных на поверхность окисленной пластины. Межсоединения выполняют обычно по методу избирательного монтажа, при котором предварительно осуществляют на каждой пластине проверку годности элементов, после чего с помощью ЭВМ составляют схему межсоединений и затем только осуществляют межсоединения.

Полупроводниковые микросхемы повышенной степени интеграции изготавливают главным образом на основе МДП-транзисторов. Это объясняется их преимуществами перед микросхемами на биполярных транзисторах: втрое меньшим числом технологических операций и на порядок большей плотностью размещения элементов на подложке.

Однако по быстродействию они уступают микросхемам на биполярных транзисторах. Поэтому основную область их применения составляет аппаратура сравнительно невысокого быстродействия.

1.4. ФУНКЦИОНАЛЬНАЯ КЛАССИФИКАЦИЯ ИНТЕГРАЛЬНЫХ МИКРОСХЕМ

Практические возможности интегральной технологии в настоящее время таковы, что большинство маломощных функциональных узлов РЭА может быть реализовано в виде микросхем. Однако промышленное производство микросхем определенного типа целесообразно лишь тогда, когда данный тип находит массовое применение в РЭА. При малом объеме сбыта затраты на разработку и подготовку производства могут существенно повысить стоимость

микросхемы и применение ее в аппаратуре окажется нецелесообразным по экономическим причинам. Эти соображения обусловливают необходимость ограничения номенклатуры микросхем.

Следует отметить также, что микросхемы относятся к комплектующим изделиям: они не имеют самостоятельного функционального назначения, а применяются лишь в совокупности с другими изделиями как составные части более сложных и притом весьма разнообразных устройств. Поэтому круг требований к микросхемам со стороны потребителей оказывается чрезвычайно широким. Удовлетворение этих требований представляется трудной задачей, так как интегральные микросхемы отличаются большой сложностью и для их производства требуются уникальное оборудование, уникальные технологические процессы и высокая квалификация персонала.

Эффективное решение проблемы возможно лишь при плановом развитии номенклатуры микросхем и их стандартизации. Государственные стандарты определяют функциональную классификацию и типы изделий, ряды разрешенных значений основных параметров изделий (параметрические ряды) и ряды габаритных и присоединительных размеров, типов и размеров корпусов, значений питающих напряжений (размерные ряды).

Функциональная классификация интегральных микросхем определена государственным стандартом ГОСТ 18682—73. Интегральные микросхемы по роду выполняемой функции разбиты на подгруппы (усилители, преобразователи, триггеры и т. д.), внутри каждой подгруппы микросхемы подразделены по виду выполняемой функции (усилители высокой частоты, преобразователи фазы, триггеры *RS* и т. д.). В соответствии с функциональной классификацией микросхемам присваивают определенные наименования.

Интегральные микросхемы выпускаются промышленностью в виде серий, включающих микросхемы, предназначенные для совместного использования в РЭА. Все микросхемы, входящие в одну серию, имеют один тип корпуса, одинаковые напряжения питания, показатели надежности, допустимые уровни воздействий.

При выборе микросхем для аппаратуры определенного типа необходимо руководствоваться не только функциональным назначением микросхемы, но и значениями параметров, характеризующих свойства микросхемы и режимы работы. Обычно указываются следующие виды параметров: функциональные параметры микросхемы, характеризующие ее возможности; параметры рабочего режима, определяющие совокупность условий, необходимых для правильного функционирования микросхемы; допустимые уровни воздействий окружающей среды, не нарушающие нормального функционирования микросхемы в пределах гарантированного ресурса; конструктивные параметры, характеризующие габаритные и присоединительные размеры.

Конкретные значения параметров и указания по применению приводятся в нормативно-технической документации на изделие и в справочниках. При решении вопроса о применении той или иной микросхемы в проектируемой аппаратуре необходимо исходить из ее параметров и указаний по применению, приведенных в указанной документации.

Глава вторая

АНАЛОГОВЫЕ МИКРОСХЕМЫ И ТИПОВЫЕ ФУНКЦИОНАЛЬНЫЕ УЗЛЫ

2.1. ОБЩАЯ ХАРАКТЕРИСТИКА

Аналоговые интегральные микросхемы предназначены для преобразования и обработки сигналов, изменяющихся по закону непрерывной функции. Они находят применение в аппаратуре связи, телевидения и телеуправления, аналоговых вычислительных машинах, магнитофонах, измерительных приборах, системах контроля и т. п.

Благодаря совершенствованию технологии и методов проектирования номенклатура аналоговых микросхем постоянно расширяется. В большом количестве выпускаются микросхемы для различных по назначению и функциональным возможностям генераторов, детекторов, модуляторов, преобразователей, усилителей, коммутаторов, ключей, фильтров, вторичных источников питания, устройств селекции и сравнения, а также многофункциональные микросхемы и микросхемы, представляющие собой наборы элементов.

Функциональный состав наиболее распространенных отечественных серий аналоговых интегральных микросхем, находящих применение как при изготовлении профессиональной аппаратуры, так и в практике радиолюбителей, представлен в табл. 2.1.

Серии существенно различаются по областям преимущественного применения, функциональному составу и количеству входящих в них интегральных микросхем.

Большая группа серий предназначена в основном для создания приемопередающей аппаратуры радиосвязи, выпускаются серии для телевизионной аппаратуры, магнитофонов, электрофонов и других устройств. Все эти серии условно можно подразделить на функционально полные и функционально неполные. Функционально полные состоят из широкого круга специализированных микросхем, относящихся к разным функциональным подгруппам (табл. 2.1). Каждая из этих серий позволяет создать практически все реализуемые сейчас в микроэлектронном исполнении узлы таких устройств, как радиоприемники, телевизоры и подобные им по сложности.

Функционально неполные серии состоят из небольшого числа специализированных или универсальных микросхем. Они предназначены в основном для создания отдельных узлов аналоговой аппаратуры.

Особого внимания специалистов и радиолюбителей заслуживают серии, объединяющие наиболее универсальные по своим функциональным возможностям микросхемы — операционные усилители (§ 2.8). Каждый операционный усилитель может служить основой для большого числа узлов, относящихся к различным функциональным подгруппам и видам.

Для характеристики микросхем различных серий и для сравнительной оценки микросхем, относящихся к одному виду, в основном используют совокупности функциональных параметров. Однако в инженерной и радиолюбительской практике важную роль играют и такие факторы, как напряжение питания, конструктивное оформление, масса, предельно допустимые условия эксплуатации микро-

Таблица 2.1

Подгруппы	Серии																							
	101	118	119	122	123	124	129	140	142	143	148	149	153	162	167	168	174	175	177	181	190	198	218	219	224
Генераторы			+																				+	+	+
Детекторы			+															+					+	+	
Коммутаторы и ключи	+		+			+				+		+		+		+					+				
Многофункциональные схемы								+									+								+
Модуляторы			+					+																+	
Наборы элементов							+		+													+		+	+
Преобразователи			+																					+	+
Вторичные источники питания									+											+					+
Устройства селекции и сравнения			+																						+
Усилители	+	+	+	+	+			+			+		+		+		+	+	+			+	+	+	+

Подгруппы	Серии																							
	223	228	235	237	245	249	260	265	275	281	286	299	435	504	513	521	544	553	597	710	722	740	743	762
Генераторы				+	+																			
Детекторы			+										+											
Коммутаторы и ключи		+	+			+		+		+	+		+										+	+
Многофункциональные схемы			+	+																				
Модуляторы			+										+											
Наборы элементов		+					+						+	+										
Преобразователи		+	+		+			+		+														
Вторичные источники питания									+			+	+											
Устройства селекции и сравнения		+			+					+						+			+					
Усилители	+	+	+	+	+			+		+			+		+		+	+		+	+	+		

Таблица 2.2

Серия	$U_{ном}$, В	Допуск, %	Серия	$U_{ном}$, В	Допуск, %
101	—6,3; —3; 3; 6,3; 9	±10	219	5	±10
118	—6,3; —4; —3; 3; 4; 6,3; 12,6	±10	224	3—3,6; 3,6—9; 5,4—9; 5,4—12	
119	—6,3; —3; 3; 6,3; 12	±10		3	±5
122	—6,3; —4; —3; 3; 4; 6,3; 12,6	±10		—30; —24; —6,3; 3,4; 6,3; 12; 15; 24; 200	±10
123	6,3	±10		9	±20
124	15			4	±25
129	15		226	—9; —6,3; 6; 12,6	±10
140	—18; —15; —12,6; —12; —6,3; 6,3; 12; 12,6; 15; 18	±5	228	—6,3; 6,3	±10
			235	6,3	±10
			237	5; 6	±10
142	9—20; 40	±10		5—10; 6—10; 5,6—10; 7,2—15; 3,6—10; 3,6—6; 4,5—5,5	
148	—24; —12; 9; 12; 24	±10			
149	3; 5; 12,6	±10			
153	—15; 15	±10	245	6	±20
162	30			12	±10
167	—12	±10	265	—6,3; 6,3	±10
174	—12; 6,9; 12; 15	±10	284	—15; —12; —9; —6; 6,9; 12; 15	±10
175	6; 6,3	±10			
177	—12,6; —6,3; 6,3; 12,6	±10	435	6	±10
			504	—12	±10
181	9—20		722	—6,3; —4; —3,3; 4; 6,3; 12,6	±10
190	—30				
198	—6,3; 6,3	±10	740	—15; 15	±10
218	6,3	±10			

Таблица 2.3

Серия	Тип корпуса	Серия	Тип корпуса
224	115.9-1	101, 124, 140, 153, 159, 167, 504, 521	301.8-2
435	111.14-1		
218	151.14-2	122, 140, 153, 173, 181, 190, 521	301.12-1
218, 226, 228	151.15-2		
228, 265, 284	151.15-4	148	311.10-1
252, 260	157.29-1	119, 198	401.14-2
174	201.29-1	123, 162, 168, 175, 177	401.14-3
118, 140, 553	201.14-1		
118, 174	201.14-6,8	149, 198	401.14-4
245	206.14-2	142	402.16-2
174	238.12-1	219, 235	„Акция“
174	238.16-2	237	„Кулон“
174	238.16-4	299	461.5-1
544	301.8-1	513	КТ-21

Таблица 2.4

Серия	Диапазон температур*, °С
101, 118, 140, 162, 245	—10÷+70
153, 740	—10÷+85
224	—30÷+50
174	—30÷+55
237	—30÷+70
119, 553	—40÷+85
226, 284	—45÷+55
142, 167, 218, 228, 299, 513, 544	—45÷+70
148, 149, 177, 190, 198, 504	—45÷+85
124, 219, 235, 265	—60÷+70
122, 123, 129, 435, 710, 740	—60÷+85
521	—60÷+125

* Указан температурный диапазон наиболее распространенных в практике радиолюбителей микросхем с индексом „К".

схем. Часто именно они имеют решающее значение при выборе элементной базы для конкретной аппаратуры.

Данные по напряжению питания приведены в табл. 2.2, из которой видно, что для питания микросхем используются различные номинальные значения напряжений положительной и отрицательной полярности. При этом допуск в большинстве случаев составляет ±10 %. Исключение составляют микросхемы серий К140, имеющие допуск ±5 %, часть микросхем серии К224 с допусками ±5, ±20 и ±25 %, микросхемы серии К245 с допуском ±20 %, а также частично микросхемы серий 219, К224, 235 и К237, нормально работающие при изменении напряжений в более широких пределах.

Различие по величине питающих напряжений во многих практических случаях затрудняет или делает невозможным использование в одном устройстве микросхем различных серий, даже если они отвечают требованиям по основным функциональным параметрам.

Разнообразно конструктивное оформление микросхем различных серий. Они различаются по форме, размерам, материалу корпусов, количеству и типу выводов, массе и т. д. Как видно из табл. 2.3, для рассматриваемых в настоящей главе микросхем используется 25 типоразмеров прямоугольных и круглых корпусов со штырьковыми или планарными выводами. Часть микросхем (серий К129, К722 и др.) выпускается в бескорпусном оформлении с гибкими проволочными или жесткими выводами. Масса микросхем в корпусах колеблется от долей грамма (корпуса 401.14-2 и 401.14-3) до 17 г (корпус 157.29-1). Масса бескорпусных микросхем не превышает 25 мг.

По предельно допустимым условиям эксплуатации микросхемы разных серий существенно различаются.

Различие по температурному диапазону применения аналоговых микросхем показано в табл. 2.4. Очевидно, что микросхемы, характеризуемые нижним пределом температурного диапазона —10 или —30 °С, не могут быть рекомендованы для применения в переносной

аппаратуре, предназначенной для работы в зимних условиях. Иногда серьезные ограничения накладывает верхняя граница +50 или +55 °С.

По устойчивости к механическим нагрузкам микросхемы различных серий близки друг к другу. Большинство микросхем выдерживает вибрационную нагрузку в диапазоне от 1—5 до 600 Гц с ускорением 10 g. (Для микросхем серий К122, К123 ускорение не должно превышать 5 g, а для микросхем серий К119 и К167 — 7,5 g.) Исключение составляют микросхемы серии К245 и часть микросхем серии К224, диапазон вибрационных нагрузок для которых 1—80 Гц с ускорением 5 g.

Объем настоящей книги не позволяет детально рассмотреть все выпускаемые отечественной промышленностью микросхемы. Поэтому далее дана лишь краткая характеристика приведенных в табл. 2.1 серий и входящих в них микросхем с указанием основных параметров, проведено сравнение микросхем по видам и более подробно проанализированы схемотехнические и функциональные особенности микросхем серий К122, К140, К224, 235, К521, которые, по мнению авторов, могут представлять наибольший интерес для широкого круга читателей. Для ряда микросхем приведены примеры типовых функциональных узлов.

Необходимую информацию о микросхемах других серий можно найти в каталогах, справочниках, книгах и периодической литературе, в первую очередь в журналах «Радио» и «Электронная промышленность». Пользуясь этими изданиями, следует помнить о том, что в них часто отождествляются параметры собственно интегральных микросхем и параметры функциональных узлов, иногда представляющих лишь один из многих вариантов применения конкретной микросхемы. При использовании ее с другими внешними элементами и при иных вариантах коммутации выводов параметры узлов могут существенно отличаться от приводимых в литературе данных. Кроме того, следует заметить, что в различных источниках наблюдаются расхождения в описании отдельных микросхем при количественной оценке их параметров. Это связано с расширением номенклатуры отдельных серий и с модернизацией некоторых микросхем.

2.2. СЕРИИ МИКРОСХЕМ ДЛЯ АППАРАТУРЫ РАДИОСВЯЗИ И РАДИОВЕЩАНИЯ

В настоящее время большинство каскадов приемопередающей и радиовещательной аппаратуры может быть выполнено на основе интегральных микросхем.

Отечественная промышленность выпускает несколько серий микросхем, предназначенных для использования в аппаратуре радиосвязи. Из них наибольшей функциональной полнотой по видам микросхем обладают серии 219, 235 и 435.

Микросхемы серии 219 для КВ и УКВ радиоаппаратуры. Серия 219 состоит из 13 микросхем, предназначенных для построения трактов приемопередающей радиоаппаратуры, работающей в диапазоне до 55 МГц.

Микросхему 219УВ1 используют в усилителях ВЧ. Ее выпускают в двух модификациях, различающихся коэффициентом усиле-

ния напряжения. На частоте 50 МГц при входном сигнале 10 мВ и добротности контура $Q=60$ резонансный усилитель, выполненный на микросхеме 219УВ1А, обеспечивает усиление в 20—40 раз, а выполненный на микросхеме 219УВ1Б в 20—80 раз. Основу усилителя составляет каскодная пара транзисторов, включенных по схеме ОЭ — ОБ. Наличие в эмиттерной цепи набора резисторов позволяет использовать микросхему не только при номинальном напряжении источника питания 5 В, но и при напряжениях до 8 В. Потребляемая мощность не превышает 15 мВт.

Микросхема 219УР1 предназначена для использования в усилителях ПЧ, работающих в диапазоне 0,5—1,0 МГц. Основу ее составляет пара транзисторов, включенных по схеме ОЭ — ОЭ. При резонансной нагрузке (добротность контура $Q=60$) и при входном сигнале 0,1 мВ усилитель обеспечивает на частоте 650 кГц коэффициент усиления не менее 600. Входное сопротивление превышает 600 Ом. Микросхему 219УР1 можно использовать и в качестве смесителя. В этом случае напряжение от внешнего гетеродина следует подавать на вывод *8*. Напряжение питания микросхемы 5 В$\pm$10 %, потребляемая мощность не более 20 мВт.

Микросхема 219УН1 предназначена для создания двухкаскадного микрофонного усилителя с коэффициентом усиления на частоте 1 кГц не менее 200 и с коэффициентом нелинейных искажений не более 5 %. Подбором внешних элементов можно не только обеспечить работу в основном диапазоне частот 300—3400 Гц, но и перевести усилитель в диапазон ПЧ до 5 МГц. Напряжение питания микросхемы 5 В$\pm$10 %, потребляемая мощность не более 10 мВт.

Микросхема 219УП1 представляет собой двухкаскадный усилитель НЧ и используется в качестве элемента шумоподавителя при отсутствии полезного сигнала на входе приемника. Диапазон рабочих частот 300 Гц — 5 МГц. При входном напряжении 30 мВ на частоте 3 кГц выходное напряжение усилителя превышает 750 мВ. Помимо основного назначения микросхема 219УП1 может найти применение в предварительном усилителе НЧ с диапазоном рабочих частот 0,1—7 кГц и в усилителе ПЧ на частотах до 700 кГц. Напряжение питания микросхемы 5 В$\pm$10 %, потребляемая мощность не более 10 мВт.

Микросхемы 219МС1 и 219МС2 предназначены для использования в подмодуляторах. Двухкаскадный подмодулятор на основе микросхемы 219МС1 может управлять емкостью варикапа на частотах от 200 Гц до 5 МГц, обеспечивая на частоте 1 кГц усиление более чем в 18 раз. Напряжение питания микросхемы 5 В$\pm$10 % или 8 В$\pm$10 %. Потребляемая мощность не более 18 мВт.

Микросхема 219МС2, выполненная по трехкаскадной схеме, обладает большим усилением и обеспечивает на частоте 1 кГц выходное напряжение 800 мВ при входном напряжении 2 мВ. Диапазон рабочих частот от 200 Гц до 1,5 МГц. Эту микросхему можно применять в радиостанциях для тонального вызова корреспондентов. Тонгенератор обеспечивает выходное напряжение не менее 1 В. Напряжение питания микросхемы 5 В$\pm$10 %, потребляемая мощность не более 15 мВт.

Микросхема 219ДС1 совмещает в себе ограничитель и дискриминатор, что позволяет ограничивать по амплитуде сигнал ПЧ перед подачей его на чувствительный фазовый детектор и этим снижать уровень нелинейных искажений. Микросхема используется в диапазоне частот 0,5—1 МГц. На частоте 650 кГц при входном напря-

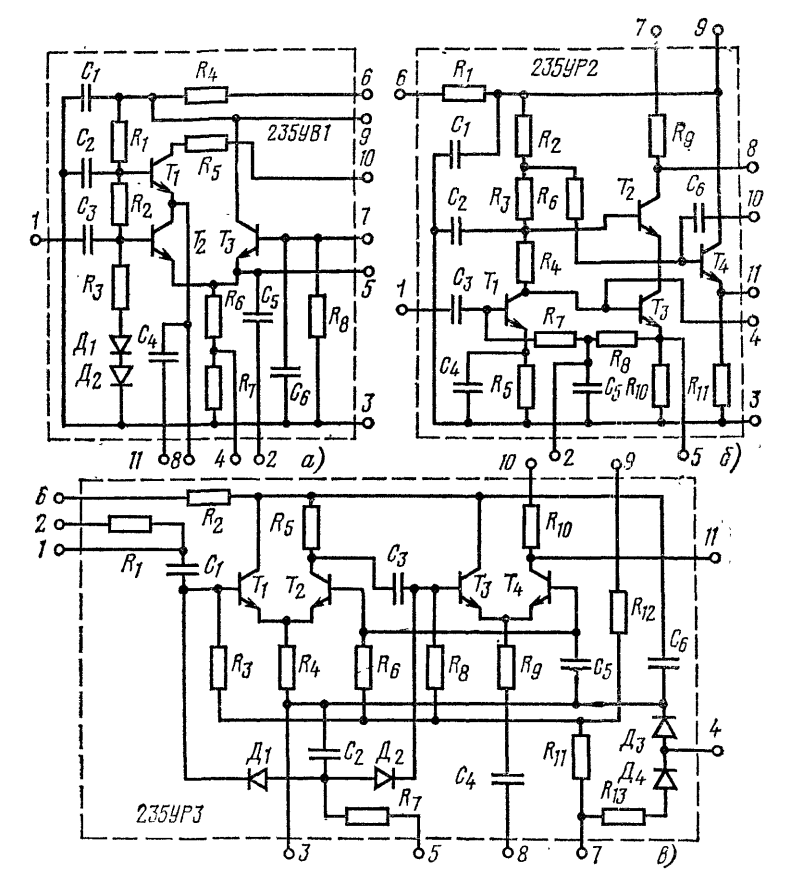
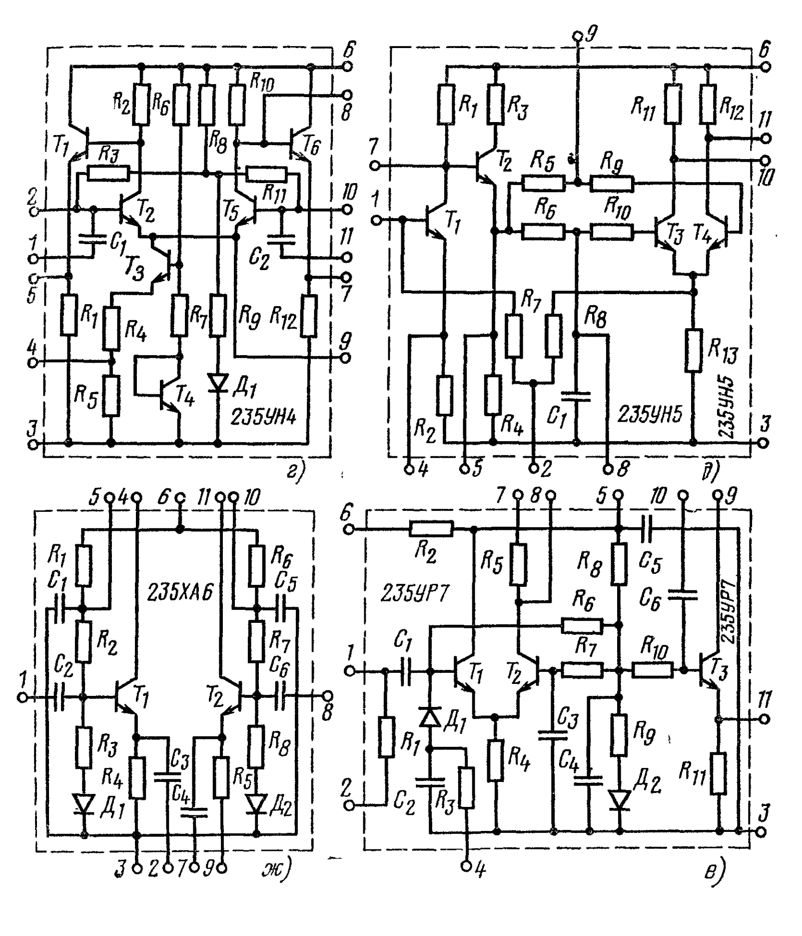


Рис. 2.1. Усилительные микросхемы серии 235

жении 1 мВ напряжение ограничения составляет 0,9—1,4 В. Напряжение питания микросхемы 5 В±10 %, потребляемая мощность не более 2,5 мВт.

Микросхема 219ПС1 предназначена в основном для применения в смесителях частоты. Она выпускается в двух модификациях (А, Б) для диапазонов частот 44—55 и 10—14 МГц. При частоте сигнала 48 МГц ($U_с$=10 мВ) и частоте гетеродина 34 МГц ($U_{гет}$=200 мВ) коэффициент преобразования смесителя на микросхеме 219ПС1А не менее 30. Микросхема 219ПС1Б при частоте сигнала 14 МГц ($U_с$=5 мВ) и частоте гетеродина 13,35 МГц ($U_{гет}$=250 мВ) обеспечивает коэффициент преобразования не менее 80. Наличие в микросхеме дифференциальной пары согласованных транзисторов позволяет создавать на ее основе такие узлы малогабаритных приемников УКВ диапазона, как дифференциальные и кас-



кодные усилители ВЧ и ПЧ, преобразователи частоты, усилители НЧ и т. д. Напряжение питания микросхемы 5 В±10 % или 8 В± ±10 %. Потребляемая мощность не более 23 мВт.

Микросхемы 219ГС1 и 219ГС2 применяют в качестве активных элементов кварцевых генераторов, работающих на частотах 30—70 и 1—30 МГц соответственно. Генераторы выполняют по емкостной трехточечной схеме. Генератор на микросхеме 219ГС1 на частоте 34 МГц обеспечивает выходное напряжение не менее 130 мВ. Относительная нестабильность частоты (без учета нестабильности частоты кварцевого резонатора) не более $\pm 5 \times 10^{-6}$. Потребляемая мощность не более 15 мВт. Генератор на микросхеме 219ГС2 на частоте 13,55 МГц обеспечивает выходное напряжение не менее 230 мВ. Относительная нестабильность частоты $\pm 10 \times 10^{-6}$. Потребляемая мощность не более 15 мВт. Напряжение питания 5 В±10 %.

Для создания маломощных ЧМ возбудителей в виде кварцевых генераторов с непосредственной модуляцией выпускают микросхему 219ГС3. Для обеспечения модуляции последовательно с кварцевым резонатором включают варикап, емкость которого меняется под влиянием напряжения, подаваемого с выхода подмодулятора. На частоте 10 МГц девиация частоты составляет не менее ±5 кГц. Выходное напряжение модулированного сигнала не менее 45 мВ. Коэффициент гармоник не более 13 %. Напряжение питания микросхемы 5 В±10 %, потребляемая мощность не более 15 мВт.

Микросхемы 219НТ1 и 219НТ2 — транзисторные сборки, предназначенные для создания маломощных транзисторных каскадов. Микросхема 219НТ1 содержит пять транзисторов 2Т317, а микросхема 219НТ2 — четыре.

Микросхемы серии 235 для КВ и УКВ радиоаппаратуры. Сочетанием высокой функциональной законченности с многоцелевым назначением характеризуются микросхемы серии 235, предназначенные для использования в КВ и УКВ радиоаппаратуре на частотах до 150 МГц. Серия состоит из 22 микросхем, выполненных по гибридной технологии.

Микросхему 235УВ1 (рис. 2.1,*а*) выпускают в двух модификациях (А, Б) и применяют в основном в усилителях ВЧ (см. рис. 2.2,*а*).

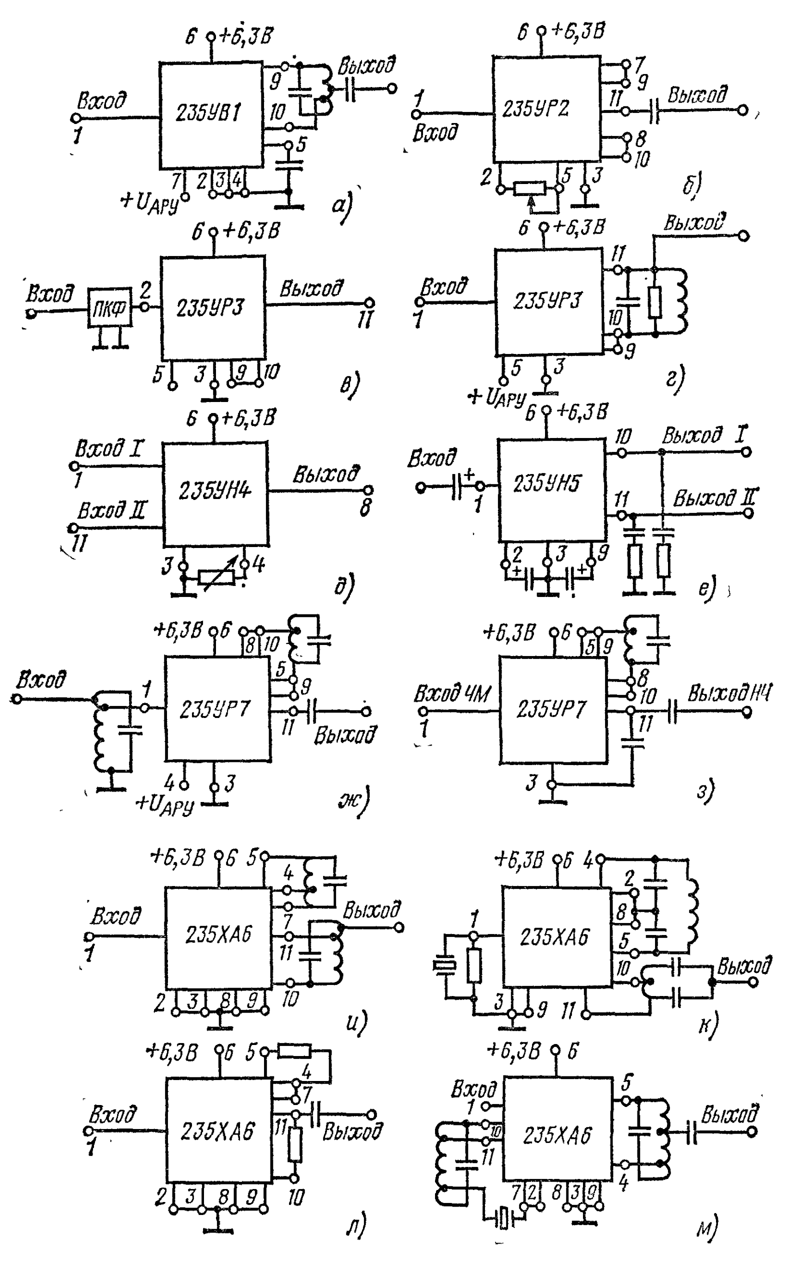
Усилительная часть микросхемы, выполненная по каскодной схеме ОЭ — ОБ на транзисторах T_2 и T_1, обеспечивает устойчивое усиление на ВЧ при сравнительно низком уровне шума (на частоте 150 МГц коэффициент шума не более 7 дБ для модификации А и не более 10 дБ для модификации Б). Крутизна проходной характеристики на частоте 150 МГц не менее 7 мА/В, а на частоте 10 МГц не менее 20 мА/В. Благодаря термозависимому делителю базового смещения (резисторы R_1—R_3 и диоды $Д_1$ и $Д_2$) и цепям обратной связи относительное изменение крутизны проходной характеристики не превышает ±25 % в интервале температур от —60 до +70 °С.

На частоте 10 МГц входное сопротивление не менее 0,5 кОм, входная емкость не более 25 пФ, выходное сопротивление не менее 30 кОм, а выходная емкость около 6 пФ.

Схема на транзисторе T_3 позволяет осуществить АРУ. Изменение напряжения, подаваемого на вывод 7, вызывает изменение эмиттерного тока транзистора T_3, а следовательно, и токов транзисторов T_2 и T_1. В результате происходит смещение рабочей точки усилителя. Напряжение задержки АРУ не менее 1,45 В, а максимальная глубина регулировки по цепи АРУ до 46 дБ (при напряжении АРУ 4 В).

При сопротивлении нагрузки 100 Ом микросхема обеспечивает на частоте 10 МГц усиление не менее чем в 200 раз (при коэффициенте устойчивости 0,9).

Рис. 2.2. Варианты применения усилительных микросхем серии 235:
а — резонансный усилитель ВЧ; *б* — апериодический усилитель ПЧ; *в* — усилитель ПЧ с пьезокерамическим фильтром на входе; *г* — резонансный усилитель ПЧ с АРУ; *д* — дифференциальный усилитель; *е* — микрофонный усилитель; *ж* — регулируемый резонансный усилитель ПЧ с эмиттерным повторителем на выходе; *з* — частотный детектор; *и* — резонансный усилитель ОЭ—ОБ; *к* — кварцевый гетеродин с удвоителем частоты; *л* — апериодический усилитель ОЭ — ОБ; *м* — преобразователь частоты с собственным кварцевым гетеродином



6 +6,3В
Вход
1
235УВ1
9
10
5
Выход
7 2 3 4
+$U_{АРУ}$
а)
6 +6,3В
1
Вход
235УР2
7
9
11
Выход
8
10
2 5 3
б)
6 +6,3В
Вход
ПКФ
2
235УР3
Выход
11
5 3 9 10
в)
6 +6,3В
Вход
1
235УР3
11
10
9
Выход
5 3
+$U_{АРУ}$
г)
6 +6,3В
Вход I
1
Вход II
11
235УН4
Выход
8
3 4
д)
6 +6,3В
Вход
1
235УН5
10
Выход I
11
Выход II
2 3 9
е)
+6,3В 6
8 10
Вход
1
235УР7
5
9
11
Выход
4 3
+$U_{АРУ}$
ж)
+6,3В 6
5 9
Вход ЧМ
1
235УР7
8
10
11
Выход НЧ
3
з)
+6,3В 6 5
4
Вход
1
235ХА6
7
11
Выход
2 3 8 9 10
и)
+6,3В 6 4
1
235ХА6
2
8
5
10
Выход
3 9 11
к)
+6,3В 6 5
4
7
Вход
1
235ХА6
11
Выход
10
2 3 8 9
л)
+6,3В 6
Вход
1
10
11
235ХА6
5
4
Выход
7 2 8 3 9
м)

Напряжение питания 6,3±10 %, потребляемая мощность не более 20 мВт.

Кроме своего основного назначения микросхема 235УВ1 применяется в смесителях с регулируемым коэффициентом преобразования. Напряжение внешнего гетеродина в этом случае подают в коллекторную цепь транзистора T_2 через конденсатор C_4 или через внешний конденсатор, подключаемый к выводу *8*.

Микросхемы 235УР2 (рис. 2.1,*б*) и *235УР8* предназначены главным образом для работы в качестве выходных усилителей тракта ПЧ. Они имеют одинаковое схемное построение, которое включает в себя трехкаскадный усилитель на транзисторах T_1—T_3 и эмиттерный повторитель на транзисторе T_4.

Входная часть усилителя выполнена по схеме с ОЭ, а выходная — по каскодной схеме. Это обеспечивает хорошую развязку по переменной составляющей между входом и выходом микросхемы. Наличие глубокой обратной связи по постоянному току позволяет изменять питающее напряжение от 4 до 16 В.

Для выравнивания частотной характеристики в эмиттерной цепи первого каскада использована частотная коррекция, благодаря чему микросхему можно применять как широкополосный усилитель. Коэффициент усиления регулируется с глубиной 18 дБ изменением сопротивления резистора, подключаемого между выводами *2* и *5*. Поскольку этот резистор оказывается включенным в цепь обратной связи, то изменение его сопротивления практически не оказывает влияния на стыковочные параметры микросхемы. Наличие вывода *4* позволяет подавать входной сигнал непосредственно на базу транзистора T_3, минуя входной каскад. Мискросхемы могут применяться с различными по характеру нагрузками (*LC*-контур, электромеханический фильтр и др.).

Микросхемы 235УР2 и 235УР8 различаются номиналами используемых конденсаторов. Применение в микросхеме 235УР8 конденсаторов бо́льшей емкости снижает нижнюю граничную частоту до 75 кГц вместо 250 кГц у микросхемы 235УР2. На частотах 1,6 и 25 МГц микросхемы обеспечивают крутизну проходной характеристики соответственно не менее 75 и 25 мА/В, входное сопротивление не менее 3 кОм, а входную емкость не более 15 пФ. При коэффициенте устойчивости 0,9 обе микросхемы на частоте 1,6 МГц обеспечивают усиление более чем в 300 раз.

Пример построения усилителя на основе микросхемы 235УР2 показан на рис. 2.2,*б*.

Микросхемы 235УР3 (рис. 2.1,*в*) и 235УР9 предназначены для использования в усилителе ПЧ с апериодической или селективной нагрузкой. Они отличаются от микросхем 235УР2 и 235УР8 наличием цепи АРУ.

Обе микросхемы выполнены по одинаковой электрической схеме и различаются номиналами используемых конденсаторов. Микросхемы содержат по два одинаковых усилительных каскада, собранных по схеме ОК — ОБ. Транзисторы T_1 и T_3, включенные по схеме с ОК, предназначены для согласования каскадов, а транзисторы T_2 и T_4 обеспечивают усиление по напряжению. Напряжение АРУ подают на базовые входы транзисторов T_1 и T_3 через диоды $Д_1$ и $Д_2$. Максимальная глубина регулирования 86 дБ.

На диодах $Д_3$ и $Д_4$ выполнено устройство, которое позволяет менять характер температурной зависимости крутизны характеристики микросхемы перекоммутацией внешних выводов. Например, если

замкнуть выводы *7* и *8*, температурная зависимость становится отрицательной и микросхему можно стыковать с пьезокерамическим фильтром, имеющим обратную температурную зависимость.

Помимо построения различных усилителей ПЧ (рис. 2.2,*в*, *г*) микросхемы 235УР3 и 235УР9 можно использовать в качестве ограничителей с максимальным выходным напряжением не менее 2,3 В или в качестве аналоговых ключей. Обе микросхемы обеспечивают на частоте 25 МГц крутизну проходной характеристики не менее 30, а на частоте 1,6 МГц — не менее 70 мА/В. На этой же частоте входное сопротивление превышает 2,5 кОм, входная емкость не более 20 пФ, выходное сопротивление не менее 15 кОм, а выходная емкость составляет около 6 пФ. При коэффициенте устойчивости более 0,8 максимальный коэффициент усиления превышает 400. Напряжение питания микросхем 6,3 В$\pm$10 %, потребляемая мощность не более 23 мВт.

Микросхемы 235УН4 (рис. 2.1,*г*) и *235УН10* обладают широкими функциональными возможностями. Они могут быть использованы как дифференциальные широкополосные усилители, усилители НЧ с эмиттерным повторителем, инверторы, парафазные усилители, симметричные ограничители, электронные ключи и т. д.

Основу микросхем, которые различаются только номиналами используемых конденсаторов, составляет дифференциальный каскад на транзисторах T_2 и T_5 с токостабилизирующим элементом на транзисторе T_3. В базовом делителе дифференциальной пары применен для термокомпенсации диод $Д_1$. Транзистор T_4 в диодном включении стабилизирует режим транзистора T_3. Входные сигналы можно подать на выводы *1* и *11* или *2* и *10*. Выходное напряжение снимают с выводов *5* и *7*. На обоих выходах микросхем включены эмиттерные повторители на транзисторах T_1 и T_6. При использовании в качестве входных выводов *1* и *11* нижняя граница частотного диапазона усилителя на микросхеме 235УН4 составляет 2,5 кГц, а на микросхеме 235УН10 0,3 кГц. Верхняя граничная частота на уровне 3 дБ достигает соответственно 4 и 7,5 МГц. На частоте 10 кГц входное сопротивление не менее 4 кОм, а коэффициент усиления не менее 16.

Микросхемы обеспечивают подавление синфазного сигнала с коэффициентом не менее 40 дБ. Коэффициент асимметрии выходных напряжений не превышает 10 %.

С помощью внешнего резистора, включенного между выводами *3* и *4*, можно регулировать коэффициент усилителя в пределах до 4 дБ. При подаче сигналов на входы *2* и *10* микросхемы могут быть применены для усиления постоянного тока.

При использовании микросхем в качестве ограничителей порог ограничения по входному сигналу составляет 110$\pm$40 мВ. Если микросхема работает в качестве аналогового ключа, то запирающее напряжение следует подавать на эмиттеры транзисторов T_2 и T_5 через вывод *9*. При наличии запирающего напряжения затухание сигнала не менее 34 дБ. Напряжение питания 6,3 В$\pm$10 %, потребляемая мощность не более 23 мВт. Пример использования микросхемы приведен на рис. 2.2,*д*.

Микросхему 235УН5 (рис. 2.1,*д*) применяют для усиления НЧ колебаний. Первый каскад микросхемы на транзисторе T_1 выполнен по схеме ОЭ, второй каскад на транзисторе T_2 работает как эмиттерный повторитель, обеспечивая согласование с оконечным парафазным каскадом на транзисторах T_3 и T_4. На частоте 1 кГц ми-

кросхема усиливает не менее чем в 400 раз. Входное сопротивление не менее 4 кОм. Максимальное выходное напряжение на парафазном выходе не менее 1 В. Рабочий диапазон частот 25 Гц — 100 кГц, причем верхнюю граничную частоту можно регулировать внешним конденсатором, включаемым между выводом *8* и корпусом.

Предусмотрена возможность подачи входного сигнала непосредственно на базу транзистора T_2, минуя первый усилительный каскад. Усиление микросхемы при этом уменьшается в 30—40 раз. При необходимости может быть использован только первый каскад.

Напряжение питания микросхемы 6,3 В$\pm$10 %, потребляемая мощность не более 14 мВт. Пример включения микросхемы в усилительном режиме показан на рис. 2.2,*е*.

Микросхемы 235УР7 (рис. 2.1,*е*) и *235УР11* используют преимущественно в усилителях ПЧ. Они отличаются от микросхем 235УР2 и 235УР8 меньшим усилением, наличием цепи АРУ и бóльшим входным сопротивлением, а от микросхем 235УР3 и 235УР9 — лучшей равномерностью усиления в частотном диапазоне и меньшей глубиной регулировки коэффициента усиления.

Каждая из микросхем содержит усилитель на транзисторах T_1 и T_2 и многоцелевой каскад на транзисторе T_3. Последний может быть использован как развязывающий эмиттерный повторитель, дополнительная ступень усиления с коллекторной нагрузкой или амплитудный транзисторный детектор.

Каскад, выполненный по схеме ОК на транзисторе T_1, обеспечивает согласование с предыдущим каскадом. Основное усиление дает транзистор T_2, включенный по схеме ОБ. Смещение баз транзисторов задается термокомпенсирующей цепью, на которую через вывод *4* подают напряжение АРУ (максимальная глубина АРУ не менее 46 дБ). Нагрузкой входного каскада служит резистор R_5, напряжение с которого можно подать на базу транзистора T_3, если соединить выводы *8* и *10*.

Режим ограничения в микросхемах реализуется в активной области за счет уменьшения коэффициента усиления каскада. При увеличении входного сигнала возрастают постоянные составляющие токов баз транзисторов T_1 и T_2, а следовательно, и падение напряжения на резисторах R_6 и R_7. Положительные смещения на базах уменьшаются, транзисторы работают при меньшей крутизне передаточной характеристики. За счет диода $Д_1$ создаются предыскажения входного сигнала. Этим частично компенсируются искажения в усилителе. Уменьшению искажений усиливаемого сигнала способствует и отрицательная обратная связь из-за падения напряжения на резисторе R_4.

Верхняя граничная частота микросхем составляет 100 МГц, а нижняя для микросхемы 235УР7 не превышает 100 кГц и для микросхемы 235УР11 75 кГц. На частоте 1,6 МГц крутизна проходной характеристики обеих микросхем более 10 мА/В, а на частоте 100 МГц более 5 мА/В. При коэффициенте устойчивости более 0,8 на частоте 4,2 МГц коэффициент усиления более 100. Микросхема имеет на частоте 1,6 МГц входное сопротивление не менее 2 кОм, выходное сопротивление не менее 10 кОм, входную емкость не более 20 пФ, а выходную емкость не более 15 пФ. Напряжение питания 6,3 В$\pm$10 %, потребляемая мощность не более 30 мВт.

Примеры использования микросхем 235УР7 и 235УР11 показаны на рис. 2.2,*ж*, *з*.

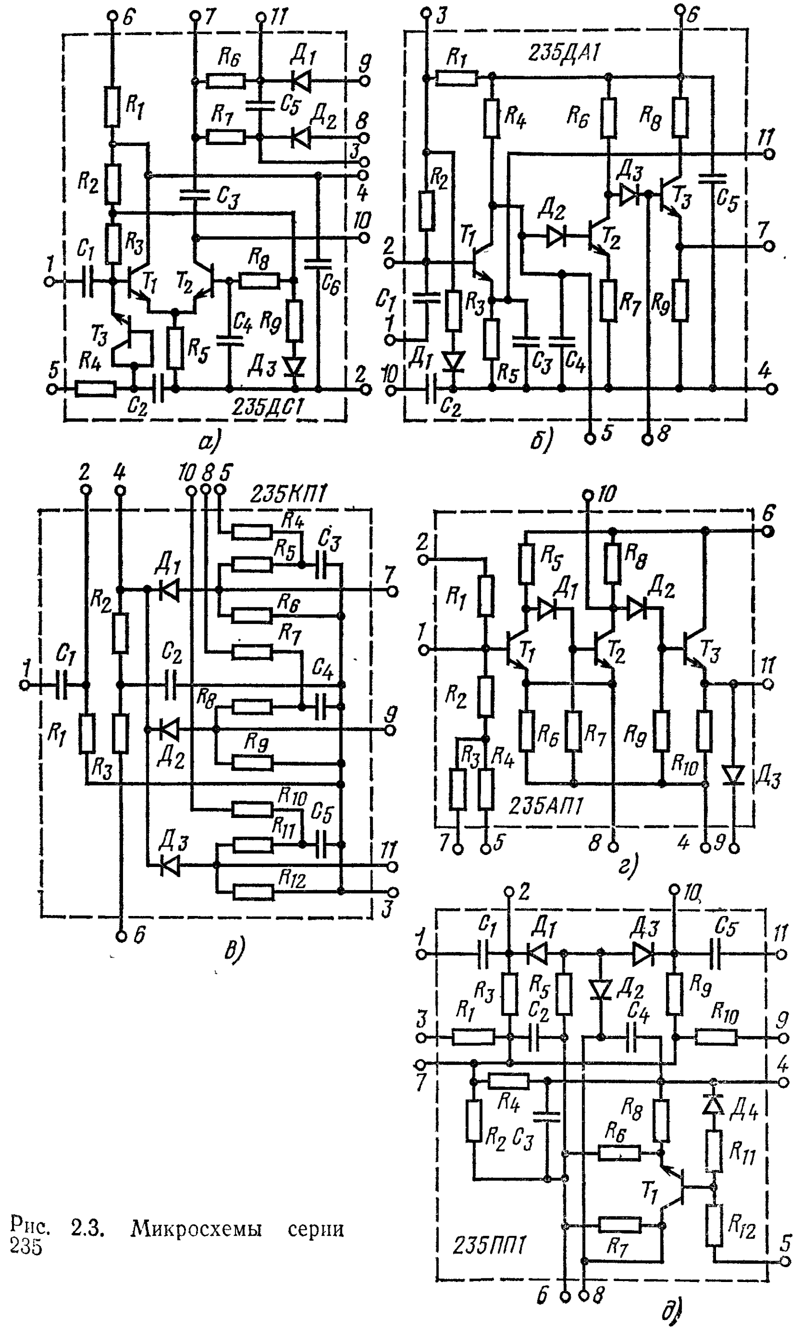


Рис. 2.3. Микросхемы серии 235

Микросхема 235ХА6 (рис. 2.1,*ж*) занимает особое положение в серии 235 из-за своей многофункциональности. Ее называют универсальной. Микросхема состоит из двух идентичных ступеней, позволяющих создавать как независимые однокаскадные устройства, так и различные их комбинации. При этом независимо от схемы включения транзисторов имеющиеся в микросхеме пассивные компоненты обеспечивают постоянство режима по постоянному току. Для термостабилизации режима использованы термозависимые базовые делители с диодами $Д_1$ и $Д_2$, а также глубокая отрицательная обратная связь по постоянному току через резисторы R_4 и R_5.

Микросхема 235ХА6 предназначена для использования в диапазоне частот 0,1—150 МГц в качестве усилителей ПЧ, ВЧ, смесителя, гетеродина, ограничителя, преобразователя или умножителя частоты и т. д.

Крутизна проходной характеристики на частоте 10 МГц превышает 12 мА/В, а на частоте 100 МГц не менее 5 мА/В. На частоте 10 МГц входное сопротивление не менее 1,2 кОм, выходное сопротивление не менее 20 кОм, входная емкость не превышает 15, а выходная около 6 пФ. Напряжение питания 6,3 В±10 %, потребляемая мощность не более 29 мВт.

Примеры применения микросхемы 235ХА6 показаны на рис. 2.2,*и—м*.

Микросхема 235ДС1 (рис. 2.3,*а*) совмещает в себе усилитель — ограничитель и частотный детектор. Усилительная часть на транзисторах T_1 и T_2 выполнена по такой же схеме, как и усилитель микросхемы 235УР7. Введение в базовую цепь транзистора T_3 вместо диода обеспечивает большую идентичность предыскажений с искажениями, возникающими в каскаде на транзисторе T_2. Напряжение АРУ подают в базовую цепь транзистора T_1 через включенный диодом транзистор T_3. Глубина АРУ более 52 дБ. Усилитель микросхемы 235ДС1 имеет такие же параметры, как и усилитель микросхемы 235УР7.

Частотный детектор микросхемы выполнен на диодах $Д_1$ и $Д_2$. Для фильтрации ВЧ составляющей продетектированного сигнала применен общий для двух диодных детекторов конденсатор C_5. Коэффициент передачи частотного детектора более 0,35. Напряжение питания микросхемы 6,3 В±10 %, потребляемая мощность не более 30 мВт.

Примеры построения усилителя-ограничителя и частотного детектора с ограничителем приведены на рис. 2.4,*а*, *б*.

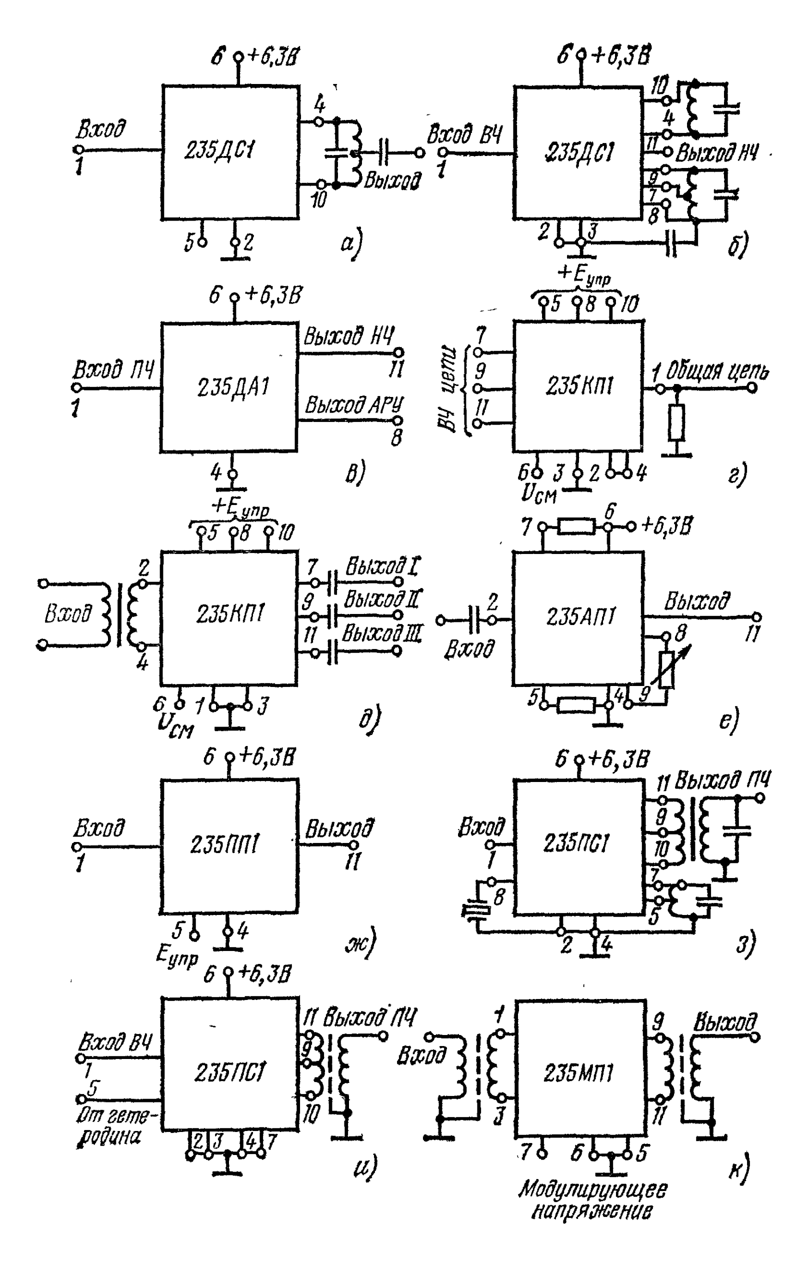
Микросхемы 235ДА1 и 235ДА2 (рис. 2.3,*б*) могут быть использованы как амплитудные детекторы и одновременно как детекторы АРУ с усилителем постоянного тока. Микросхемы различают номиналами трех конденсаторов.

В каждой из микросхем оба детектора совмещены в одном каскаде на транзисторе T_1. Сигнал НЧ снимается с эмиттерной на-

---

Рис. 2.4. Варианты применения микросхем серии 235:

а — усилитель-ограничитель; *б* — частотный детектор с ограничителем; *в* — детектор АМ сигналов и АРУ с усилителем постоянного тока; *г* — коммутатор ВЧ цепей 3×1; *д* — коммутатор с трансформаторным входом; *е* — формирователь импульсов с регулируемым порогом; *ж* — управляемый делитель напряжения, *з* — преобразователь частоты с трансформаторным выходом; *и* — балансный смеситель; *к* — кольцевой балансный модулятор



235ДС1
Вход
Выход
+6,3В
а)
235ДС1
Вход ВЧ
Выход НЧ
+6,3В
б)
235ДА1
Вход ПЧ
Выход НЧ
Выход АРУ
+6,3В
в)
235КП1
ВЧ цепи
Общая цепь
$+E_{упр}$
$U_{см}$
г)
235КП1
Вход
Выход I
Выход II
Выход III
$+E_{упр}$
$U_{см}$
д)
235АП1
Вход
Выход
+6,3В
е)
235ПП1
Вход
Выход
+6,3В
$E_{упр}$
ж)
235ПС1
Вход
Выход ПЧ
+6,3В
з)
235ПС1
Вход ВЧ
От гетеродина
Выход ПЧ
+6,3В
и)
235МП1
Вход
Выход
Модулирующее напряжение
к)

грузки R_5, C_3 через вывод *11*, а напряжение АРУ с коллекторной нагрузки R_4, C_4 подается на усилитель постоянного тока. Постоянная времени детектора сигнала может быть изменена подключением конденсатора C_2 при замыкании выводов *10* и *11* или внешнего конденсатора между выводами *11* и *4*.

На выходе усилителя постоянного тока, выполненного на транзисторе T_2, включен пиковый детектор $Д_3$ с большой постоянной времени цепи нагрузки. В качестве нагрузки пикового детектора используются эмиттерный повторитель на транзисторе T_3 и внешний конденсатор, подключаемый к выводу *8*. При такой схеме эффективно подавляется переменная составляющая НЧ. Напряжение АРУ пропорционально амплитуде огибающей модулированного сигнала. Меняя емкость подключаемых к выводу *8* конденсаторов, можно регулировать постоянную времени АРУ.

Если к выводу *8* не подключать конденсатор, диоды $Д_3$ и $Д_2$ будут выполнять функцию развязки между каскадами. Начало действия системы АРУ по входному сигналу можно изменять шунтированием резистора R_1 внешним резистором, подключаемым между выводами *3* и *6*, или включением резистора между выводами *5* и *6*.

Детектор сигнала имеет коэффициент передачи не менее 0,4. Коэффициент передачи по управляющему напряжению АРУ на частоте сигнала 1,6 МГц не менее 20, а на частоте 100 МГц не менее 14. Постоянная времени спада напряжения АРУ (при подключении к выводу *8* конденсатора $C=10$ мкФ) около 4 с. Верхняя граничная частота микросхем 100 МГц, нижняя граничная частота у микросхемы 235ДА1 300 кГц, а у микросхемы 235ДА2 30 кГц. На частоте 1,6 МГц входное сопротивление не менее 3 кОм, а входная емкость не более 20 пФ. Коэффициент нелинейных искажений не более 5 %.

Напряжение питания 6,3 В±10 %, потребляемая мощность не более 15,2 мВт.

Пример построения схемы амплитудного детектора на микросхеме 235ДА1 показан на рис. 2.4,*в*.

Микросхемы 235КП1 (рис. 2.3,*в*) и *235КП2* являются коммутаторами трактов ПЧ и НЧ, а также многочастотных гетеродинов. Они обеспечивают переключение одной цепи на три направления, и наоборот.

Принцип действия коммутатора основан на изменении сопротивления *p-n* переходов диодной матрицы при изменении полярности управляющего напряжения. При подаче в цепь смещения напряжения 6,3 В (ток смещения не более 0,5 мА) и при отсутствии управляющих напряжений все три направления закрыты. На частоте 1 МГц в этом случае обеспечивается затухание в каждой цепи не менее 34 дБ. При подаче в одну из цепей достаточного для открывания перехода напряжения (ток управления не более 2,5 мА) затухание в этой цепи падает до 6 дБ. Отношение затухания закрытого и открытого каналов можно несколько увеличить путем повышения питающих напряжений до 10—12 В. Развязка между каналами более 20 дБ.

Обе микросхемы обеспечивают одинаковые параметры за исключением нижней граничной частоты. У микросхемы 235КП1 она составляет 250 кГц, а у микросхемы 235КП2 снижена до 75 кГц.

Напряжение питания микросхем 6,3 В±10 %, потребляемая мощность не более 20 мВт.

Рекомендуемые варианты использования микросхемы 235КП1 показаны на рис. 2.4,*г*, *д*.

Микросхема 235АП1 (рис. 2.3,*г*) предназначена для формирования импульсных сигналов и представляет собой триггер Шмитта с выходным усилителем мощности.

Микросхема устойчиво работает в диапазоне частот 80 Гц — 1 МГц. Входное сопротивление не менее 5 кОм. Напряжение срабатывания формирователя не превышает 225 мВ, а амплитуда выходного импульса больше 2,5 В. Изменением сопротивления резистора, включаемого между выводами *8* и *9*, можно регулировать порог срабатывания. Резисторы, включаемые между выводами *7* и *6*, *4* и *5*, служат для изменения скважности выходных импульсов.

Напряжение питания 6,3 В±10 %, потребляемая мощность не более 20 мВт.

Вариант использования микросхемы показан на рис. 2.4,*е*.

Микросхему 235ПП1 (рис. 2.3,*д*) используют как управляемый делитель напряжения системы АРУ.

Регулирование осуществляется изменением сопротивлений диодов, включенных в цепь подачи сигнала и управляемых усилителем постоянного тока на транзисторе T_1. Пока на вывод *5* не подают управляющее напряжение, диоды $Д_1$ и $Д_3$ открыты, а диод $Д_2$ закрыт. Ослабление сигнала при этом не превышает 8 дБ. При воздействии управляющего напряжения на базу транзистора T_1 диоды $Д_1$ и $Д_3$ закрываются, а шунтирующий их диод $Д_2$ открывается. При управляющем напряжении 4 В (ток в цепи управления не превышает 2,2 мА) коэффициент ослабления в цепи передачи сигнала возрастает до 46 дБ.

Для изменения режима работы в микросхеме имеются подключенные к выводам *3* и *9* резисторы R_1 и R_{10}. Предусмотрена также возможность повышения коэффициента передачи при отсутствии запирающего напряжения. Для этого следует подключить к выводам *2*, *7* и *10* дроссели.

Напряжение питания микросхемы 6,3 В±10 %, потребляемая мощность не более 20 мВт.

Пример применения микросхемы 235ПП1 показан на рис. 2.4,*ж*.

Микросхемы 235ПС1 (рис. 2.5,*а*) и *235ПС2* применяют в преобразователях частоты. В каждую из них входит усилитель на транзисторе T_1, двойной балансный смеситель на транзисторах T_2—T_5 и гетеродин на транзисторе T_7.

Входной усилительный каскад используется для повышения уровня напряжения сигнала, подаваемого на вход смесителя. Нагрузкой каскада служат транзисторы T_2 и T_3. На транзисторы T_4 и T_5, также входящие в состав смесителя, напряжение сигнала не подается. При подаче на вывод *5* напряжения гетеродина в нагрузке происходит компенсация встречно направленных составляющих тока с частотой гетеродина, протекающих в коллекторных цепях транзисторов основной и вспомогательной пар. Комбинационные составляющие не претерпевают изменений. Такой преобразователь, в частности, может найти применение в приемниках однополосных сигналов.

Гетеродинная часть микросхем на транзисторе T_7 может быть использована в нескольких вариантах.

Режим работы транзисторов микросхемы по постоянному току определяется делителем R_{10}, R_6, R_7, R_8, T_6. Транзистор T_6 используется как термокомпенсирующий диод.

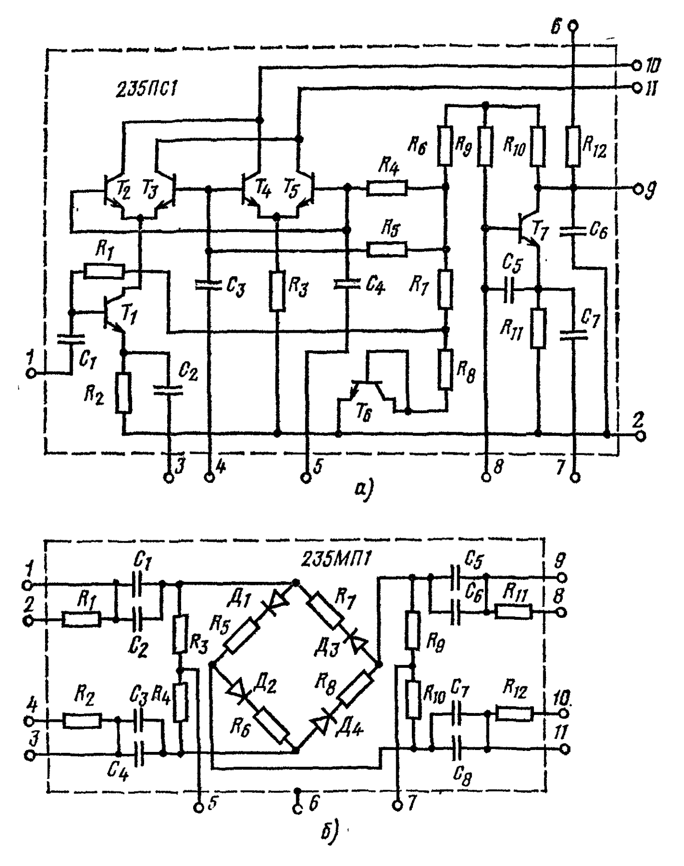


Рис. 2.5. Преобразовательная (*а*) и модуляторная (*б*) микросхемы серии 235

Нижняя граничная частота по сигнальному входу для микросхемы 235ПС1 не более 600 кГц, а для микросхемы 235ПС2 не более 50 кГц и соответственно по гетеродинному входу 50 кГц и 1 кГц. Микросхема обеспечивает крутизну преобразования не менее 2 мА/В при частоте сигнала 150 и частоте гетеродина 148,4 МГц. Коэффициенты подавления по сигнальному и гетеродинному входам не менее 10 дБ. Сопротивление сигнального входа не менее 1, а гетеродинного не менее 1,5 кОм. Емкости сигнального и гетеродинного входов не более 25 пФ. Напряжение собственного гетеродина не менее 300 мВ. Напряжение питания 6,3 В±10%, потребляемая мощность не более 35 мВт.

Примеры практического использования микросхем показаны на рис. 2.4,*з*, *и*.

Микросхемы 235МП1 (рис. 2.5,*б*) и *235МП2* представляют собой кольцевые модуляторы, выполненные по единой схеме и раз-

личающиеся только емкостью отдельных конденсаторов. Последовательно с диодами $Д_1$—$Д_4$ включены резисторы R_5—R_8 для улучшения симметрии. Симметрирование входов и выходов модулятора производится с помощью резисторов R_1, R_2, R_{11}, R_{12}. Для подачи напряжения на диагонали моста в схеме имеются две пары резисторов: R_3, R_4 и R_9, R_{10}.

Если подключить к микросхеме трансформаторы и подать напряжения несущей и модулирующей частот так, как показано на рис. 2.4,*к*, то на выходе появится модулированное колебание, в спектре которого будут содержаться составляющие верхней и нижней боковых частот. Составляющие с частотой несущей и модулирующего сигнала будут подавлены. Можно выполнить модулятор и без трансформаторов. В этом случае микросхему включают между симметрирующими усилительными микросхемами 235УН4, обеспечивающими парафазные выходы.

Микросхемы 235МП1 и 235МП2 используют и для создания фазовых детекторов. Напряжения гетеродина и сигнала подают через симметрирующие усилители 235УП1 на входы *1*, *3* и *9*, *11*, а выходное напряжение НЧ снимают с нагрузки (с фильтрующим конденсатором), включенной между выводами *5* и *7*.

Нижняя граничная частота по сигнальному входу у микросхемы 235МП1 не превышает 10, а у микросхемы 235МП2 — 2,5 кГц. Крутизна характеристики в режиме фазового детектора на частоте 0,2 МГц не менее 6,5 мВ/град, коэффициент передачи модулятора на этой частоте более 0,2. Коэффициент подавления ВЧ в диапазоне 50—2500 кГц изменяется от 26 до 14 дБ.

Пример модулятора на микросхеме 235МП1 приведен на рис. 2.4,*к*.

Микросхемы серии 435 для аппаратуры радиосвязи. Серия состоит из 14 гибридных микросхем, предназначенных для создания высококачественной радиоаппаратуры, работающей в диапазоне до 200 Мгц.

По полноте укомплектования, электрическим параметрам и функциональным возможностям микросхем серия 435 превосходит серии 219, 235 и др. Некоторые микросхемы серии 435 выполнены аналогично лучшим микросхемам серии 235.

Серия 435 содержит усилитель ВЧ и ПЧ с АРУ (435УВ1) с крутизной проходной характеристики не менее 60 мА/В; экономичный усилитель ПЧ (435УР1) с крутизной проходной характеристики более 120 мА/В; три усилителя НЧ (435УН1, 435УН2 и 435УН3), первый из которых характеризуется высокой универсальностью, а последний повышенной выходной мощностью (40 мВт); усилитель-ограничитель (435УП1) с амплитудными детекторами для частотных дискриминаторов; микросхему усилителя-генератора 435УП2, предназначенную для создания двух независимых генераторов или четырех коммутируемых эмиттерных повторителей; микросхему 435КН1 с шестью независимыми транзисторными ключами и микросхему 435КН2 с двумя идентичными независимыми коммутаторами; универсальную микросхему 435ХП1, работающую на частотах до 200 МГц; двойной балансный смеситель (435ХА1); кольцевой модулятор (435МА1); формирователь импульсных сигналов (435АГ1), выполненный на триггере Шмитта; детектор АМ сигналов с усилителем постоянного тока и эмиттерным повторителем (435ДА1).

Напряжение питания микросхем 6 В±10 %.

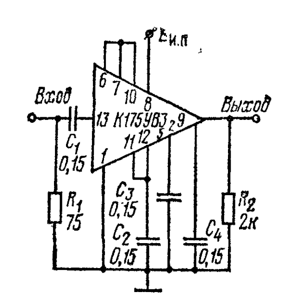


Рис. 2.6. Широкополосный усилитель на микросхеме К175УВ3

Микросхемы серии К175 для радиовещательной аппаратуры. Серия состоит из пяти микросхем, позволяющих выполнить в интегральном исполнении основные узлы радиовещательных приемников.

Микросхема К175УВ1 представляет собой широкополосный усилитель с коэффициентом усиления по напряжению не менее 10. Коэффициент гармоник не более 10%. Входное сопротивление не менее 1 кОм. Выпускают две модификации микросхемы с различными верхними частотами (30 и 45 МГц).

Напряжение питания микросхемы 6,3 В±10 % при токе потребления не более 15 мА.

Микросхема К175УВ2 является универсальным усилителем. Универсальность микросхемы определяется наличием в ней дифференциального усилителя.

Микросхему выпускают в двух модификациях, различающихся верхней рабочей частотой (40 или 55 МГц). Входное сопротивление микросхемы не менее 1 кОм, коэффициент шума не более 10 дБ, крутизна проходной характеристики не менее 10 мА/В.

Напряжение питания микросхемы 6 В±10 % при токе потребления не более 3,5 мА.

Микросхема К175УВ3 является стабилизированным экономичным усилителем с повышенной крутизной проходной характеристики (250 — для модификации А и 400 мА/В — для модификации Б). Верхняя граничная частота 2,5 МГц, входное сопротивление не менее 750 Ом, коэффициент шума не более 10 дБ.

Напряжение питания 6 В±10 % при токе потребления не более 2 мА.

Микросхема К175УВ4 является усилителем-преобразователем ВЧ и определяет частотный диапазон аппаратуры, создаваемой на микросхемах серии К175. Верхняя граничная частота усилителя-преобразователя ВЧ составляет 150 МГц. Крутизна проходной характеристики на частоте 1 МГц не менее 10 мА/В.

Напряжение питания 6,3 В±10 %. Ток потребления не более 3 мА.

Микросхема К175ДА1 содержит детектор АМ сигналов и детектор АРУ с усилителем постоянного тока. Коэффициент передачи детектора не менее 0,4, коэффициент передачи по цепи АРУ не менее 20.

Напряжение питания 6 В±10 %. Ток потребления не более 2 мА.

На рис. 2.6 показан для примера широкополосный усилитель на микросхеме К175УВ3.

2.3. СЕРИИ МИКРОСХЕМ ДЛЯ ТЕЛЕВИЗИОННОЙ АППАРАТУРЫ

Микросхемы серии К224. Серия К224 одна из наиболее распространенных в практике радиолюбителей. За годы выпуска серии состав ее и параметры микросхем существенно изменились. На мо-

мент написания книги серия состояла из 31 микросхемы. В основном они предназначены для создания телевизионной аппаратуры, но могут найти широкое применение и в радиовещательных приемниках.

Микросхема К2УС242 (рис. 2.7,*а*) представляет собой однокаскадный универсальный усилитель для приемников АМ и ЧМ.

Транзистор T_1 может быть включен по схеме ОЭ, ОБ или ОК. В зависимости от схемы включения меняются функции, выполняемые имеющимися в микросхеме пассивными компонентами. В схеме ОЭ резистор R_2 используют в качестве нагрузочного, резистор R_3 стабилизирует режим транзистора, конденсатор C_2 при соединении выводов *6* и *7* уменьшает обратную связь по переменной составляющей, а цепь R_4, C_3 выполняет роль фильтра в цепи питания, если напряжение питания подают на вывод *9*.

Смещение на базу транзистора подают обычно от внешнего стабилизированного источника (3 В) через вывод *2* и резистор R_1. Эта цепь может быть использована для подачи напряжения АРУ (например, от микросхемы К2ЖА243).

При включении по схеме ОЭ сигнал поступает на базу транзистора через вывод *1* и конденсатор C_1. Нагрузка может быть апериодической или резонансной. В первом случае ее сопротивление должно выбираться из условия пребывания рабочей точки в линейной активной области характеристик при заданном питающем напряжении и из условия обеспечения требуемого коэффициента усиления. При резонансной нагрузке первичную обмотку трансформатора целесообразно включить между выводами *4* и *8*, а напряжение питания подать на вывод *9* (см. рис. 2.8,*а*). Для расширеиия полосы пропускания параллельно контуру можно подключить резистор сопротивлением 5—10 кОм.

Микросхему К2УС242 можно использовать в качестве смесителя. При этом сигнал подают через вывод *1* на базу транзистора, а напряжение гетеродина — через вывод *6* на эмиттер. Для выделения ПЧ целесообразно использовать пьезокерамический фильтр, связанный с микросхемой через согласующий трансформатор.

На основе рассматриваемой микросхемы можно создать и гетеродин. Его выполняют по схеме с индуктивной связью с переменным конденсатором в выходном контуре (при необходимости перестройки гетеродина).

Примеры использования микросхемы К2УС242 в усилителе и в преобразователе показаны на рис. 2.8,*а, б*.

Микросхему К2УС242 можно использовать в диапазоне 0,15—30 МГц. При этом параметры устройства существенно зависят от схемы включения транзистора и параметров навесных элементов. Для примера можно отметить, что в усилительном режиме при включении транзистора по схеме ОЭ микросхема на частоте 10 МГц имеет входное сопротивление 150 Ом и обеспечивает крутизну передаточной характеристики не менее 25 мА/В. Напряжение питания 3,6—9 В, потребляемая мощность не более 15 мВт.

Микросхема К2УС245 (рис. 2.7,*б*) предназначена для создания бестрансформаторных усилителей НЧ. Она выполнена на пяти транзисторах. Каскад на транзисторе T_1 используется как эмиттерный повторитель. Он обеспечивает входное сопротивление микросхемы больше 15 кОм, что необходимо при согласовании с высокоомным выходом амплитудного детектора.

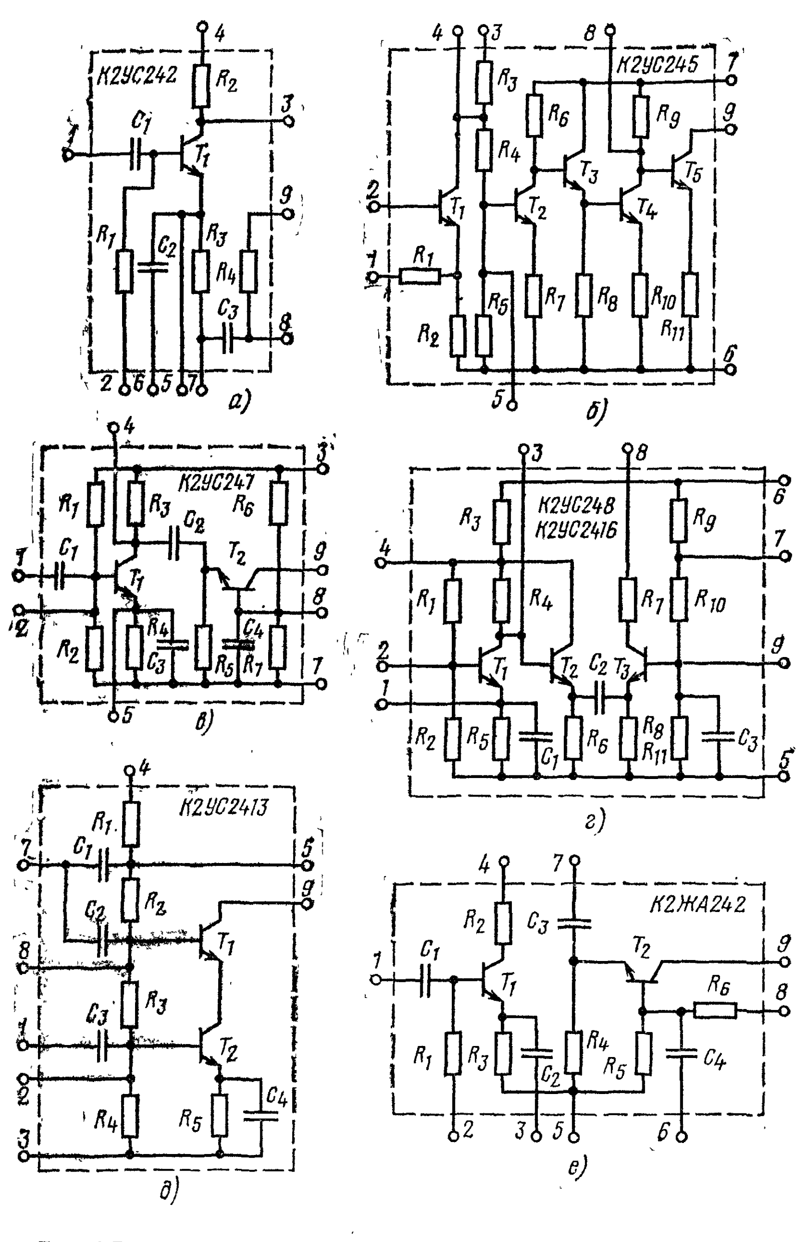
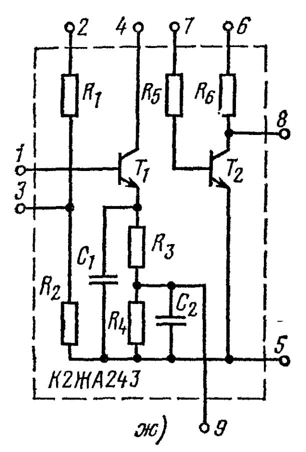


Рис. 2.7. Микросхемы серии К224



К2ЖА244

з)

К2ПП241

и)

Остальные каскады представляют собой апериодические усилители, причем каскад на транзисторе T_3 работает как эмиттерный повторитель. Резисторы в эмиттерных цепях транзисторов обеспечивают обратную связь по переменной и постоянной составляющим. Кроме того, можно подавать напряжение обратной связи с выходного каскада усилителя НЧ на базы транзисторов T_2 (через вывод *3*) и T_5 (через вывод *8*). Благодаря этому коэффициент нелинейных искажений на частоте 1 кГц не превышает 3 %. Коэффициент усиления на этой частоте больше 140. Диапазон частот от 80 Гц до 20 кГц. Напряжение питания микросхемы 5,4—12 В, потребляемая мощность не превышает 80 мВт.

На рис. 2.8,*в* показан один из возможных вариантов использования микросхемы К2УС245.

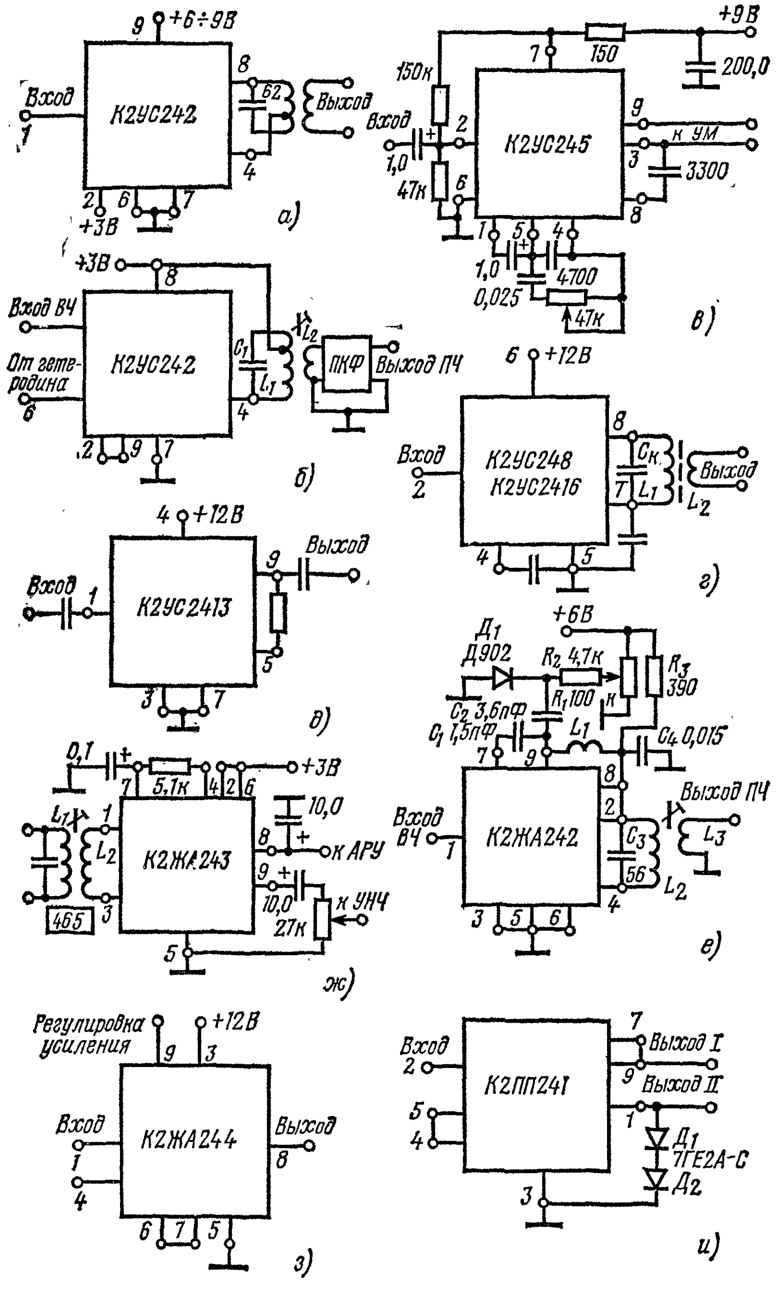
Микросхема К2УС247 (рис. 2.7,*в*) предназначена для создания выходных УПЧИ. Она представляет собой двухкаскадный усилитель, выполненный по схеме ОЭ — ОБ.

Имеющиеся в микросхеме резисторы задают режимы работы транзисторов по постоянному току. Конденсаторы C_1 и C_2 разделительные, конденсатор C_3 уменьшает обратную связь по переменной составляющей в первом каскаде, а конденсатор C_4 обеспечивает включение транзистора T_2 по схеме ОБ.

Используя выводы *2*, *4*, *5* и *8*, можно в широких пределах менять режимы работы транзисторов.

Выходной сигнал снимают с коллектора транзистора T_2 (вывод *9*) и подают затем на видеодетектор тракта цветности.

Частотный диапазон микросхемы К2УС247 составляет 30—45 МГц. Неравномерность частотной характеристики меньше 3 дБ. На частоте 35 МГц крутизна вольт-амперной характеристики микросхемы больше 50 мА/В. Напряжение питания 12 В±10 %, потребляемая мощность не более 300 мВт.



+6÷9В
К2УС242
Вход
Выход
+3В
а)
+9В
150
200,0
150к
Вход
1,0
47к
К2УС245
к УМ
3300
1,0
4700
0,025
47к
в)
+3В
Вход ВЧ
От гетеродина
К2УС242
ПКФ
Выход ПЧ
б)
+12В
Вход
К2УС248
К2УС2416
Выход
г)
+12В
Вход
К2УС2413
Выход
д)
+6В
Д902
4,7к
390
100
3,6пФ
1,5пФ
0,015
Выход ПЧ
Вход ВЧ
К2ЖА242
56
е)
0,1
5,1к
+3В
10,0
к АРУ
К2ЖА243
10,0
27к
к УНЧ
465
ж)
Регулировка усиления
+12В
Вход
К2ЖА244
Выход
з)
Вход
К2ПП241
Выход I
Выход II
7ГЕ2А-С
и)

Микросхемы К2УС248 и К2УС2416 (рис. 2.7,*г*) используют в УПЧЗ в цветных и черно-белых телевизорах.

Транзисторы микросхем включены по схеме ОЭ — ОК — ОБ. Входной сигнал подают на базу транзистора T_1 через вывод *2*. С нагрузки входного каскада (резистор R_4) сигнал поступает на эмиттерный повторитель, выполненный на транзисторе T_2 и далее через разделительный конденсатор C_2 на выходной каскад. Нагрузкой микросхемы может служить контур частотного детектора. Такую нагрузку подключают к выводам *7* и *8* (см. рис. 2.8,*г*).

Имеющиеся в микросхеме резисторы в основиом предназначены для обеспечения заданных режимов работы транзисторов по постоянному току. Конденсаторы C_1 и C_3 используют для уменьшения обратной связи по переменному току.

В микросхеме предусмотрена возможность подачи входного сигнала непосредственно на эмиттерный повторитель через вывод *3*.

Диапазон рабочих частот микросхем 4—10 МГц. Неравномерность частотной характеристики меньше 3 дБ. На частоте 6,5 МГц крутизна вольт-амперной характеристики больше 1000 мА/В. Напряжение питания 12 В±10 %, потребляемая мощность не более 150 мВт.

Микросхема К2УС213 (рис. 2.7,*д*) представляет собой каскодный усилитель, выполненный на транзисторах T_2 и T_1 по схеме ОЭ — ОБ.

Резисторы R_1—R_4 образуют базовый делитель, резистор R_1 с конденсатором C_1 используют как развязывающий фильтр в цепи питания; конденсатор C_2 заземляет базу транзистора T_1 по высокой частоте; резистор R_5 предназначен для стабилизации режима; конденсатор C_4 уменьшает обратную связь по переменной составляющей.

Входной сигнал подают на базу транзистора T_2 через вывод *1* и разделительный конденсатор C_3 или через внешний разделительный конденсатор и вывод *2*. Нагрузку включают между выводами *5* и *9*.

Пример использования микросхемы К2УС2413 показан на рис. 2.8,*д*. Каскодный усилитель имеет частотный диапазон 30—45 МГц. На частоте 35 МГц при сопротивлении нагрузки 100 Ом крутизна характеристики прямой передачи превышает 25 мА/В. Напряжение питания 12 В±10 %, потребляемая мощность не более 100 мВт.

Микросхема К224УН2 предназначена для работы в качестве усилителя НЧ (0,3—3,4 кГц) со спадающей частотной характеристикой.

При напряжении входного сигнала 100 мВ коэффициент усиления микросхемы на частоте 1 кГц превышает 5. Напряжение питания 9 В±20 %, потребляемая мощность не более 250 мВт.

Микросхемы К224УН16 и *К224УН17* используют в качестве усилителей НЧ, обеспечивающих в диапазоне 20 Гц—20 кГц вы-

---

Рис. 2.8. Варианты применения микросхем серии К224:

а — усилитель ПЧ с резонансной нагрузкой; *б* — смеситель; *в* — предварительный бестрансформаторный усилитель НЧ; *г* — усилитель ПЧ канала звукового сопровождения; *д* — каскодный усилитель; *е* — преобразователь спортивного приемника для «охоты на лис»; *ж* — детектор АМ сигналов и детектор АРУ; *з* — усилитель-ограничитель блока цветности; *и* — стабилизатор базовых цепей

ходную мощность соответственно не менее 4 и 20 Вт. Входное сопротивление усилителя на микросхеме К224УН17 превышает 10 кОм, а на микросхеме К224УН16 — 300 кОм. Коэффициент нелинейных искажений не более 2,5 (К224УН16) или 1,5 % (К224УН17).

Для питания микросхемы К224УН16 необходимо напряжение —30 В±10 %. Микросхема К224УН17 питается от двух источников с напряжениями —24 В±10 % и 24 В±10 %.

Микросхемы К224УН18 и *К224УН19* предназначены для использования в качестве усилителей кадровой развертки. Обе микросхемы работают при частоте входного сигнала 50 Гц, имеют одинаковое входное сопротивление не менее 5 кОм и обеспечивают длительность обратного хода не более 1 мс.

Микросхема К224УН18 питается от источника с напряжением 12 В±10 % и обеспечивает ток отклонения не менее 0,4 А при напряжении вольтодобавки 30 В. Амплитуда гасящих импульсов не менее 25 В. Для питания более мощной микросхемы К224УН19 необходимы напряжения 24 В±10 % и 40 В±10 %. Это позволяет обеспечить ток отклонения более 1,1 А при напряжении вольтодобавки 40 В. Амплитуда гасящих импульсов не менее 100 В.

В обеих микросхемах предусмотрены возможности для регулировки режима.

Микросхема К224УП1 находит применение в усилителях сигналов цветности. Отсутствие связи между первым и вторым каскадами делает микросхему универсальной и расширяет возможности ее использования. Микросхема устойчиво работает в диапазоне 2—10 МГц. Размах напряжения на входе 2,5 В. Напряжение питания 12 В±10 %.

Микросхема К224УП2 предназначена для работы в качестве усилителя-ограничителя сигналов цветности. Выходное напряжение 12—20 В. Напряжение питания 12 В±10 % при токе потребления не более 10 мА.

Микросхему К224УП3 используют как видеоусилитель с диапазоном рабочих частот 50 Гц — 7 МГц. При сопротивлении нагрузки 100 кОм выходное напряжение усилителя превышает 120 В. Коэффициент усиления по напряжению во всем диапазоне частот не менее 30.

Для питания микросхемы требуются два источника с напряжениями 200 В±10 % и 12 В±10 %.

В микросхеме предусмотрена возможность регулировки режима.

Микросхема К2ЖА242 (рис. 2.7,*е*) предназначена для создания смесителя и гетеродина в трактах АМ сигналов.

Смеситель выполняют на транзисторе T_1. Напряжение сигнала подают на базу транзистора совместно с напряжением гетеродина. Это делают для увеличения коэффициента преобразования смесителя и повышения чувствительности приемника. Резистор R_1 используют в цепи базового смещения, резистор R_3 стабилизирует режим транзистора T_1. По ВЧ резистор R_3 можно зашунтировать конденсатором C_2, соединив выводы *3* и *5*. Напряжение ПЧ снимают с контура, который следует подключить к выводу *4*.

Гетеродин выполняют на транзисторе T_2. Смещение на базу транзистора подают с делителя R_5, R_6. Для заземления базы по ВЧ предназначен конденсатор C_4. Для стабилизации режима работы преобразователя в цепях питания может быть использована

микросхема К2ПП241. Смещение на базу транзистора T_2 целесообразно подавать со стабилитрона, подключаемого к выводу *8*.

Один из возможных примеров использования микросхемы К2ЖА242 показан на рис. 2.8,*е*.

Диапазон рабочих частот смесителя 0,15—30, а гетеродина 0,5 — 30 МГц. На частоте 10 МГц крутизна вольт-амперной характеристики смесителя более 18, а гетеродина более 14 мА/В. Напряжение питания 3,6—9 В для смесителя и 3—3,6 В для гетеродина, потребляемая микросхемой мощность не превышает 40 мВт.

Микросхема К2ЖА243 (рис. 2.7,*ж*) предназначена для детектирования АМ сигналов ПЧ и усиления напряжения АРУ.

Сигнал на базу входного транзистора T_1 может быть подан через внешний трансформатор ПЧ, вторичную обмотку которого включают между выводами *1* и *3* (см. рис. 2.8,*ж*). Смещение на базу транзистора подают в этом случае с делителя R_1, R_2.

Эмиттерный переход транзистора вместе с нагрузкой, состоящей из резисторов R_3, R_4 и конденсаторов C_1, C_2, используют для детектирования сигнала. Раздельная нагрузка способствует увеличению входного сопротивления детектора, улучшению фильтрации несущей частоты и снижению искажений детектируемого сигнала. Низкочастотная составляющая с выхода детектора (вывод *9*) может быть подана через разделительный конденсатор на вход усилителя НЧ.

Коллекторный переход транзистора T_1 используют в детекторе АРУ. Фильтр этого детектора выполняют из навесных элементов с использованием резистора R_5 и включают между выводами *4* и *8*.

Напряжение АРУ подают на базу транзистора T_2. Каскад на этом транзисторе используют для усиления сигнала АРУ. Нагрузкой каскада служит резистор R_6. С него напряжение АРУ поступает на регулируемые каскады. Влияние ВЧ составляющей детектируемого сигнала можно ослабить, подключив конденсатор емкостью 10 мкФ между выводом *8* и корпусом.

Пример практического использования микросхемы К2ЖА243 показан на рис. 2.8,*ж*.

Коэффициент передачи детектора 0,3. Коэффициент нелинейных искажений менее 3,5 %. На частоте 465 кГц входное сопротивление превышает 500 Ом. При входном сигнале 1 В напряжение АРУ меньше 1 В, а при отсутствии входного сигнала напряжение АРУ превышает 1,8 В. Напряжение питания 3 В$\pm$5 %, потребляемая мощность не более 10 мВт.

Микросхему К2ЖА244 (рис. 2.7,*з*) используют в качестве усилителя-ограничителя блока цветности при работе с частотным детектором.

Усилительные каскады выполнены на транзисторах T_1 и T_3. Первый из них используют в схеме эмиттерного повторителя. Транзистор T_3 с помощью конденсатора C_3 включен по схеме ОБ. Базовое смещение на транзисторы T_1 и T_3 подается с одинаковых делителей R_1, R_2 и R_5, R_6, подключенных к выводу *9*. Изменением подаваемого на этот вывод напряжения можно регулировать усиление обоих каскадов.

Входной сигнал подают на базу транзистора T_1 через разделительный конденсатор C_1. С нагрузки эмиттерного повторителя сигнал может быть подан на эмиттер транзистора T_3 через резистор R_7 или непосредственно, если соединены выводы *6* и *7*. Нагрузку подключают к выводу *8*.

Транзистор T_2, на базу которого через вывод *4* подают управляющее напряжение, используют для изменения режима транзистора T_1 и регулировки порога ограничения.

Микросхема предназначена для работы на частотах 3—6 МГц с неравномерностью частотной характеристики менее 3 дВ. Номинальная крутизна вольт-амперной характеристики на частоте 4,5 МГц не менее 2 мА/В. Напряжение питания 12 В±10 %, потребляемая мощность не более 180 мВт. Пример усилителя-ограничителя на микросхеме К2Ж244 показан на рис. 2.8,*з*.

Микросхему К224ХП1 применяют в устройстве опознавания цвета. В нормальном режиме работы напряжение на выходе микросхемы не менее 9,5 В. Напряжение питания 12 В±10 %. Ток потребления не превышает 6 мА.

Микросхема К2ПП241 (рис. 2.7,*и*) представляет собой стабилизатор напряжения питания базовых цепей транзисторов.

Для нормального функционирования к микросхеме подключают опорные стабилизирующие элементы (рис. 2.8,*и*). Транзистор T_1 используют как регулирующий элемент, а на транзисторе T_2 выполнен усилитель обратной связи. Если на выходе микросхемы (выводы *7* и *9*) увеличилось напряжение, смещение на базе транзистора меняется так, что возрастает ток коллектора. Это приводит к увеличению падения напряжения на резисторе R_1 и уменьшению тока базы транзистора T_1. В результате увеличивается разность потенциалов между коллектором и эмиттером транзистора T_1, что способствует компенсации приращения выходного напряжения, так как весь ток нагрузки проходит через этот транзистор.

Напряжение стабилизации определяется внешними опорными элементами и обычно составляет 3,3—3,9 В при входном напряжении 5,4—12 В. Коэффициент стабилизации равен 5. Потребляемая мощность не более 20 мВт.

Микросхема К224ГГ1 представляет собой универсальный мультивибратор. Ранее микросхема маркировалась как К2ГД241. Мультивибратор работает при длительности импульсов 110—135 мкс с периодом повторения 220—270 мкс. Напряжение на выходе не менее 7 В.

Напряжение питания 9 В±20 %, потребляемая мощность не более 100 мВт.

Микросхему К224ГГ2 используют как генератор прямоугольных импульсов, обеспечивающий на выходе *7* напряжение не более 0,5 В. Напряжение источника питания от 9 до 15 В. Ток потребления не более 70 мА.

Микросхемы К224АГ1 и К224АГ2 представляют собой ждущие мультивибраторы соответственно с переменным (1500—2000 мкс) и постоянным (2000 мкс) временем установления выходного напряжения (соответственно не менее 11,5 и 11 В).

Напряжение питания 12 В, ток потребления не более 8 мА.

Микросхему К224АГ3 используют в качестве формирователя импульсов с напряжением не мнеее 11,6 В. С промежуточных выводов микросхемы можно снять импульсы с меньшим напряжением (4 В, 6 В и др.).

Напряжение питания от 9 до 15 В, ток потребления не более 50 мА.

Микросхема К224НТ1 представляет собой транзисторную сборку, содержащую три транзистора КТ359. Микросхему выпускают

в трех модификациях. Классификацию проводят по коэффициенту передачи тока базы транзисторов (30—90, 50—150, 70—280). Модуль коэффициента передачи тока на частоте 100 МГц не менее 3. Коэффициент шума не более 6 дБ. Обратный ток коллектора менее 0,5 мкА. Напряжение питания 9 В±20 %.

Кроме перечисленных микросхем в составе серии К224 выпускают микросхему К224СА3 для сравнения амплитуд, микросхемы триггеров К224ТК1 (ждущий с пороговым устройством) и К224ТП1 (коммутирующих сигналов), микросхему К224ПН1 для преобразования напряжения и два набора резисторов (К224НР1 и К224НР2).

Радиолюбители могут встретить и другие микросхемы серии К224, выпускающиеся ранее. Это микросхемы К2УС243, К2УС244, К2УП241, К2ДС242, К2УС246, К2УС2413 и др. Они подробно описаны в первом издании настоящей книги, в журнале «Радио» и других изданиях.

Микросхемы серии К245. Комплект микросхем серии К245 полностью охватывает маломощную часть приемника изображения и звука черно-белого и цветного телевизоров. Серия состоит из 11 гибридных интегральных микросхем, относящихся к четырем функциональным подгруппам.

Микросхему К2ГФ451 используют в задающем генераторе строчной развертки. Длительность импульсов 20—24 мкс при частоте следования 9—19 кГц.

Напряжение питания 6 В±20 %.

Микросхема К2ГФ452 предназначена для задающего генератора кадровой развертки с диапазоном регулирования частоты следования импульсов 30—55 Гц.

Напряжение питания 12 В±10 %.

Микросхема К2ПН451 является ключевой схемой АРУ. Она функционирует при подаче на вход прямоугольных стробирующих импульсов положительной полярности с частотой 15,6 кГц и амплитудой 3—12 В. При этом на СКМ подается регулировочное напряжение от 9—10 до 2—3 В, а на УПЧИ от 5,7—6,5 до 2—3 В.

Напряжение питания 12 В±10 %.

Микросхема К2ПН452 предназначена для системы АРУ и работает при том же напряжении питания.

Микросхемы К2СА451 и К2СА452 предназначены соответственно для использования в качестве селектора строчных синхроимпульсов с АПЧ и Ф и в качестве селектора кадровых синхроимпульсов с предварительным усилителем кадровой развертки.

Напряжение питания 12 В±10 %.

Микросхему К2УП451 используют как входной УПЧИ с регулируемым коэффициентом усиления. При нагрузке 1 кОм на частоте 35 МГц коэффициент усиления не менее 40 дБ. При изменении напряжения АРУ от 2 до 6 В глубина регулировки усиления не менее 46 дБ. Неравномерность АЧХ в диапазоне 30—40 МГц не более 3 дБ.

Напряжение питания 12 В±10%.

Микросхема К2УП452 является оконечным усилителем сигнала ПЧ изображения с видеодетектором и детектором разностной частоты.

На частоте 35 МГц коэффициент передачи не менее 40 дБ. Напряжение видеосигнала на выходе 2,5—4 В при коэффициенте нелинейных искажений менее 5 %. Напряжение питания 12 В±10 %.

Микросхема К2УП453 включает в себя усилитель-ограничитель разностной частоты, частотный детектор и предварительный усилитель НЧ.

Усилитель разностной частоты обеспечивает коэффициент усиления не менее 60 дБ. Коэффициент усиления предварительного усилителя НЧ не менее 50 дБ. Он развивает на нагрузке максимальное напряжение не менее 4,2 В при коэффициенте нелинейных искажений не более 2 %. В микросхеме предусмотрена возможность регулировки тембра.

Для питания микросхемы необходимы напряжения 12 В±10 % и 24 В±10 %.

Микросхема К2УП454 представляет собой УПЧИ с элементом автоматического регулирования усиления в пределах 46 дБ.

Напряжение питания 12 В±10 %.

Микросхема К2УП455 объединяет УПЧИ и предварительный видеоусилитель.

Напряжение питания микросхемы 12 В±10 %.

Микросхемы серии К174 для телевизионной и радиовещательной аппаратуры. Серия состоит из 15 полупроводниковых микросхем.

Наиболее известны среди радиолюбителей микросхемы усилителей мощности К1УС744 (рис. 2.9), К174УН5, К174УН7, К174УН8 и К174УН9. Они выпускаются для различных напряжений питания (от 9 до 18 В) и обеспечивают выходную мощность от 1 до 5 Вт. В микросхеме К174УН9 предусмотрена защита выхода усилителя от перегрузок и коротких замыканий.

В серии имеется микросхема К174УН3 предварительного усилителя НЧ с коэффициентом усиления напряжения не менее 1400.

Кроме перечисленных в серию входят микросхемы К174УР1 — УПЧЗ, К174УП2 — УПЧИ, К174УР3 — усилитель-ограничитель с частотным детектором и предварительный усилитель НЧ, К174УП1 —

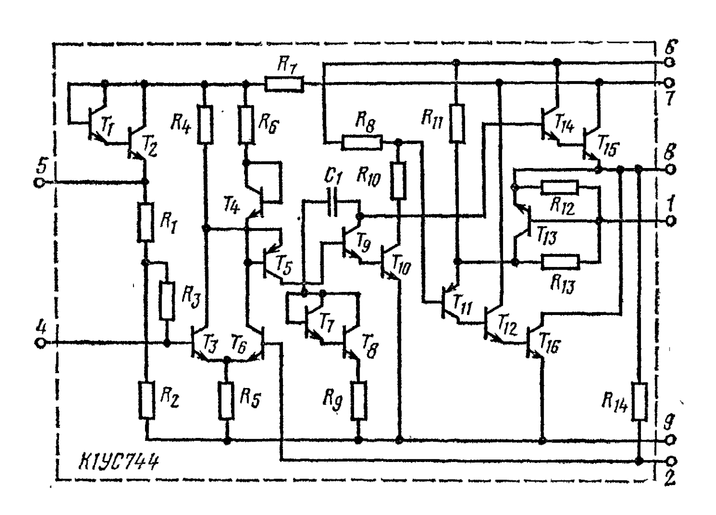


Рис. 2.9. Микросхема усилителя мощности К1УС744

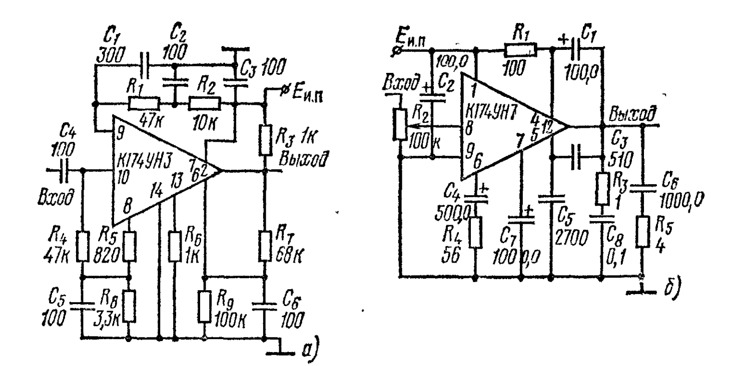


Рис. 2.10. Варианты применения микросхем серии К174:
а — предварительный усилитель НЧ; *б* — усилитель мощности

усилитель яркостного сигнала и устройство для электронной регулировки выходного сигнала и уровня черного, К174АФ1 — селектор и генератор строчной развертки, К174АФ4 — устройство для получения *R* — *G* — *B* цветовых сигналов и регулировки насыщенности, К174ХА1 — устройство для выделения цветоразностного красного (синего) видеосигнала, К174ХА2 — АМ тракт радиоприемника, К174ГЛ1 — устройство кадровой развертки.

На рис. 2.10 показаны варианты применения отдельных микросхем серии К174.

2.4. СЕРИИ МИКРОСХЕМ ДЛЯ МАГНИТОФОНОВ И ЭЛЕКТРОФОНОВ

В промышленных образцах и в любительских конструкциях магнитофонов, электрофонов, магнитол и радиол с успехом могут быть применены некоторые из рассмотренных микросхем, а также операционные усилители (см. § 2.8). Однако в первую очередь для этих целей предназначены серии К237 и К513.

Серия К237 состоит из 10 микросхем, пять из которых являются специфическими для магнитофонов и электрофонов.

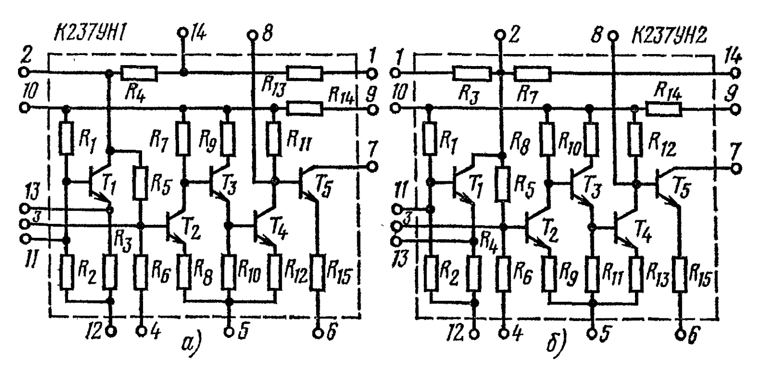


Рис. 2.11. Микросхемы усилителей НЧ серии К237

Микросхема К237УН1 (рис. 2.11,*а*) предназначена для использования в качестве предварительного усилителя НЧ в магнитофонах, электрофонах и радиоприемниках.

Усилитель выполнен на транзисторах T_2—T_5 с непосредственными связями. Он рассчитан на совместную работу с двухтактным бестрансформаторным усилителем мощности. Каскад на транзисторе T_1 обеспечивает стабилизацию рабочей точки оконечного усилителя. Кроме того, этот каскад может быть использован как эмиттерный повторитель.

Микросхема работает в диапазоне 60—10 000 Гц (при неравномерности частотной характеристики не более 6 дБ). Входное напряжение 15—30 мВ. При нагрузке 6,5 Ом микросхема с усилителем мощности дает выходное напряжение более 1,8 В и выходную мощность не менее 0,5 Вт при коэффициенте нелинейных искажений не более 0,3 %. Максимальное выходное напряжение не менее 2,2 В, а максимальная выходная мощность не менее 0,75 Вт.

Напряжение питания 5,6—10 В, потребляемая мощность не более 60 мВт.

Микросхема К237УН2 (рис. 2.11,*б*), как и микросхема *К237УН1*, предназначена для создания бестрансформаторных усилителей НЧ магнитофонов, электрофонов, радиоприемников и других устройств. По схеме и принципу действия обе микросхемы аналогичны. Диапазон рабочих частот микросхем К237УН2 50—15 000 Гц (при неравномерности частотной характеристики не более 6 дБ).

Вместе с усилителем мощности микросхема обеспечивает при номинальном напряжении на входе 25—30 мВ выходное напряжение более 3,5 В, а выходную мощность не менее 3 Вт (при сопротивлении нагрузки 3,9 Ом). Коэффициент нелинейных искажений не превышает 1 %. Напряжение питания микросхемы 7,2—15 В, потребляемая мощность не более 135 мВт.

Микросхема К237УН3 (рис. 2.12) представляет собой усилитель записи и воспроизведения для магнитофонов. Усилитель выполнен на шести транзисторах с непосредственными связями. Благодаря имеющимся выводам *1*, *2*, *3*, *11*, *12* возможна коррекция частотной характеристики. Значительный запас по усилению позволяет вво-

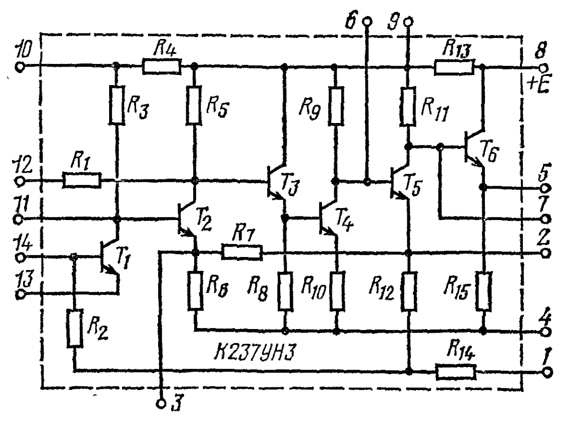


Рис. 2.12. Микросхема К237УН3

дить глубокую отрицательную обратную связь с последних каскадов на первые.

Чувствительность усилителя такова, что его можно использовать при записи с микрофонов и звукоснимателей любых типов.

В режиме записи желательно совместно использовать микросхему К273УН3 с оконечным усилителем записи на микросхеме К273КХ3.

Полоса воспроизводимых частот 30—14 000 Гц (при неравномерности характеристики 3 дБ). Коэффициент усиления 1900—2500 при коэффициенте нелинейных искажений не более 0,7 %.

В режиме записи микросхема обеспечивает уровень шумов относительно выходного напряжения не более —43 дБ, а в режиме воспроизведения не более —46 дБ.

Напряжение питания микросхемы 5 В±10 %, потребляемая мощность не более 20 мВт.

Рис. 2.13. Микросхема К237УН5

Микросхема К237УН5 (рис. 2.13) предназначена для использования в усилителях ПЧ тракта ЧМ. Она выполнена на четырех транзисторах и при входном напряжении 1 мВ на частоте 10,7 МГц обеспечивает усиление 120—210.

Напряжение питания микросхемы 5—10 В, потребляемая мощность не более 50 мВт.

Микросхема К237ХК1 (рис. 2.14,*а*) предназначена для создания усилителя ВЧ (с регулируемым коэффициентом усиления) и преобразователей частоты в АМ трактах радиоприемников. Усилительная часть микросхемы выполнена на транзисторе T_1. Он может работать как на резонансную, так и на апериодическую нагрузку. Через внешние компоненты ВЧ колебания подают на балансный смеситель.

Гетеродин микросхемы для упрощения коммутации в многодиапазонных устройствах выполнен на транзисторах T_4 и T_5 по схеме с отрицательным сопротивлением. Для стабилизации амплитуды колебаний использован транзистор T_3. Подключение контура гетеродина показано на рис. 2.16,*д*. Напряжение гетеродина подается на эмиттеры транзисторов T_2 и T_6 через резисторы R_3 и R_9. Транзистор T_4 существенно ослабляет влияние смесителя на контур гетеродина, что способствует повышению стабильности частоты гетеродина. Напряжение гетеродина на частоте 15 МГц составляет 300—450 мВ.

Смеситель выполнен по балансной схеме на транзисторах T_2 и T_6. При хорошей симметрии первичной обмотки выходного трансформатора смеситель обеспечивает надежное подавление напряжения гетеродина на выходе преобразователя.

Микросхема имеет диапазон рабочих частот 0,15—15 МГц. Коэффициент усиления в режиме преобразования 150—350. На частоте 15 МГц по отношению к нижней границе частотного диапазона

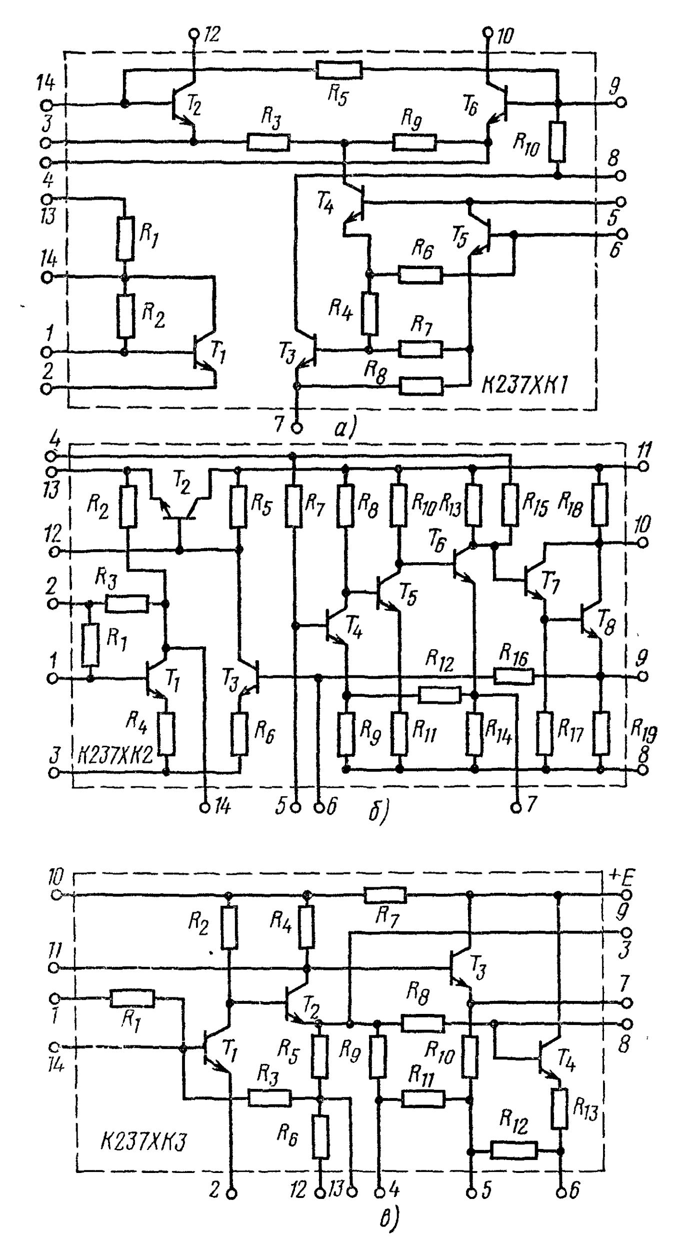
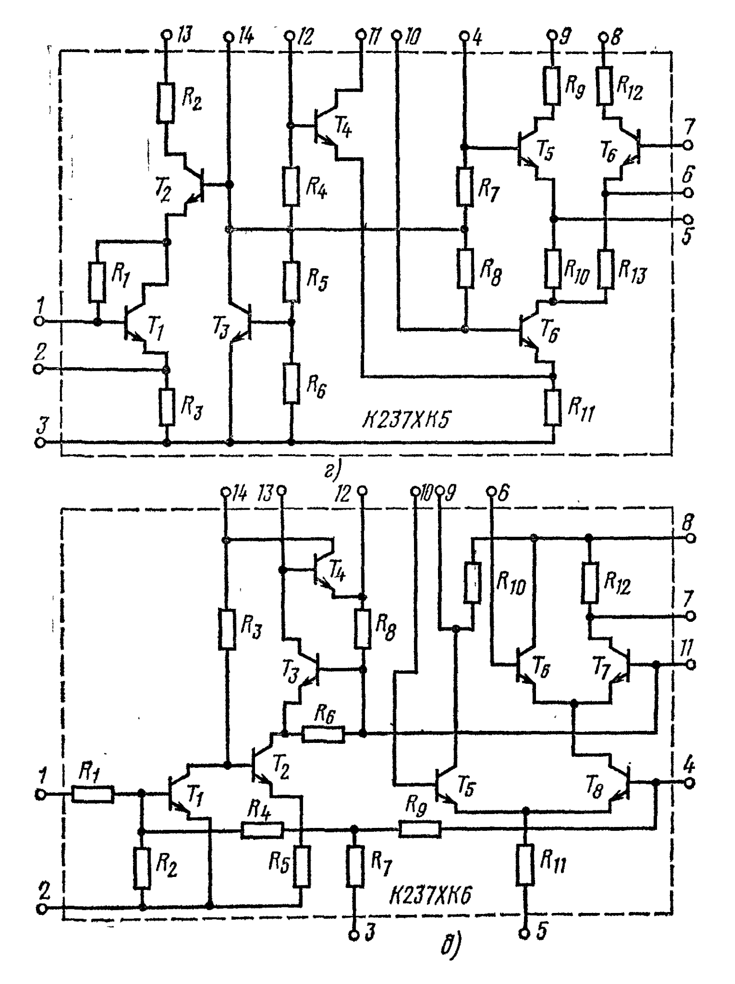


Рис. 2.14. Универсальные микросхемы серии К237



коэффициент усиления уменьшается не более чем на 5 дБ. На частоте 150 кГц коэффициент шума не более 6 дБ.

Напряжение питания 3,6—10 В, потребляемая мощность не более 25 мВт.

Микросхема К237ХК2 (рис. 2.14,*б*) предназначена для усиления и детектирования сигналов ПЧ в радиоприемных устройствах, не имеющих УКВ диапазона, а также для усиления напряжения АРУ.

Широкополосный усилитель ПЧ состоит из регулируемого усилителя на транзисторе T_1 и апериодического усилителя на транзисторах T_4—T_6. Усиленный сигнал поступает на детектор АМ сигналов, выполненный на составном транзисторе T_7—T_8. Низкочастот-

ный сигнал с резистора R_{19}, включенного в эмиттерную цепь, подается через внешний фильтр на предварительный усилитель НЧ, а также через резистор R_{16} на базу транзистора T_3, входящего в усилитель АРУ. Усиленное напряжение АРУ снимают с эмиттера транзистора T_2 (вывод *13*). Изменение напряжения на эмиттере транзистора T_2 вызывает изменение напряжения питания транзистора T_1, а следовательно, и его усиления. На частоте 456 кГц коэффициент усиления усилителя ПЧ составляет 1200—2500. При входном напряжении 300 мкВ (при частоте модулирующего сигнала 400 Гц и глубине модуляции 80 %) коэффициент нелинейных искажений не превышает 3 %. Если входной сигнал изменяется от 0,05 до 3 мВ, изменение выходного напряжения не превышает 6 дБ. Напряжение на выходе системы АРУ при отсутствии входного сигнала 3—4,5 В.

Напряжение питания 3,6—10 В, потребляемая мощность не более 35 мВт.

Микросхема К237ХК3 (рис. 2.14,*в*) представляет собой усилитель с выпрямителем для индикатора уровня записи и оконечный усилитель магнитной записи.

Оконечный апериодический усилитель выполнен на транзисторах T_1—T_3. В микросхеме предусмотрена возможность коррекции частотной характеристики с помощью внешних компонентов. Коэффициент нелинейных искажений усилителя не превышает 0,6 %. На транзисторе T_4 выполнен выпрямитель индикатора записи по схеме с разделенной нагрузкой. Для сглаживания пульсаций параллельно индикатору подключают электролитический конденсатор большой емкости.

Напряжение питания микросхемы 5 В ±10 %, потребляемая мощность не более 22 мВт.

Микросхемы К237ХК5 (рис. 2.14,*г*) и *К237ХК6* (рис. 2.14,*д*) предназначены для радиоприемника с УКВ диапазоном. Первая из микросхем позволяет создать усилитель ВЧ с коэффициентом уси-

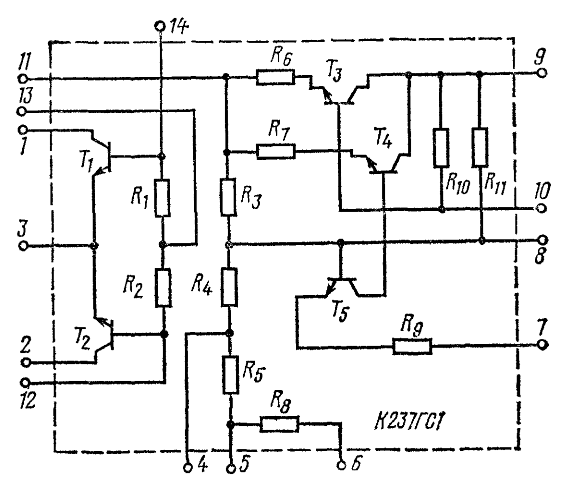


Рис. 2.15. Микросхема К237ГС1

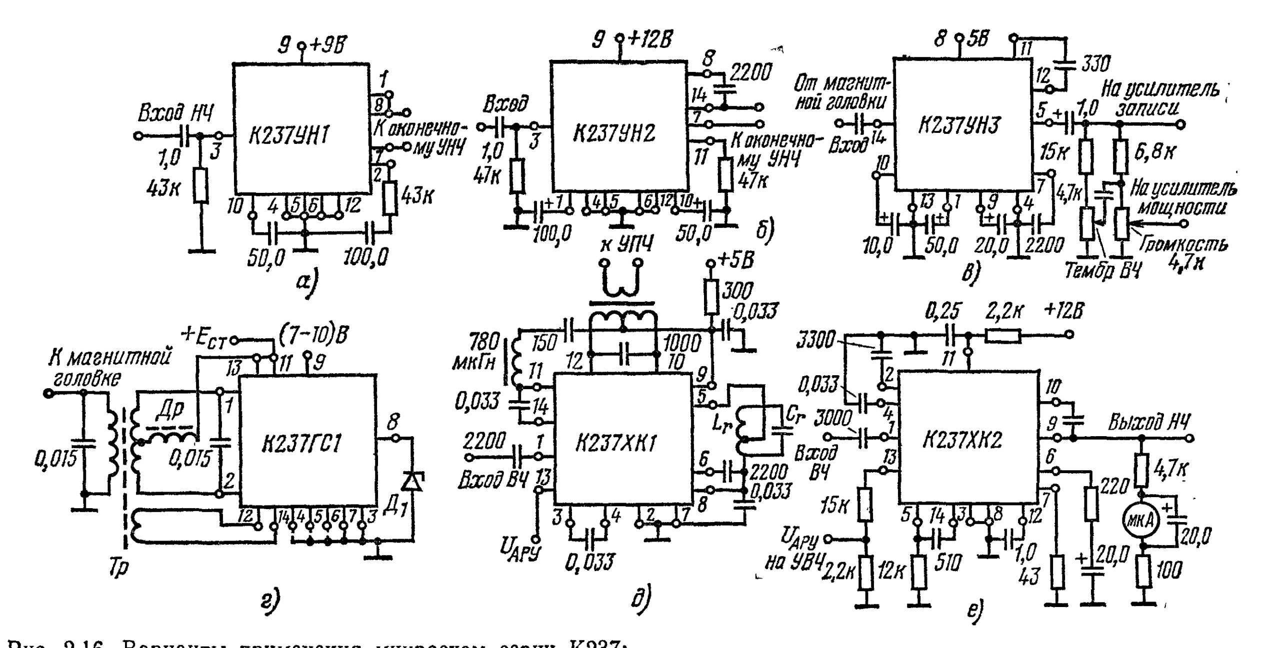


Рис. 2.16. Варианты применения микросхем серии К237:

а — усилитель НЧ; *б* — предварительный усилитель НЧ; *в* — усилитель записи и воспроизведения магнитофона; *г* — генератор тока стирания и подмагничивания со стабилизатором напряжения; *д* — блок ВЧ; *е* — усилитель ВЧ с детектором и усилителем АРУ

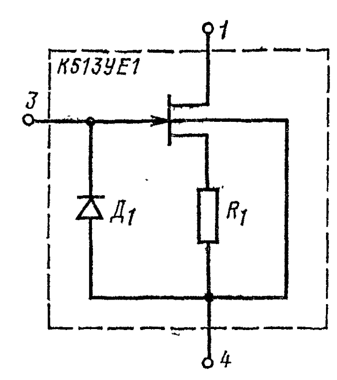


Рис. 2.17. Истоковый повторитель серии К513

ления 10—25 и преобразователь, а вторая — усилитель ЧМ сигналов ПЧ 10,7 МГц и детектор.

Для обеих микросхем напряжение питания 5—10 В, а потребляемая мощность не более 80 мВт.

Микросхема К237ГС1 (рис. 2.15) предназначена для создания генератора тока стирания и подмагничивания и стабилизатора напряжения питания магнитофона.

Генератор тока стирания и подмагничивания выполняют на транзисторах T_1 и T_2 по двухтактной трансформаторной схеме (рис. 2.16,*г*). Стабилизатор напряжения построен по компенсационной схеме на транзисторах T_3—T_5. Благодаря наличию выводов *4—6* существует возможность регулирования значения стабилизированного напряжения.

При использовании магнитных головок типов УГ-9 и СГ-9 генератор настраивают на частоту 55 кГц. Он обеспечивает ток стирания не менее 80 мА, а ток подмагничивания 0,7—1,5 мА. Микросхема позволяет получить градацию стабилизированных напряжений от 4 до 6 В. Максимальный ток стабилизации не менее 25 мА. Напряжение питания 6—10 В, потребляемая мощность не более 320 мВт.

На рис. 2.16 приведены примеры использования отдельных микросхем серии К237.

Серия К513 состоит из трех модификаций истокового повторителя *К513УЕ1* (рис. 2.17).

Он предназначен для работы в аппаратуре магнитной записи в качестве предварительного усилителя при использовании электретных конденсаторных микрофонов. Истоковый повторитель позволяет согласовать высокое выходное сопротивление электретного микрофона с низким входным сопротивлением усилителя.

Диапазон рабочих частот повторителя (20—20 000 Гц), т. е. шире, чем у отечественных электретных микрофонов МКЭ-2, МКЭ-3. Неравномерность частотной характеристики не более 3 дБ. Коэффициент нелинейных искажений менее 1%. Приведенное к входу напряжение шума в полосе частот 20—20 000 Гц не более 12 мкВ. Выходное сопротивление менее 150 Ом. Модификации А, Б и В микросхемы различаются по крутизне характеристики транзистора (более 0,1, 0,2 и 0,25 мА/В).

На частоте 1 кГц коэффициент передачи повторителя в режиме холостого хода не менее 0,12.

2.5. СЕРИИ МИКРОСХЕМ ДЛЯ ЛИНЕЙНЫХ И ИМПУЛЬСНЫХ УСТРОЙСТВ

Промышленностью освоена широкая номенклатура серий микросхем, предназначенных для создания линейных и импульсных устройств различного назначения.

Это в первую очередь серии К101, К118, К119, К122, К124, К162, К218, К228, К249, К722.

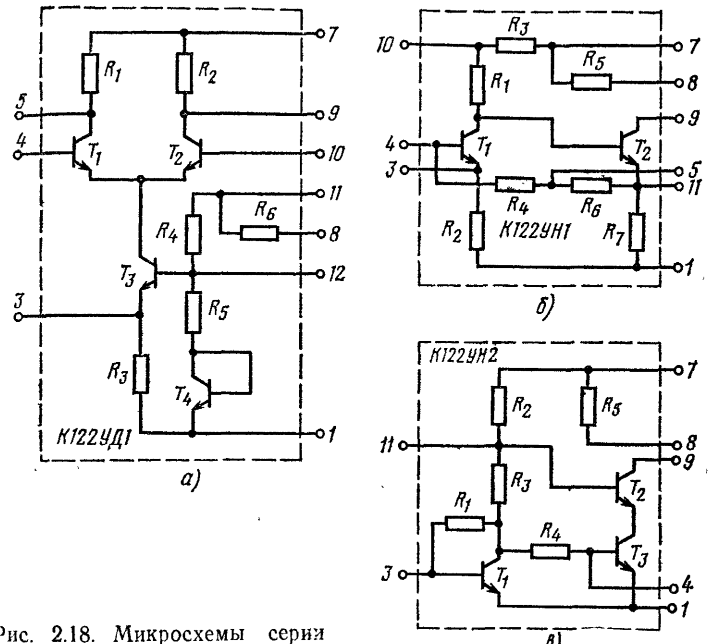


Рис. 2.18. Микросхемы серии К122

Микросхемы серий К118, К122 и К722 для линейных и пороговых устройств. Серии К118, К122 и К722 близки по составу и различаются конструктивным оформлением микросхем. Для этих серий характерна универсальность входящих в их состав микросхем. Рассмотрим схемотехнические особенности некоторых из них.

Микросхема К122УД1 является однокаскадным дифференциальным усилителем постоянного тока, принципиальная схема которого показана на рис. 2.18,*а*.

Основу усилителя составляют транзисторы T_1 и T_2 с идентичными параметрами. Совместно с равными по сопротивлению резисторами R_1 и R_2 эти транзисторы образуют сбалансированную мостовую схему. В идеальном случае напряжение на диагонали моста между выводами *5* и *9* при отсутствии входного сигнала должно быть равно нулю.

Одно из важнейших достоинств дифференциальных усилителей заключается в том, что балансировка моста не нарушается и в случае синфазного воздействия на выводы *4* и *10*. Обычно появление синфазного сигнала объясняется наличием наводок или других помех. Они вызывают одинаковые по амплитуде и фазе изменения напряжений на входах обоих транзисторов, а следовательно, и идентичные изменения токов через них. В результате напряжение между выводами *5* и *9* не претерпевает изменений, что свидетельствует о подавлении синфазной помехи.

Полезный сигнал обычно подается на дифференциальный вход между базовыми выводами транзисторов T_1 и T_2. В этом случае

входные сигналы обоих транзисторов равны по амплитуде и противоположны по фазе. Изменение тока коллектора одного из транзисторов сопровождается противофазным изменением тока второго транзистора. Как следствие, появляется и меняется в соответствии с сигналом разность напряжений между коллекторами транзисторов дифференциальной пары (выводы *5* и *9*).

Кроме работы на симметричный выход микросхема К122УД1 может использоваться и с несимметричным выходом. При этом несколько ухудшается подавление синфазной помехи.

Важным элементом большинства интегральных дифференциальных усилителей является токостабилизирующий двухполюсник (генератор тока), подобный тому, который выполнен в рассматриваемой микросхеме на транзисторе T_3 и включен в общую эмиттерную цепь транзисторов T_1 и T_2. Двухполюсник играет важную роль в обеспечении подавления синфазной помехи и заменяет высокоомный резистор, создание которого в полупроводниковых микросхемах вызывает ряд затруднений.

Если токостабилизирующий двухполюсник идеален, т. е. имеет бесконечное дифференциальное сопротивление, то воздействие синфазной помехи вызывает только приращение потенциала эмиттеров транзисторов T_1 и T_2. При этом токи и потенциалы их коллекторов не изменяются. Если же токостабилизирующий двухполюсник не идеален, то приращение потенциала эмиттеров транзисторов T_1 и T_2 сопровождается приращением токов и потенциалов их коллекторов, т. е. появлением синфазной составляющей на выходе усилителя. При некоторой несимметрии плеч дифференциальной пары это приведет и к возникновению паразитной дифференциальной составляющей выходного напряжения. Таким образом, внутреннее дифференциальное сопротивление токостабилизирующего двухполюсника должно быть как можно больше.

Режим транзистора токостабилизирующего элемента определяется резистором R_3 и делителем базового смещения, образованным резисторами R_6, R_4 и R_5, а также транзистором T_4 в диодном включении. Транзистор T_4 применен для стабилизации тока транзистора T_3 при изменении температуры.

Изменением потенциала на базе транзистора T_3 (для этого можно использовать выводы *8, 11* или *12*) достигают изменения динамического диапазона усилителя, а также входного сопротивления.

Микросхему К122УД1 выпускают в трех модификациях (А, Б и В). Они различаются по значению питающего напряжения (±4 В±10 % и ±6,3 В±10 %), минимальному коэффициенту усиления (15 и 24), входному сопротивлению (6 и 3 кОм), входному току (10 и 20 мкА) и по другим параметрам.

Микросхема К122УН1 (рис. 2.18,*б*) — двухкаскадный усилитель переменного тока. Ее выпускают в пяти модификациях, различающихся напряжением питания (6,3 В±10 % и 12,6 В±10 %), минимальным коэффициентом усиления (от 250 до 800 на частоте 12 кГц и от 30 до 50 на частоте 5 МГц) и постоянным напряжением на выходе (2,4—3,8 В для модификаций А и Б, 7,0—9,6 В для остальных). Входное сопротивление 2, выходное сопротивление 1,2—3 кОм.

Каскад на транзисторе T_1 выполнен по схеме ОЭ. Транзистор T_2 может быть использован как в схеме ОЭ, так и в схеме ОК. Через резисторы R_4 и R_6 транзисторы охвачены отрицательной

обратной связью, определяющей и стабилизирующей режимы по постоянному току. Для устранения обратной связи по переменному току достаточно подключить конденсатор большой емкости к выводам *5* или *11*. Выводы *3* и *11* используют для соединения микросхемы с резистивными или емкостными элементами, меняющими или полностью устраняющими последовательную обратную связь в каждом каскаде, реализующими новые цепи обратной связи, позволяющими регулировать режим транзисторов по постоянному току и т. д. Вывод *10* предусмотрен для подключения фильтрующих или корректирующих конденсаторов.

В зависимости от схемы включения транзистора T_2 роль нагрузки могут выполнять резисторы R_7 (в схеме ОК) или R_5 (в схеме ОЭ), а также внешние элементы.

Микросхема К122УН2 (рис. 2.18,*в*) представляет собой трехкаскадный усилитель с каскодным соединением транзисторов T_2 и T_3. Включенный по схеме ОЭ транзистор T_1 охвачен обратной связью по напряжению через резистор R_1.

Транзистор T_1 может служить для усиления или для создания необходимого режима работы транзисторов T_2 и T_3 по постоянному току. Вывод *4* можно использовать для подачи сигнала, если для усиления использовать только транзисторы T_3 и T_2, или для подключения цепи АРУ. В последнем случае благодаря наличию в схеме резистора R_4 изменение регулирующего напряжения не окажет заметного влияния на входное сопротивление усилителя и на форму его частотной характеристики. Подключением к выводу *11* конденсатора большой емкости обеспечивают заземление базы транзистора T_3 по переменной составляющей.

Микросхема может использоваться как с внутренней нагрузкой (резистор R_5), так и с различными по характеру внешними нагрузками, включаемыми между выводами *7* и *9*.

Выпускают три модификации (А, Б, и В) микросхемы К122УН2 с коэффициентом усиления на частоте 12 кГц не менее 15, 25 и 40 и напряжением питания 4 В±10 % (А) или 6,3 В ±10 % (Б, В).

Серии К118 и К722 содержат кроме усилительных микросхем видеоусилитель и триггер Шмитта, выпускаемые в нескольких модификациях.

Видеоусилители обеспечивают напряжение на выходе 5,5 или 11 В при коэффициенте усиления на частоте 12 кГц от 900 до 2000. Напряжение питания 6,3 В ±10 % или 12,6 В ±10 %.

Модификации триггера Шмитта различаются по питающему напряжению (±3 В ±10 %, ±4 В ±10 %, ±6,3 В ±10 %), по входному току (20 и 40 мкА), а также по уровням входного и выходного напряжений.

Микросхемы серий К119, К218 и К228 для линейных и импульсных устройств. Серия микросхем К119 включает в себя: два усилителя НЧ с коэффициентом усиления 2—5 (К119УН1) и 7—13 (К119УН2) на частоте 10 кГц и с верхней граничной частотой 100 кГц; дифференциальный усилитель (К119УТ1) с коэффициентом усиления 3—5 и рабочим диапазоном частот 5 Гц—200 кГц; эмиттерный повторитель К119УЕ1, обеспечивающий на частоте 1 кГц коэффициент передачи не менее 0,7; видеоусилитель К119УИ1 для усиления импульсов отрицательной полярности с длительностью от 0,3 до 500 мкс, имеющий на частоте 10 кГц коэффициент передачи 4—10; мультивибратор с самовозбуждением К119ГГ1,

вырабатывающий импульсы с длительностью 7—25 мкс и с амплитудой не менее 1,2 В; регулирующий элемент АРУ К119МА1 с коэффициентом ослабления 2—8; детектор АРУ К119ДА1 с рабочим диапазоном частот 5 Гц — 40 кГц и с коэффициентом передачи на частоте 10 кГц не менее 0,6; линейный пропускатель К119СВ1 с коэффициентом передачи не менее 0,65; чувствительный триггер Шмитта К119ТЛ1 с порогами срабатывания и отпускания 0±0,1 В, а также коммутатор К119КП1, активные элементы схем частотной селекции К119СС1 и К119СС2, диодный мост К119ПП1 и элемент блокинг-генератора К119АГ1.

Для питания микросхем серии используются напряжения ±3, ±6,3, 12В с допуском ±10 %.

Серия К218 состоит из трех импульсных усилителей (К218УИ1—К218УИ3), усиливающих импульсы любой полярности длительностью 0,3—500 мкс с коэффициентом передачи не менее 3; двух эмиттерных повторителей К218УЕ1 и К218УЕ2 (положительной полярности и биполярного), предназначенных для передачи импульсов длительностью 0,3—1,5 мкс с коэффициентом передачи более 0,8; усилителя ПЧ К218УР1 с частотным диапазоном 22,5—37,5 МГц и с коэффициентом усиления не менее 7; автоколебательного мультивибратора К218ГГ1 с амплитудой выходных импульсов более 3 В при частоте следования от 50 Гц до 0,6 МГц; ждущего мультивибратора К218АГ1, работающего при амплитуде входных импульсов 2,5—6 В (отрицательной полярности), следующих с частотой менее 250 кГц; детектора радиоимпульсов К218ДА1 с линейным участком амплитудной характеристики не менее 400 мВ и с коэффициентом передачи на несущей частоте 30 МГц от 0,5 до 1; триггера с комбинированным запуском К218ТК1. Напряжение питания микросхем серии К218 6,3 В ±10 %.

Серия К228 существенно дополняет серию К218.

Микросхемы этих серий согласованы по стыковочным параметрам и напряжению питания. Они имеют единое конструктивное оформление.

В состав серии К228 входят: три усилителя (универсальный К228УВ1, каскодный К228УВ3 и регулируемый К228УВ2) с верхней граничной частотой 60 МГц и с крутизной характеристики на этой частоте не менее 7,5 мА/В (причем регулируемый усилитель обеспечивает возможность изменения крутизны в пределах 40 дБ); балансный усилитель К228УВ4 с крутизной вольт-амперной характеристики более 5 мА/В на частоте 5 МГц, обеспечивающий разбаланс на выходе менее 3 дБ; устройство сравнения токов К228СА1 с током срабатывания не более 20 мкА; диодный ключ К228КН1, обеспечивающий отношение выходных напряжений в состояниях «Открыто» и «Закрыто» не менее 100; два диодно-резисторных декодирующих преобразователя К228ПП1 и К228ПП2 с управляющими напряжениями +1 и —1 В, а также комбинированная диодно-резистивная матрица К228НК1 и конденсаторная сборка К228НЕ1 из пяти конденсаторов по 12 000 пФ.

Для питания микросхем серии К228 используется напряжение ±6,3 В ±10 %.

Микросхемы прерывателей и ключей. Серии К101, К124, К162, К743 составлены из микросхем, предназначенных преимущественно для коммутации слабых сигналов постоянного и переменного токов В качестве прерывателей они применяются в разрядных ключах, преобразователях код-аналог, аналог-код и т. д.

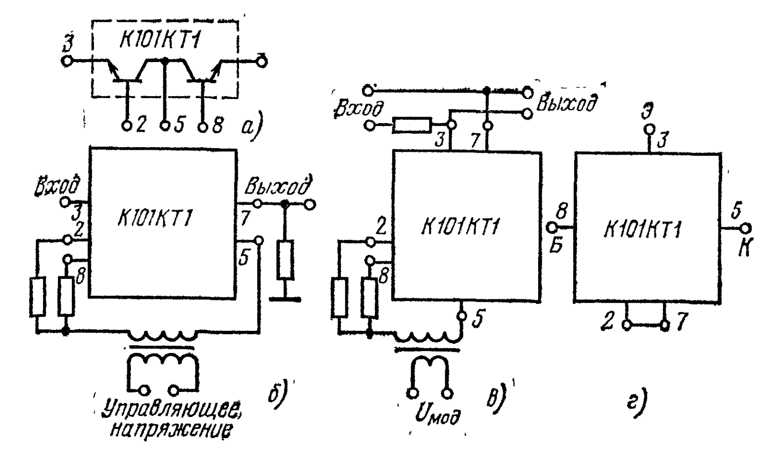


Рис. 2.19. Микросхема К101КТ1 (*а*) и варианты ее использования: прерыватель (*б*), модулятор (*в*), составной транзистор (*г*)

Каждая микросхема представляет собой два идентичных *n-p-n* (К101, К743) или *p-n-p* (К124, К162) транзистора, объединенных в последовательный структурно-компенсированный ключ. Как показано на примере микросхемы К101КТ1 (рис. 2.19), коммутируемую цепь подключают к эмиттерным выводам транзисторов (выводы *3* и *7*), а управляющий сигнал подают между коллекторами и базами обоих транзисторов.

На практике необходимо, чтобы транзисторный ключ имел возможно меньшее значение остаточного напряжения. В микросхемах рассматриваемых серий это достигается, во-первых, в результате выполнения транзисторов в едином технологическом цикле с идентичными параметрами, а во-вторых, в результате инверсного включения транзисторов. Остаточные напряжения обоих транзисторов направлены встречно, взаимно компенсируясь, что и позволяет коммутировать весьма слабые сигналы.

Дополнительная регулировка остаточного напряжения возможна с помощью переменного резистора, включаемого в коллекторную цепь. Такая схема может найти применение даже в высококачественных ключах эталонных напряжений. При этом следует помнить, что чем больше регулировочное сопротивление, тем у́же диапазон переключаемых токов, в котором проявляются достоинства схемы.

Микросхемы прерывателей находят применение и в других электронных устройствах.

В табл. 2.5 приведены основные параметры интегральных прерывателей.

Серия 249 состоит из одной микросхемы 2КЭ491, выпускаемой в четырех модификациях (А—Г). Микросхема содержит два оптоэлектронных ключа (рис. 2.20,*а*). Каждый из ключей состоит из светодиода и фототранзистора. Особенности таких устройств — гальваническая развязка входной и выходной цепей и однона-

Таблица 2.5

Микросхема	$U_{ээ.ост}$, мкВ	$I_{ээ.ут}$, нА	$R_{ээ}$, Ом	$U_{кб.обр}$, В	$U_{эб.обр}$, В	Тип проводимости
К101КТ1А	50	10	100	3,5	6,5	n-p-n
К101КТ1Б	150	10	100	3,5	6,5	n-p-n
К101КТ1В	50	10	100	3,5	3,5	n-p-n
К101КТ1Г	150	10	100	3,5	3,5	n-p-n
К124КТ1	300	50	100	—	30	p-n-p
К162КТ1А	100	45	100	20	30	p-n-p
К162КТ1Б	200	45	100	20	30	p-n-p
К743КТ1А	50	40	100	3,5	6,5	n-p-n
К743КТ1Б	150	40	100	3,5	6,5	n-p-n
К743КТ1В	50	40	100	3,5	3,5	n-p-n
К743КТ1Г	150	40	100	3,5	3,5	n-p-n

правленность передачи сигналов. Для подобных оптоэлектронных ключей характерно сопротивление изоляции, превышающее 10^8—10^{14} Ом. Практически идеальная развязка обеспечивает ряд возможностей, не реализуемых в чисто электронных устройствах. Например, с помощью низких напряжений можно управлять высоковольтными цепями, можно связать цепи, работающие на различных частотах, и т. д. Применение оптоэлектронных ключей способствует значительному улучшению помехозащищенности устройств, так как оптические связи разрывают цепи проникновения помех. Еще одно достоинство оптоэлектронных ключей — возможность их совместной работы практически со всеми логическими микросхемами.

Ключ на микросхеме 2КЭ491 может работать на двухпроводную линию (в режиме «оторванной» базы). Если необходимо обеспечить высокое быстродействие, такой режим неприемлем и целесообразно включить резистор параллельно эмиттерному переходу.

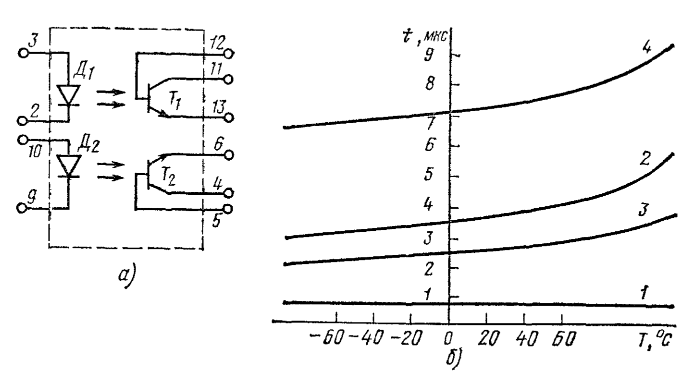


Рис. 2.20. Оптоэлектронный ключ (*а*) и зависимости его параметров от температуры (*б*)

Это приведет к уменьшению времени рассасывания заряда в базе фототранзистора при выходе из режима насыщения. Например, подключение резистора с сопротивлением 3,9 кОм сокращает время выключения вдвое.

Коэффициент передачи тока любого из ключей не менее 0,5 для микросхем модификаций А и В и не менее 0,3 для микросхем модификаций Б и Г.

Время нарастания и спада с учетом времени задержки не более 3 мкс при нагрузке 100 Ом. Напряжение насыщения фототранзистора не более 0,3 В при коллекторном токе 3 мА для микросхем модификаций А и В и при коллекторном токе 2 мА — для остальных. Напряжение на светодиоде 1,1—1,3 В при прямом токе 10 мА. Проходная емкость менее 5 пФ. У оптоэлектронных ключей 2КЭ491 максимальное остаточное напряжение на отдельном фототранзисторе не превышает 1 мВ. Это позволяет при встречно-параллельном включении получать остаточное напряжение менее 0,2 мВ.

Импульсные характеристики оптоэлектронных ключей существенно зависят от температуры. На рис. 2.20,*б* показаны температурные зависимости времени задержки нарастания выходного тока (кривая *1*), времени нарастания импульса тока (кривая *2*), времени задержки спада импульса тока (кривая *3*) и времени спада импульса тока (кривая *4*).

Микросхему 2КЭ491 применяют преимущественно в качестве прерывателя. Кроме того, она может быть использована для модуляции аналоговых сигналов, для управления мощными транзисторами и т. д. Фототранзисторы микросхемы можно включить по схеме составного транзистора и обеспечить коэффициент усиления тока до 100.

Большие перспективы открывает применение пар «светодиод — фототранзистор» в дифференциальных усилителях. В [1] показано, что в таком усилителе коэффициент подавления синфазной помехи достигает 230 дБ.

2.6. МИКРОСХЕМЫ ДЛЯ УСИЛИТЕЛЬНЫХ ТРАКТОВ АППАРАТУРЫ РАДИОСВЯЗИ И РАДИОВЕЩАНИЯ

Наряду с функционально полными сериями микросхем для РЭА промышленность выпускает ограниченные по составу серии для отдельных трактов или узлов. Это серии К123, К129, К148, К167, К177, К198, К226, К260, К265, К284, К504.

Серия К123 объединяет три модификации микросхемы К123УН1. Полоса пропускания усилителей НЧ, выполненных на основе этой микросхемы, составляет 0,02—100 кГц. На частоте 1 кГц при выходном напряжении 0,5 В микросхемы модификаций А, Б, В имеют соответственно коэффициент усиления 300—500, 100—350 и 30—500. При этом коэффициент нелинейных искажений у микросхем К123УН1А и К123УН1Б не более 2 %, а у микросхемы К123УН1В не более 5 %. Входное сопротивление 10 кОм, выходное сопротивление 200 Ом. Напряжение питания 6,3 В ±10 %, потребляемая мощность не более 100 мВт.

Серия К129 состоит из микросхем, являющихся наборами биполярных транзисторов.

Восемь модификаций бескорпусной микросхемы К129НТ1 представляют собой пары идентичных *n-p-n* транзисторов и используются в качестве активных элементов в широкополосных балансных схемах, например в дифференциальных или операционных усилителях. По коэффициенту передачи тока транзисторы подразделяются на четыре группы (20—80, 40—160, 60—180 и более 80), а по разности прямых падений напряжения эмиттер — база на две группы. Максимальное напряжение коллектор — база не более 15 В, обратный ток коллектора не более 200 нА. Допустимая рассеиваемая мощность не более 15 мВт.

Шесть модификаций таких же пар транзисторов выпускаются в металлостеклянных корпусах и объединяются в серию К159. Микросхемы этой серии отличаются более высокой допустимой рассеиваемой мощностью (50 мВт).

Серия К148 состоит из двух усилителей мощности НЧ. Усилитель на микросхеме К148УН1 работает в диапазоне 30—20000 Гц с коэффициентом усиления напряжения 100—200. При выходной мощности 1 Вт коэффициент гармоник не более 2,5 %. Напряжение питания ±12 В ±10 % или 24 В ±10 % при токе потребления не более 25 мА. Пример усилителя НЧ на микросхеме К148УН1 приведен на рис. 2.21.

Усилитель на микросхеме К148УН2 предназначен для работы в диапазоне 100—20000 Гц с коэффициентом усиления 10—30. При выходной мощности 0,8 Вт коэффициент гармоник не более 2 %. Напряжение питания 9 В ±10 % при токе потребления не более 10 мА.

Более мощные усилители входят в состав серий К174, К224.

Серия К167 включает в себя два усилителя НЧ, выполненных на полевых транзисторах (рис. 2.22).

Усилитель НЧ на микросхеме К167УН1 обеспечивает коэффициент усиления по напряжению не менее 500—1300 при коэффициенте шума 6,5 дБ и коэффициенте гармоник не более 5 %. Входная емкость не более 80 пФ, а выходное сопротивление не более 20 кОм.

Микросхему К167УН3 используют как предварительный усилитель НЧ с коэффициентом усиления 100—150. Входная емкость не более 300 пФ, выходное сопротивление не более 2,5 кОм.

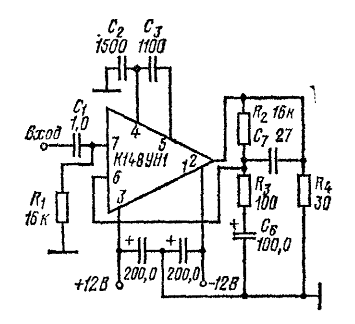


Рис. 2.21. Усилитель мощности (1 Вт)

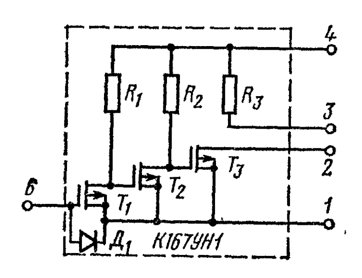


Рис. 2.22. Микросхема усилителя НЧ на полевых транзисторах К167УН1

Обе микросхемы работают на частотах до 100 кГц.

Напряжение питания —12 В, ток потребления не более 6 мА.

Серия К177 состоит из дифференциальных усилителей (К177УД1А, К177УД1Б) и двухтактного усилителя К177УП1. Дифференциальный усилитель позволяет получить коэффициент усиления 35—80 и коэффициент подавления синфазного сигнала не менее 70 дБ. Напряжение смещения нуля менее 15 мВ, максимальное выходное напряжение более 5,5 В. Входное сопротивление не менее 100 кОм (модификация А) или 500 кОм (модификация Б). Ток смещения менее 5 или 2,5 мкА.

Напряжение питания ±6,3 В ±10 % при токе менее 4 мА.

Усилитель напряжения имеет входное сопротивление более 40 кОм, выходное сопротивление 50 Ом и обеспечивает максимальное выходное напряжение не менее 6 В. Напряжение питания 12,6 В ±10 % при токе менее 5 мА.

На микросхемах этой серии можно выполнить операционные усилители с высоким входным и низким выходным сопротивлением.

Серия К198 обладает широкими функциональными возможностями. Она включает в себя две модификации многофункционального усилителя общего назначения К198УТ1, три модификации универсального линейного каскада К198УН1, а также по восемь модификаций различных матриц из трех — пяти *n-p-n* и *p-n-p* транзисторов.

Напряжение питания микросхем серии 6,3 В ±10 %. Микросхема К198УТ1 на частоте 10 кГц усиливает в 20—70 раз, а микросхема К198УН1 не менее чем в 2 раза (модификация В) или 4 раза (модификация А, Б).

Серия К226 представляет собой набор из пяти микросхем усилителей НЧ. Все микросхемы выпускают в трех модификациях (А, Б и В).

Благодаря применению на входе каждой микросхемы полевого транзистора 2П201 усилители НЧ обладают большим входным сопротивлением. Оно превышает 10 МОм на частоте 100 Гц. Входная емкость не более 20 пФ на частоте 100 кГц. Кроме того, все микросхемы характеризуются низким уровнем собственных шумов, малым разбросом и высокой стабильностью коэффициента усиления. Так, например, напряжение шумов, приведенное ко входу в полосе 20 Гц—20 кГц (при входе, закороченном конденсатором с емкостью 5000 пФ), не превышает 5 мкВ для микросхем модификации А, 12 мкВ — для Б и 18 мкВ — для В.

По коэффициенту усиления совокупность микросхем серии перекрывает диапазон от 9 до 350. Верхняя граничная частота по уровню 3 дБ не менее 100 кГц. Нижняя граничная частота 20 Гц. Выходное сопротивление на частоте 100 Гц не более 100 Ом. Максимальное выходное напряжение при нагрузке 3 кОм у микросхем К226УН3 и К226УН4 не менее 2,5 В, у остальных не менее 1,5 В. При максимальном выходном напряжении коэффициент гармоник не превышает 5 %.

Параметры цепей питания микросхем серии К226 приведены в табл. 2.6.

При применении микросхем серии К226 для усиления напряжения НЧ можно использовать типовые схемы подключения внешних элементов (рис. 2.23,*а*, *б*). При этом следует учитывать, что, регулируя глубину обратной связи с помощью внешних резисто-

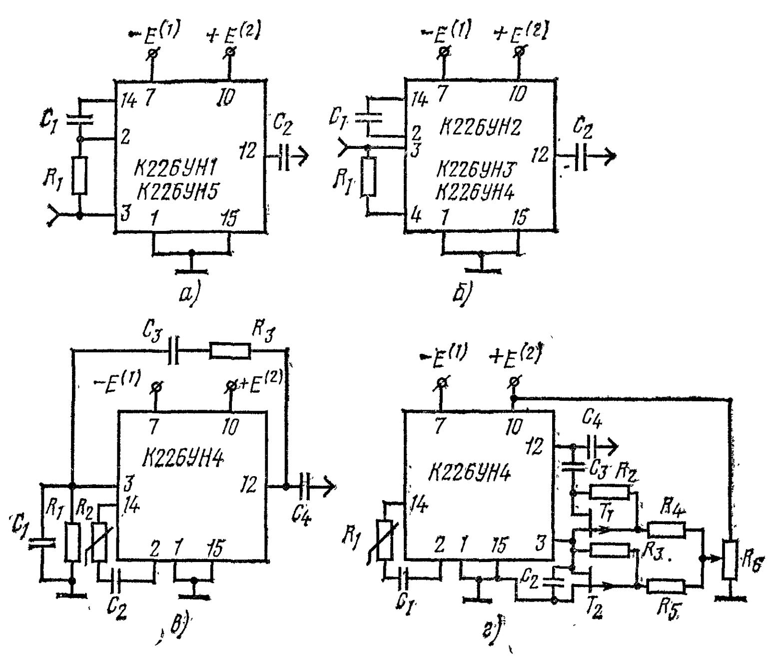


Рис. 2.23. Варианты применения микросхем серии К226:

а — усилитель НЧ на микросхемах К226УН1 или К226УН5; *б* — усилитель НЧ на микросхемах К226УН2, К226УН3 или К226УН4; *в* — *RC*-генератор на микросхеме К226УН4; *г* — *RC*-генератор с электронной перестройкой частоты

ров, можно уменьшать коэффициент усиления напряжения на 20—30 % или увеличивать его в несколько раз. Если микросхемы используют без отрицательных обратных связей, то внешний конденсатор C_1 необходимо подключать между выводами *1* и *14*. Стабильный коэффициент усиления напряжения, высокое входное и низкое выходное сопротивление микросхем серии К226 способ-

Таблица 2.6

Микросхема	Номинальное напряжение источников питания, В		Максимальный ток потребления, мА, по цепям питания	
	положительной полярности	отрицательной полярности	положительной полярности	отрицательной полярности
К226УН1, К226УН5	+12,6	—6,3	+4,0	—7,5
К226УН2	+6,0	—6,3	+3,5	—6,0
К226УН3	+6,0	—9,0	+1,5	—5,0
К226УН4	+12,6	—9,0	+1,5	—2,5

ствует тому, что их можно применять для создания *RC*-генераторов. Пример схемы *RC*-генератора на основе микросхемы К226УН4 показан на рис. 2.23,*в*.

Конденсаторы C_1, C_3 и резисторы R_1, R_3 образуют фазирующую цепь, обладающую селективными свойствами. Она вносит малое затухание и создает нулевой фазовый сдвиг между входным и выходным напряжениями только на одной частоте, определяемой параметрами ее элементов. Благодаря высокому входному сопротивлению микросхемы можно произвольно выбирать сопротивления резисторов фазирующей цепи в пределах до десятков мегом. Перестройка может быть осуществлена с помощью широко применяемых блоков конденсаторов переменной емкости. При выполнении условий $R_1=R_3=R$ и $C_1=C_3=C$ частота генерации может быть определена по формуле $f=(2\pi RC)^{-1}$.

В [4] приведена схема *RC*-генератора с электронной перестройкой частоты (рис. 2.23,*г*). В этом генераторе фазирующая цепь образована конденсаторами C_2 и C_3 и сопротивлениями каналов полевых транзисторов T_1 и T_2. Частоту генерации можно регулировать потенциометром R_6, меняя напряжение на затворах транзисторов. С помощью транзисторов T_1, T_2 можно добиться электронной перестройки с коэффициентом перекрытия по частоте более 100.

Микросхема К260НЕ1 серии К260 представляет собой резистивно-конденсаторную матрицу, содержащую 16 резисторов с сопротивлением от 100 Ом до 100 кОм и 13 конденсаторов емкостью 1000 и 4700 пФ. Она предназначена для создания малошумящих усилителей ПЧ при использовании внешних транзисторов. Микросхема может применяться и в качестве набора резисторов и конденсаторов совместно с микросхемами серии К265.

Серия К265 представляет комплект из 11 микросхем усилителей, ключей и декодирующих преобразователей, предназначенных для основных трактов радиоаппаратуры, работающей в диапазоне до 60 МГц.

Микросхемы К265УВ1 и К265УВ5 универсальных усилителей выполнены по одинаковой схеме, но на разных транзисторах (2Т307 и 2Т331 соответственно). Транзисторы могут быть включены по схемам ОЭ или ОБ. В микросхеме имеются резисторы, с помощью которых можно задавать различный режим работы транзистора по постоянному току, а также разделительные и блокировочные конденсаторы.

Обе микросхемы обеспечивают крутизну проходной характеристики 9,5—10,5 мА/В на частоте 5 МГц и 7,5—11,0 мА/В на частоте 60 МГц. Верхняя граничная частота обеих микросхем 60 МГц. На этой частоте входное сопротивление не менее 400 Ом. На частоте 5 МГц выходное сопротивление не более 50 кОм.

Микросхема К265УВ5 имеет нормированный коэффициент шума. В диапазоне частот 5—60 МГц он не превышает 5 дБ.

Напряжения источников питания микросхем $\pm 6{,}3$ В $\pm 10\,\%$. Потребляемая мощность не более 70 мВт.

Микросхема К265УВ2 регулируемого усилителя содержит два независимых каскада, которые можно использовать как раздельно, так и вместе. Для регулировки крутизны проходной характеристики усилителя предусмотрена подача регулирующего напряжения на базовые выводы обоих транзисторов. Диапазон регулирования крутизны не менее 40 дБ. В номинальном режиме крутизна проходной

характеристики не менее 8 мА/В на частоте 5 МГц и не менее 7 мА/В на частоте 60 МГц. Выходное сопротивление на частоте 5 МГц не более 10 кОм. Напряжения источников питания микросхемы ±6,3 В ±10 %. Потребляемая мощность не более 70 мВт.

Микросхемы К265УВ3 и К265УВ6 каскодных усилителей выполнены по одинаковой схеме, но на разных активных элементах. В микросхеме К265УВ3 использованы транзисторы 2Т307, а в микросхеме К265УВ6 — 2Т331. Это и предопределило основное преимущество микросхемы К265УВ6 по шумовым параметрам. Коэффициент шума этой микросхемы во всем рабочем диапазоне частот не превышает 5 дБ. По остальным параметрам микросхемы не различаются. Крутизна проходной характеристики каждой из них 9,5—10,5 мА/В на частоте 5 МГц и 7,5—12 мА/В на верхней граничной частоте 60 МГц. Входное сопротивление на частоте 60 МГц не менее 400 Ом. Выходное сопротивление на частоте 5 МГц не более 100 кОм. Напряжения источников питания микросхем ±6,3 В ±10 %. Потребляемая мощность не более 70 мВт.

Микросхема К265УВ4 балансного усилителя выполнена на двух транзисторах, эмиттеры которых соединены через резистивную цепь с выводами от каждого резистора. Кроме того, в микросхеме имеются два *RC*-фильтра, подсоединенных к выводу цепи питания. Крутизна проходной характеристики усилителя более 5 мА/В на частоте 5 МГц. Выходное сопротивление на этой частоте не более 50 кОм. Входное сопротивление на частоте 60 МГц не менее 400 Ом. Разбаланс выходных напряжений на частоте 5 МГц не более 3,5 %. Напряжения источников питания ±6,3 В ±10 %. Потребляемая мощность не более 90 мВт.

Микросхема К265УД1 представляет собой дифференциальный усилитель. Он выполнен с использованием бескорпусной микросхемы К129НТ1. Крутизна проходной характеристики усилителя не менее 10 мА/В на частоте 5 МГц и не менее 4 мА/В на частоте 60 МГц. Разбаланс выходных напряжений на частоте 5 МГц не более 0,3 %. Дрейф разброса выходных напряжений в пределах 3 мВ/град. Коэффициент ослабления синфазной помехи не менее 17 дБ (на частоте 60 МГц). Этот параметр можно улучшить в результате подключения внешнего высокоомного генератора стабильного тока.

Напряжения источников питания микросхемы ±6,3 В ±10 %. Потребляемая мощность не более 50 мВт.

Микросхема К265УВ7 представляет собой двухкаскадный широкополосный усилитель с внутренними элементами частотной коррекции. Коэффициент нелинейности АЧХ в диапазоне частот 10—80 МГц не более 6 дБ. На частоте 30 МГц коэффициент усиления напряжения 7,5—11,5.

Микросхема К265УВ7 — единственная в серии К265, у которой напряжение источника питания составляет +12,6 В ±10 %. Потребляемая мощность не более 206 МВт.

Микросхема К265КН1 функционирует как диодный ключ, управляемый с помощью двух транзисторных каскадов. При частоте входного сигнала 15 МГц и при сопротивлении нагрузки 300 Ом коэффициент передачи открытого ключа 0,7—0,9. Постоянное напряжение на выходе открытого ключа 0,22—0,26 В, а переменное напряжение 0,15—0,17 В. Отношение выходных напряжений открытого и закрытого ключа на частоте 15 МГц не менее 40 дБ. Напряжение разбаланса открытого ключа не более 9 мВ.

Напряжения источников питания микросхемы ±6,3 В ±10 %. Потребляемая мощность не более 110 мВт.

Микросхемы К265ПП1 и К265ПП2 представляют собой декодирующие диодно-резистивные преобразователи с семью входами и семью выходами (из которых два объединены). Различаются микросхемы полярностью включения диодов. Управляющее напряжение ±1 В.

Напряжение источника питания микросхемы К265ПП1—6,3 В ±10 %, а микросхемы К265ПП2 +6,3 В ±10 %. Потребляемая мощность не более 70 мВт.

Серия К284 состоит из семи микросхем, выполненных с использованием полевых транзисторов.

Микросхемы К284УД1 и К284УД2 являются операционными усилителями. Основные параметры этих наиболее универсальных микросхем серии приведены в табл. 2.7, а примеры схем применения на рис. 2.24.

Микросхема К284СС2 выпускается в двух модификациях (А, Б) и содержит два сложных истоковых повторителя напряжения, один инвертирующий усилитель, который можно переключить в режим истокового повторителя напряжения, и один эмиттерный повторитель напряжения (рис. 2.25,*а*).

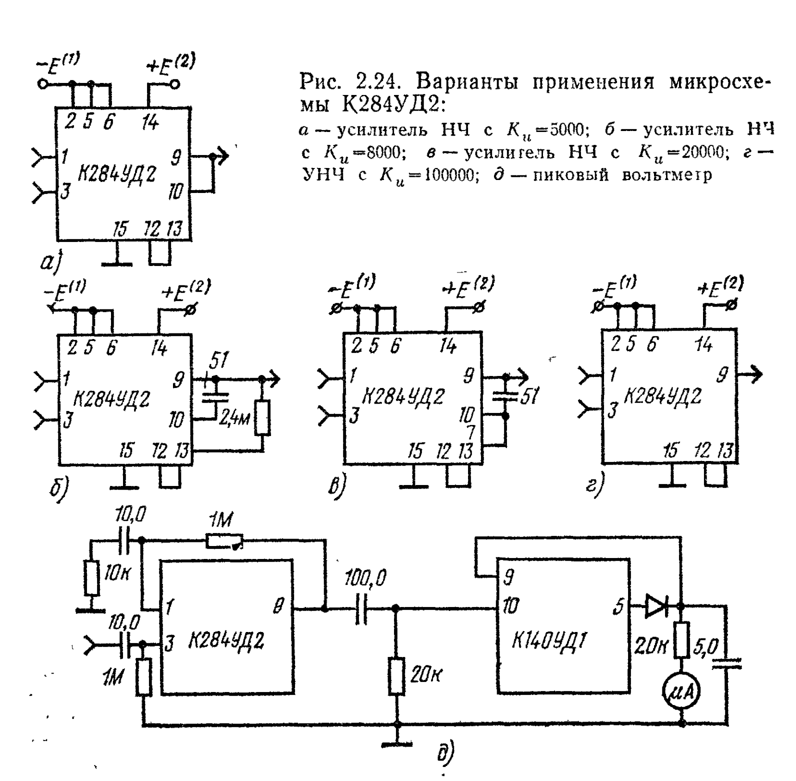


Рис. 2.24. Варианты применения микросхемы К284УД2:

а — усилитель НЧ с K_u=5000; *б* — усилитель НЧ с K_u=8000; *в* — усилитель НЧ с K_u=20000; *г* — УНЧ с K_u=100000; *д* — пиковый вольтметр

Микросхема предназначена для реализации низкочастотных *RC*-фильтров, для согласования низкоомных нагрузок с высокоомными источниками сигналов, для построения усилителей с высоким входным сопротивлением, автогенераторов, частотных корректоров и т. д.

Коэффициент передачи истоковых повторителей на частоте 40 Гц у микросхемы К284СС2А не менее 0,988, а у К284СС2Б не менее 0,98 (при сопротивлении нагрузки 10 кОм и емкости нагрузки 40 пФ). Коэффициент усиления инвертирующего усилителя на этой же частоте не менее 200 (в диапазоне температур —60÷+85 °C).

Входное сопротивление истоковых повторителей и инвертирующего усилителя на частоте 40 Гц составляет не менее 400 и 10 МОм соответственно, а выходное сопротивление не превышает 75 и 350 Ом (при подключении к инвертирующему усилителю эмиттерного повторителя). Входная емкость истоковых повторителей не более 3 пФ.

Максимальное выходное напряжение истоковых повторителей на частоте 1 кГц при коэффициенте гармоник 0,8 % не менее 1 В. Такое же напряжение обеспечивает инвертирующий усилитель в ре-

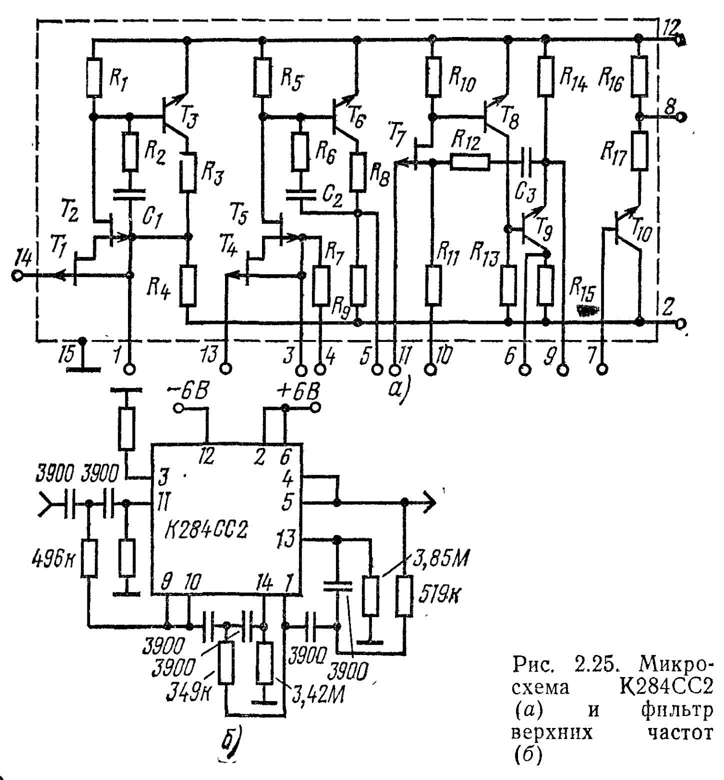


Рис. 2.25. Микросхема К284СС2 (*а*) и фильтр верхних частот (*б*)

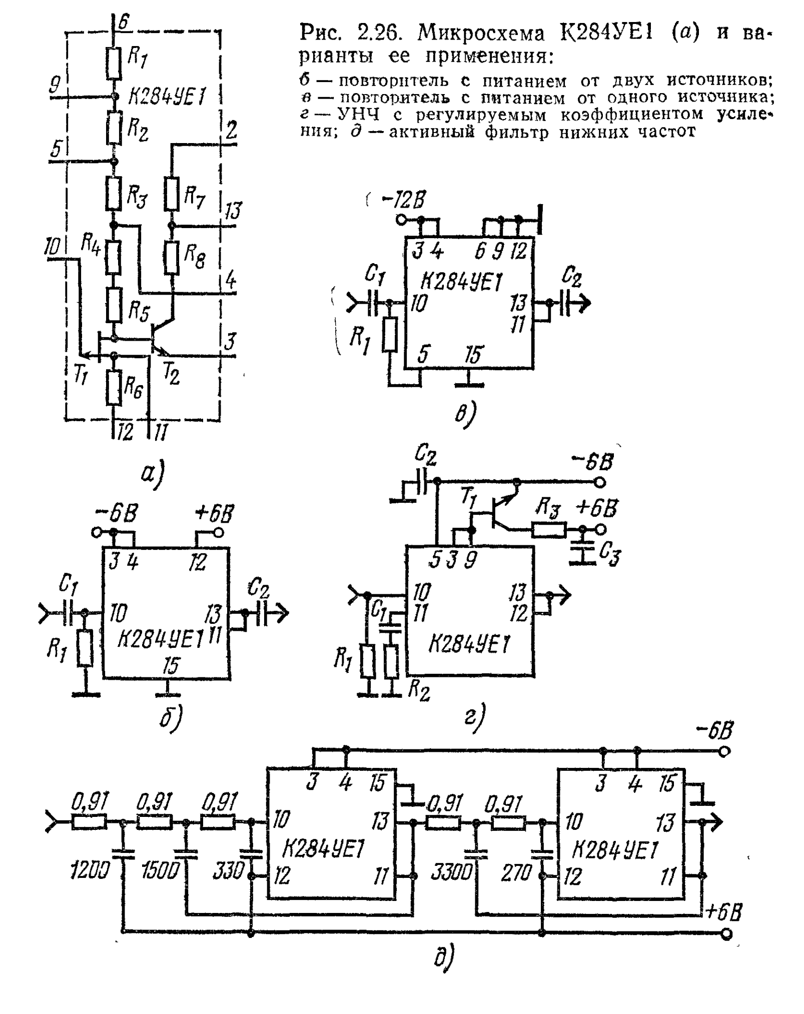


Рис. 2.26. Микросхема К284УЕ1 (*а*) и варианты ее применения:

б — повторитель с питанием от двух источников; *в* — повторитель с питанием от одного источника; *г* — УНЧ с регулируемым коэффициентом усиления; *д* — активный фильтр нижних частот

жиме масштабного усиления с коэффициентом $K=1$. Неравномерность частотных характеристик истоковых повторителей в диапазоне частот 1 Гц — 200 кГц не превышает 0,5 дБ. Такой же неравномерностью характеризуется инвертирующий усилитель в диапазоне частот 1 Гц — 100 кГц.

Напряжения источников питания ±6 В ±10 %. Мощность, потребляемая от этих источников, не превышает 60 и 75 мВт соответственно. Возможен вариант питания микросхемы от источника напряжением +12 В ±10%.

На рис. 2.25,*б* приведен вариант применения микросхемы К284СС2 в активном фильтре с полосой пропускания не менее

30 Гц. Электрические схемы различных устройств, выполненных на основе этой микросхемы, приведены в [4].

Микросхему К284УЕ1 (рис. 2.26,*а*) выпускают в двух модификациях (А, Б), различающихся уровнем собственных шумов. У микросхемы К284УЕ1А он не превышает 10 мкВ, а у К284УЕ1Б — 20 мкВ (в полосе частот 20 Гц — 20 кГц).

Повторитель выполнен по двухкаскадной схеме с общей последовательной обратной связью по напряжению. Коэффициент обратной связи близок к единице. Обратную связь можно уменьшить, например, включив внешний резистор между выводами *11* и *13*. Это повышает коэффициент передачи повторителя до 1,5. Для определения сопротивления дополнительного резистора (в килоомах) справедлива формула $R=4,7\ (K-K_п)$, где K и $K_п$ — требуемый и исходный коэффициенты передачи повторителя соответственно.

Неравномерность коэффициента передачи в полосе частот 20 Гц—200 кГц обычно не превышает ±1 %. Выходное напряжение на нагрузке 10 кОм не менее 1 В при коэффициенте нелинейных искажений не более 2 %. Входное сопротивление не менее 100 МОм, входная емкость не превышает 12 пФ. Выходное сопротивление не более 150 Ом.

Наличие нескольких выводов от делителя напряжения позволяет комбинировать варианты подключения микросхемы к источникам питания. Возможен вариант питания от двух источников с напряжениями ±6 В ±10 % (рис. 2.26,*б*). В этом случае мощность, потребляемая от каждого из источников, не превышает 18 МВт. Предусмотрено питание микросхемы от одного источника с напряжением — 6 В ±10 % или —12 В ±10 % (рис. 2.26,*в*).

Микросхема К284УЕ1 предназначена в основном для применения во входных каскадах усилителей инфранизких частот при работе от пьезофотоемкостных датчиков, для построения различных НЧ фильтров и других частотно-селективных цепей, для использования во времязадающих устройствах и т. д. На рис. 2.26,*г, д* приведены примеры схем усилителя НЧ с регулируемым коэффициентом усиления и активного фильтра нижних частот. В усилителе нижняя граничная частота регулируется сопротивлением резистора R^* и может быть получена менее 1 Гц. Активный фильтр при показанных на рис. 2.26,*д* параметрах резисторов и конденсаторов имеет частоту среза 180 Гц и затухание 26 дБ на октаву.

Микросхема К284УН1 — малошумящий усилитель НЧ с коэффициентом усиления напряжения на частоте 200 Гц не менее 100. Нормированная ЭДС шума не более 200 нВ/$\sqrt{Гц}$ (для модификации А) и 500 нВ/$\sqrt{Гц}$ (для модификации Б).

Напряжения источников питания ±12 В ±10 %.

Микросхемы К284ПУ1 (управляемый преобразователь уровня) и *К284КН1* (коммутатор напряжения) дополняют группу усилительных микросхем серии.

Кроме применения в усилительных трактах микросхемы серии К284 находят широкое применение при создании активных фильтров.

Серия К504 объединяет две микросхемы малошумящих усилителей НЧ на полевых транзисторах с *р*-каналом (рис. 2.27,*а*) и четыре микросхемы, представляющие собой согласованные пары таких транзисторов (рис. 2.27,*б*).

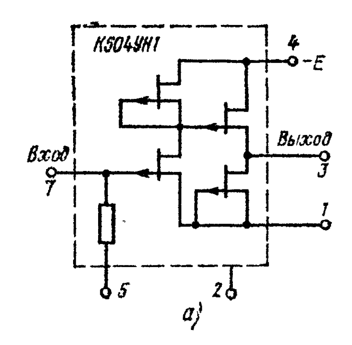
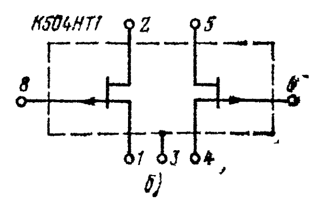


Рис. 2.27. Микросхемы серии К504:

а — малошумящий усилитель НЧ; *б* — согласованная пара полевых транзисторов



Микросхемы К504УН1 и К504УН2 — усилители с высоким входным сопротивлением. Для микросхем модификаций А и Б оно превышает 1 МОм, а для модификации В не менее 0,5 МОм. Поэтому микросхемы целесообразно использовать для усиления сигналов высокоомных датчиков.

Диапазон рабочих частот усилительных микросхем 5—10000 Гц. На частоте 1 кГц коэффициент усиления соответственно для модификаций А, Б и В—10—60, 40—120 и 80—200. Обе микросхемы на нагрузке 3 кОм могут развивать максимальное выходное напряжение не менее 0,5 В. При этом коэффициент нелинейных искажений достигает 10 %.

Важное достоинство обеих усилительных микросхем — сравнительно низкий уровень шума. Приведенное ко входу напряжение шума у микросхемы К504УН1 не превышает 3 мкВ, а у микросхемы К504УН2—10 мкВ.

Напряжение питания микросхем от —6 В до —18 В.

Согласованные пары полевых транзисторов предназначены в основном для использования во входных устройствах малошумящих дифференциальных и операционных усилителей. Двенадцать модификаций четырех микросхем имеют разную крутизну (от 0,3 мА/В для К504НТ1А до 5 мА/В для К504НТ2В) и разный начальный ток стока. Входная и проходная емкости не превышают у микросхем К504НТ1 и К504НТ2 соответственно 6 и 2 пФ. Напряжение отсечки для всех транзисторов не более 4,5 В, а максимальное напряжение сток — исток 10 В ±10 %. Коэффициент шума не более 2 дБ. Граничная частота усиления по мощности для всей совокупности модификаций составляет от 25 до 350 МГц.

2.7. МИКРОСХЕМЫ ВТОРИЧНЫХ ИСТОЧНИКОВ ПИТАНИЯ

Несомненный интерес для радиолюбителей и специалистов представляют микросхемы серий К181, К142, К278, К286, К299. Они предназначены для использования во вторичных источниках питания для стабилизации напряжения. Такие устройства позволяют, в частности, по-новому осуществить электропитание сложных устройств с нестабилизированными источниками постоянного

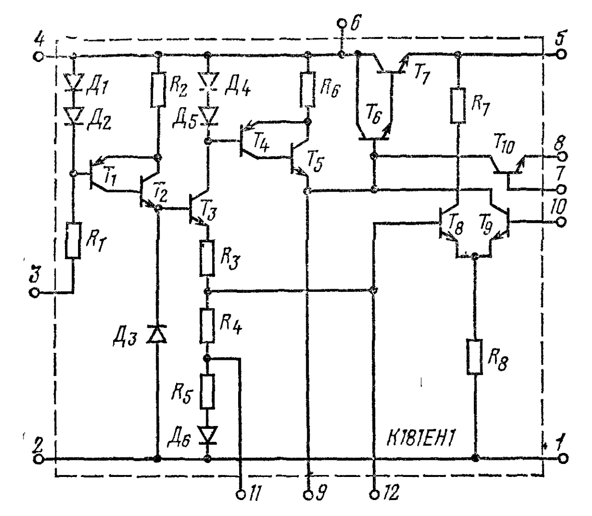


Рис. 2.28. Микросхема К181ЕН1

тока за счет применения индивидуальных стабилизаторов для отдельных блоков и каскадов.

Микросхема К181ЕН1 (рис. 2.28) серии К181 выполнена по схеме с последовательным включением регулирующего элемента. Основные каскады стабилизатора — составной регулирующий транзистор (T_6, T_7), симметричный дифференциальный усилитель (T_8, T_9) и источник опорного напряжения, включающий в себя стабилитрон $Д_3$ и эмиттерный повторитель на транзисторе T_3.

Микросхема К181ЕН1 работает при нестабильном входном напряжении 9—20 В, обеспечивая стабилизированное выходное напряжение 3—15 В. Максимальный ток нагрузки не должен превышать 150 мА. Коэффициент нестабильности по напряжению $7 \cdot 10^3$.

Серия К142 состоит из семи микросхем, пять из которых представляют собой различные сочетания четырех диодов.

Микросхемы К142ЕН1 и К142ЕН2 — регулируемые стабилизаторы напряжения. Каждую микросхему выпускают в четырех моди-

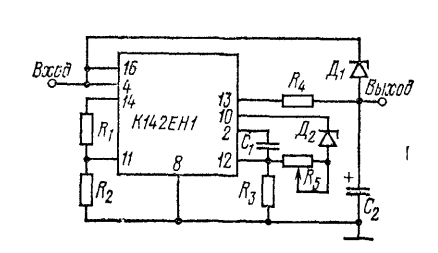


Рис. 2.29. Стабилизатор напряжения на микросхеме К142ЕН1

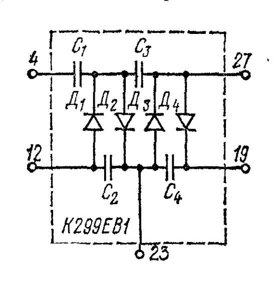


Рис. 2.30. Микросхема К299ЕВ1

фикациях. Среди них стабилизаторы с коэффициентом нестабильности по напряжению 0,1; 0,3 или 0,5 %, с коэффициентом нестабильности по току 0,2; 0,5; 1 и 2 %. Нижний предел диапазона регулировки напряжения 3 или 12 В, а верхний 12 или 30 В. Пример построения стабилизатора напряжения на микросхеме К142ЕН1 приведен на рис. 2.29.

Микросхемы серии К278 обеспечивают при выходном напряжении 12 В и выходном токе 2,5 А коэффициент пульсации менее 0,012.

Серия К299 предназначена для создания выпрямителей с умножением напряжения. Выходное напряжение 2000—2400 В. Выходной ток 200 мкА. На рис. 2.30 приведена схема выпрямительной микросхемы К299ЕВ1.

2.8. ОПЕРАЦИОННЫЕ УСИЛИТЕЛИ

Особого внимания среди выпускаемых промышленностью микросхем заслуживают операционные усилители (ОУ) серий К140, К153, К284, К544, К553, К710, К740 и др. Интегральные ОУ позволяют осуществить до сотни различных схем включения и использовать одну и ту же микросхему для создания усилителей ВЧ, ПЧ, НЧ, преобразователей, генераторов, детекторов, компараторов, активных фильтров и др.

Состав наиболее распространенных серий ОУ и основные параметры микросхем приведены в табл. 2.7.

За последние годы значительно расширена номенклатура и повышено качество как ОУ общего применения, так и микромощных, быстродействующих, прецизионных и других ОУ. Благодаря совершенствованию технологии и развитию схемотехники достигнуто повышение коэффициента усиления и коэффициента подавления синфазного сигнала, расширен частотный диапазон, повышено быстродействие и входное сопротивление, уменьшены входные токи и их разности, обеспечена защита выходных каскадов многих ОУ от перегрузки при коротком замыкании в нагрузке.

В современных ОУ широко применяют супер-β-транзисторы (β — несколько тысяч), двухэмиттерные транзисторы, полевые транзисторы, двухколлекторные боковые *p-n-p* транзисторы, являющиеся эквивалентами высокоомных генераторов стабильного тока с малыми токами эмиттера, и др.

На рис. 2.31 приведены некоторые варианты применения различных ОУ.

Рассмотрение схемотехнических особенностей ОУ проведем на примере микросхем К140УД1 и К140УД7.

Микросхема К140УД1 представляет собой широкополосный операционный усилитель, принципиальная схема которого показана на рис. 2.32,*а*.

Усилитель состоит из входного и промежуточного дифференциальных усилительных каскадов, каскада смещения уровня и выходного каскада. Он имеет два входа (инвертирующий — вывод *9* и неинвертирующий — вывод *10*) и один выход (вывод *5*). Напряжение питания подают на выводы *1* и *7* (соответственно $-E_п$ и $+E_п$). Вывод *4* — общий, а остальные используют для контроля режима или подключения внешних элементов в зависимости от конкретного применения микросхемы.

Таблица 2.7

Операционный усилитель	K', тыс.	$K_{ос.сф}$, дБ	$U_{см}$, мВ	$\Delta U_{см}/\Delta T$, мкВ/°C	$I_{вх}$, нА	$\Delta I_{вх}$, нА	$R_{вх}$, кОм	$f_т$, МГц	$\pm U_{и.п.}$, В	$I_{пот}$, мА
140УД1А	0,9	60	7	20	5000	1000	4	5	6,3	4,2
140УД1Б	2	60	7	20	8000	2000	4	5	12,6	8
140УД2	35	80	5	20	700	200	300	2	12,6	16
140УД5А	0,8; 2	60	7	45	800; 1000	200	150; 100	8	6; 12	5; 10
140УД5Б	1,4; 3	80	4,5	5	3600; 5100	1500	10	14	6; 12	5; 10
140УД6А	70	80	5	20	30	10	2000	1	15	2,8
140УД6В	50	70	8	—	50	15	1000	1	15	2,8
140УД7	50	70	4	6	200	50	400	0,8	15	2,8
140УД8А	50	64	20	20	0,2	0,15	—	1	15	5
140УД8Б	50	64	—	100	0,2	0,15	—	1	15	5
140УД9	35	80	5	15	350	100	300	1	12,6	8
140УД10	50	80	4	—	250	50	1000	15	15	8
140УД11	25	70	10	—	500	300	—	15	—	8
140УД12	50	70	5	—	7,5	3	—	0,3	3÷16,5	0,03
140УД13	0,01	110	0,05	—	0,5	0,2	50000	0,01	15	2
140УД14	20	85	2	20	2	0,2	30000	0,5	5÷18	0,6
153УД1	20	65	5	30	600	250	100	1	15	6
153УД2	50	70	5	20	500	200	300	1	15	3
153УД3	25	80	2	15	200	50	—	1	15	3,6
153УД4	5	70	5	50	400	150	200	0,7	6	0,7
153УД5А	1000	110	1,5	5	100	20	1000	0,1	15	3,5
153УД5Б	1000	100	1,5	10	100	20	1000		15	3,5

Продолжение табл. 2.7

Операционный усилитель	K', тыс.	$K_{ос.сф}$, дБ	$U_{см}$, мВ	$\Delta U_{см}/\Delta T$, мкВ/°C	$I_{вх}$, нА	$\Delta I_{вх}$, нА	$R_{вх}$, кОм	$f_{т}$, МГц	$\pm U_{и.п.}$, В	$I_{пот.}$, мА
153УД6	50	80	2	15	75	15	—	0,7	15	3
284УД1А	20	70	10	50	1	—	5000	4	9	2,5
284УД1Б	20	70	10	50	1	—	5000	4	9	2,5
284УД1В	20	60	10	100	1	—	5000	4	9	2,5
284УД2	5	40	20	600	10	—	200000	—	6	2,5
544УД1А	50	64	20	20	0,15	0,05	1000000	1	15	3,5
544УД1Б	20	64	50	—	1	0,5	1000000	1	15	3,5
544УД1В	20	64	50	—	1	0,5	1000000	1	15	3,5
544УД2А	20	70	30	—	0,1	0,1	—	—	15	7
544УД2Б	10	70	50	—	0,5	0,5	—	—	15	7
544УД2В	20	70	50	—	1	1	—	—	15	7
553УД1А	15	—	7,5	—	1500	500	—	—	15	7
553УД1Б	10	—	7,5	—	2000	600	—	—	15	6
553УД1В	25	—	2	—	200	50	—	—	15	6
553УД2	20	—	7,5	—	1500	500	—	—	15	6
710УД1	4	70	7	50	400	150	200	1	6	6
740УД1А	15	65	7,5	30	1500	500	100	—	15	0,7
740УД1Б	12	65	2,5	—	—	—	100	—	15	4,5
740УД2	20	65	5	30	—	—	100	—	15	4,5
740УД3	0,4	60	10	20	8000	3000	—	5	6,3	4,5
740УД4	50	70	8	20	50	15	2000	1	15	6
740УД5	20	70	7,5	1500	500	300	1	15	3	2,8

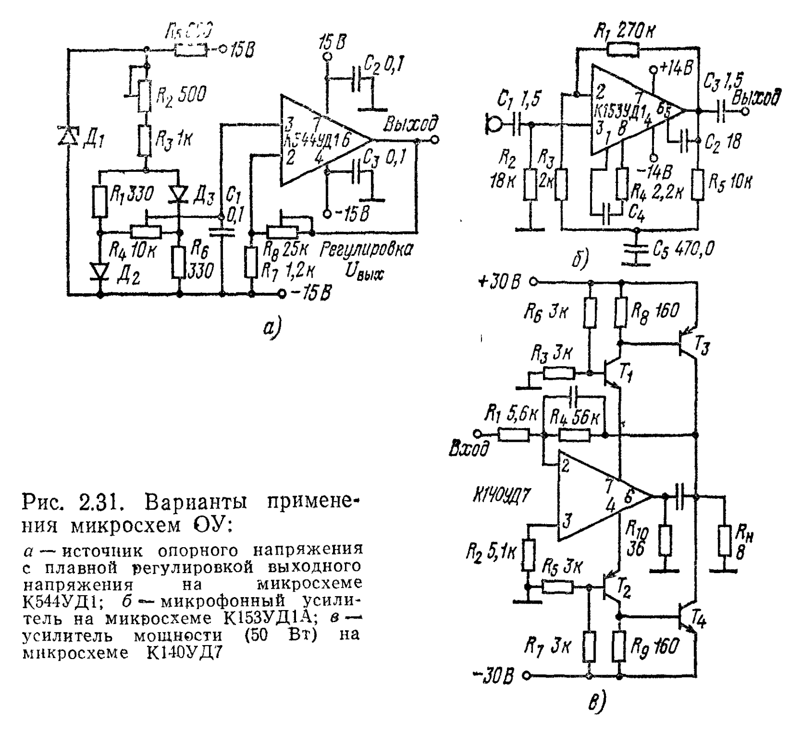


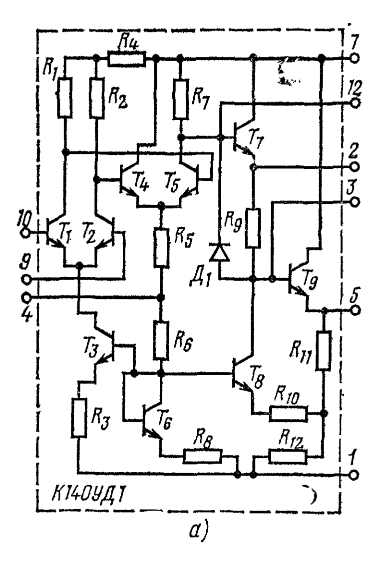
Рис. 2.31. Варианты применения микросхем ОУ:

а — источник опорного напряжения с плавной регулировкой выходного напряжения на микросхеме К544УД1; *б* — микрофонный усилитель на микросхеме К153УД1А; *в* — усилитель мощности (50 Вт) на микросхеме К140УД7

Входной каскад выполнен по дифференциальной схеме на транзисторах T_1 и T_2, в общую эмиттерную цепь которых включен токостабилизирующий двухполюсник с большим внутренним сопротивлением на транзисторе T_3 с термокомпенсирующим диодом (транзистор T_6 в диодном включении) в цепи базы. Основное назначение входного каскада операционного усилителя — большое усиление дифференциального сигнала при максимально возможном подавлении синфазной помехи.

Выходной сигнал первого дифференциального каскада микросхемы снимается с дифференциального выхода (резисторы R_1 и R_2) и подается на второй дифференциальный каскад на транзисторах T_4 и T_5. Так как требования по подавлению синфазной помехи в этом каскаде ниже, чем в первом, вместо токостабилизирующего элемента в эмиттерной цепи использован резистор. Различие дифференциальных каскадов заключается также в отсутствии резистивной нагрузки в цепи коллектора транзистора T_4, в которой нет необходимости при переходе от симметричного входа к несимметричному выходу. Так как выходное напряжение каждого дифференциального каскада содержит не только полезный сигнал, но и постоянную составляющую напряжения коллектор — база транзистора, на коллекторе транзистора T_5 относительно «земли» имеется постоянное напряжение. Его необходимо нейтрализовать, сохранив передачу полезного сигнала, причем использование раз-

делительного конденсатора недопустимо, поскольку ОУ является усилителем постоянного тока. Для решения этой задачи перед выходным каскадом помещен каскад смещения уровня на транзисторах T_7 и T_8. Смещение уровня происходит на резисторе R_9 вследствие протекания через него коллекторного тока транзистора T_8, который использован в качестве генератора стабильного тока. Так как резистор R_9 и сопротивление коллекторного перехода транзистора T_8 образуют делитель с большим сопротивлением нижнего (транзисторного) плеча, сигнал почти без затухания поступает на базу транзистора T_9 выходного каскада. Компенсацию температурного дрейфа тока коллектора транзистора T_8 обеспечивает транзистор T_6.



Выходной каскад ОУ на транзисторе T_9 выполнен по схеме эмиттерного повторителя. Он предназначен для усиления по мощности. Повышению усиления способствует положительная обратная связь за счет передачи части выходного напряжения с делителя R_{10}—R_{12} на эмиттер транзистора T_8. Часть сигнала синфазной помехи, которая просачивается на выход усилителя, по цепи обратной связи воздействует на базу транзистора T_3, ослабляя действие помехи. Включенный между базами транзисторов T_7 и T_9 диод $Д_1$ предназначен для дополнительного отбора тока при коротком замыкании на выходе усилителя.

Устойчивость работы усилителя достигается подключением

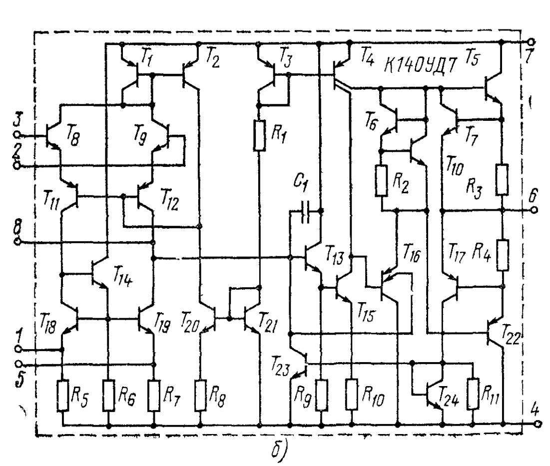


Рис. 2.32. Микросхемы ОУ К140УД1 (*а*) и К140УД7 (*б*).

корректирующей цепи между выводами *1* и *12*. На НЧ в качестве корректирующей цепи целесообразно подключить к выводу *3* конденсатор емкостью 0,01 мкФ.

Микросхему К140УД1 выпускают в двух модификациях, различие между которыми показано в табл. 2.7.

Микросхема К140УД7 (рис. 2.32,*б*) по числу каскадов, вносящих основной вклад в обеспечение общего коэффициента усиления, относится к двухкаскадным ОУ. Входной каскад усилителя выполнен по сложной схеме на транзисторах T_8, T_{11}, T_9, T_{12} с дополняющими проводимостями. Плечи каскада построены по схеме ОК — ОБ. На транзисторах T_2 и T_{20} выполнен стабилизатор разности токов, что позволяет поддерживать постоянство токов входного каскада. Смещение на базы этих транзисторов подано с транзисторов в диодном включении.

Выходное напряжение первого каскада усиливается вторым каскадом на транзисторах T_{13}, T_{15}. Каскад нагружен на параллельно включенные внутреннее сопротивление генератора стабильного тока (на двухколлекторном транзисторе T_4) и сопротивление двухэмиттерного транзистора T_{16}.

Выходной каскад ОУ выполнен на транзисторах T_5 и T_{22}. Он работает в режиме АВ. Транзисторы T_6 и T_{10} обеспечивают смещение рабочей точки транзисторов выходного каскада. Транзисторы T_7 и T_{17} предназначены для защиты выходного каскада от перегрузки. Они открываются при недопустимом увеличении падения напряжения на резисторах R_3 и R_4. Транзисторы T_{23} и T_{16} (по цепи второго эмиттера) предназначены для линеаризации амплитудной характеристики ОУ.

Конденсатор C_1 полностью корректирует АЧХ ОУ. Для повышения скорости нарастания выходного напряжения можно уменьшить степень коррекции, подключив к выводу *8* конденсатор емкостью 150 пФ. Для балансировки ОУ рекомендуется включить переменный резистор между эмиттерами транзисторов T_{18} и T_{19} (выводы *1* и *5*).

2.9. МИКРОСХЕМЫ КОМПАРАТОРОВ

В практике радиолюбителей часто возникает необходимость в сравнении величин аналоговых сигналов с выдачей результата сравнения в виде двухуровневого логического сигнала. Решить эту задачу можно с помощью специальных микросхем — компараторов. В общем случае это специализированные ОУ с дифференциальным входным каскадом, работающим в линейном режиме, и одиночным или парафазным выходным каскадом, работающим в режиме ограничения.

Обычно на один из входов компаратора подают исследуемый сигнал, на другой — опорное напряжение. Если их разность меньше напряжения срабатывания, на выходе формируется сигнал логической 1, в противном случае — сигнал логического 0.

Компараторы применяют в высокоскоростных аналого-цифровых преобразователях, усилителях считывания запоминающих устройств, автогенераторах, пиковых детекторах, дискриминаторах и других устройствах.

Таблица 2.8

Параметр	К521СА1	К521СА2	К521СА3	К597СА1
Коэффициент усиления, тыс.	0,75	0,75	50	1
Коэффициент ослабления синфазных входных напряжений, дБ	70	70	—	—
Напряжение „1“, В	2,5÷6	2,4÷4	—	—0,8
Напряжение „0“, В	—1÷0	—1÷0	0,4	—1,6
Входной ток, мкА	75	75	0,1	10
Разность входных токов, мкА	10	10	0,01	3
Напряжение смещения, мВ	3,5	5	3	5
Входное напряжение, В	±5	±5	±15	±3,5
Ток стробирования, мА	2,5	—	3	0,01
Время задержки включения, нс	110	120	300	—
Напряжение питания, В				
положительное	12	12	15÷5	6
отрицательное	—6	—6	—15÷0	—5,2
Ток потребления, мА				
от положительного источника питания	11,5	9	6	22
от отрицательного источника питания	7	8	5	26

Параметры некоторых интегральных компараторов приведены в табл. 2.8. Для примера рассмотрим компаратор К521СА2 (рис. 2.33,*а*).

Компаратор выполнен по сравнительно простой схеме без входов стробирования.

На входе применен дифференциальный каскад на транзисторах T_6 и T_7 с генератором стабильного тока на транзисторе T_9. Термостабилизация режима транзистора T_9 обеспечивается транзистором T_{10} в диодном включении.

Второй каскад тоже выполнен по дифференциальной схеме на транзисторах T_4 и T_5. Благодаря балансной схеме подачи смещения поддерживается постоянным напряжение на базе транзистора T_3 при изменении положительного напряжения питания. Стабилитрон $Д_2$ в эмиттерных цепях транзисторов T_4 и T_5 фиксирует потенциалы их баз на уровне 7В. Это значение определяет допустимый входной сигнал. Для повышения нагрузочной способности выхода по току применен эмиттерный повторитель на транзисторе T_2.

Стабилитрон $Д_1$ в эмиттерной цепи этого транзистора предназначен для сдвига уровня выходного сигнала с целью обеспечения совместительности компаратора по выходу с входами цифровых ТТЛ микросхем. Транзистор T_8 обеспечивает путь для входного вытекающего тока подключенной к компаратору ТТЛ микросхемы при логическом 0. Транзистор T_1 в диодном включении замыкает дифференциальный выход второго каскада, если размах выходного напряжеиия в положительной области превышает 4 В. Это способствует повышению быстродействия компаратора.

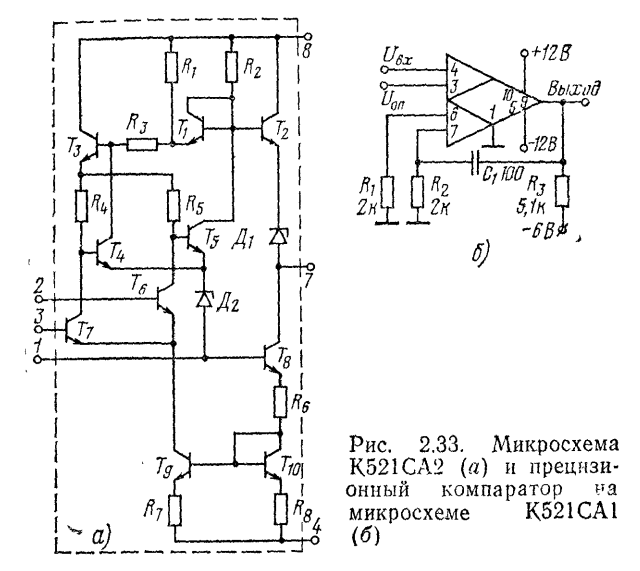


Рис. 2.33. Микросхема К521СА2 (*а*) и прецизионный компаратор на микросхеме К521СА1 (*б*)

Более совершенной является двухканальная схема построения компараторов, реализованная, в частности, в микросхеме К521СА1. На рис. 2.33,*б* приведен пример использования этой микросхемы в качестве компаратора напряжения.

2.10. ОСОБЕННОСТИ МИКРОСХЕМ, ИМЕЮЩИХ ОБЩЕЕ ФУНКЦИОНАЛЬНОЕ ПРЕДНАЗНАЧЕНИЕ

При несоответствии функциональных возможностей базовой серии требованиям к узлам и элементам разрабатываемой РЭА возникает задача поиска дополнительных микросхем из других серий. В помощь читателю приводим распределение микросхем по функциональным подгруппам.

Генераторы. Генераторные микросхемы входят в состав серий К218, 219, К224, К237, К245 и др. Кроме того, в состав некоторых серий включены микросхемы (219ПС1, 435ХП1, 235ХА6, К228УВ1 и др.), которые благодаря своей универсальности могут быть использованы при создании генераторов.

Микросхемы 219ГС1 и 219ГС2 предназначены для кварцевых генераторов (с внешним кварцевым резонатором). Первую из них используют на частотах 30—70 МГц, а вторую — на частотах до 30 МГц. На микросхеме 219ГС3 можно выполнить генератор частотно-модулированных колебаний с диапазоном рабочих частот 13—15 МГц. Микросхему К237ГС1 используют в генераторах тока стирания и подмагничивания магнитофонов.

Для создания различных по назначению и параметрам генераторов сигналов специальной формы предназначены микросхемы К224ГГ2 (генератор прямоугольных импульсов), К2ГФ451 (генера-

тор строчной развертки), К2ГФ452 (генератор кадровой развертки).

Детекторы. Подгруппа детекторов включает в себя микросхемы: К119ДА1 (детектор АРУ), К218ДА1 (детектор радиоимпульсов). 235ДС1 (усилитель-ограничитель и частотный детектор), 219ДС1 (ограничитель-дискриминатор), а также микросхемы 235ДА1, 235ДА2, 435ДА1, 175ДА1, в которых амплитудный детектор выполнен совместно с детектором АРУ, усилителем постоянного тока и эмиттерным повторителем.

Детектор АМ сигналов входит в состав многофункциональной микросхемы К2ЖА243.

В серии К224 выпускались ранее детекторы отношений К2ДС241 и К2ДС242, из которых второй был выполнен по более совершенной схеме.

Коммутаторы и ключи. Микросхемы коммутаторов и ключей включены в состав многих серий (К101, К119, К124, К143, К149, К162, К168, К190, К228, 235, К265, К284, К286, 435, К743, К762 и др.).

Широко применяют биполярные интегральные прерыватели серий К101, К124, К162, К743, К762, основанные на эффекте последовательной компенсации. Микросхемы серии К101 и их бескорпусные аналоги серии К743 выполнены на *n-p-n*, остальные на *p-n-p* транзисторах. Все прерыватели характеризуются примерно одинаковым сопротивлением между эмиттерами (100 Ом). Наименьший ток утечки между эмиттерами (10 нА) характерен для прерывателей серии К101. Наиболее высоковольтными являются прерыватели серий К124 и К162.

По четыре нескомпенсированных ключа выполнены в микросхемах серии К149, выпускаемых для разных градаций напряжения питания (3; 5; 12,6 В).

Микросхему К273КН1 можно применять как ключ среднего быстродействия с изолированной трансформаторной схемой управления. Схема управления имеется в микросхеме К284КН1, выполненной на полевых транзисторах и работающей в диапазоне до 1 МГц. Недостаток ключа — сравнительно большое (250 Ом) сопротивление в открытом состоянии.

Хорошую развязку между управляющей и коммутируемой цепями обеспечивают ключи на МДП-транзисторах. Это прежде всего четырехканальный переключатель К168КТ2, пятиканальный переключатель напряжения К190КТ1 и сдвоенный двухканальный переключатель К190КТ2, позволяющие коммутировать напряжения до 25 В при частоте коммутации до 1 МГц. Высококачественный двухканальный переключатель со схемой согласования выходных уровней ТТЛ микросхем с входными уровнями МДП-транзисторов выполнен в микросхеме КР143КТ1.

В ряде серий имеются специализированные коммутаторы и ключи. В линейно-импульсных устройствах находят применение коммутатор К119КП1 и диодный ключ К228КН1. До высоких частот (свыше 15МГц) устойчиво работает диодный ключ К265КН1. Токовые ключи К286КТ1 и К286КТ2 обеспечивают сопротивление в открытом состоянии не более 0,6 Ом.

Микросхемы 235КП1, 235КП2, 435КН1 и 435КН2 предназначены для коммутации трактов НЧ, ПЧ, а также для использования в многочастотных гетеродинах аппаратуры КВ и УКВ радиосвязи.

Многофункциональные схемы. В сериях К140, К174, К224, 235, К237, 435 и др. имеются микросхемы, условно называемые многофункциональными.

Микросхемы 235ХА6 и 435ХП1 включены в эту группу благодаря универсальности применения, соответственно на частотах до 150 и 200 МГц. Их можно использовать при создании усилителей ВЧ, ПЧ, смесителя, гетеродина, ограничителя, умножителя частоты и т. д. Такими же универсальными свойствами обладают и многие другие микросхемы, обычно включенные в подгруппу усилителей. Чаще всего это микросхемы, содержащие дифференциальные каскады.

Остальные микросхемы рассматриваемой подгруппы выполняют одновременно несколько функций. Это микросхемы К140ХА1 (фазочувствительный усилитель-преобразователь), К174ХА2 (усилитель ВЧ с АРУ, преобразователь, усилитель ПЧ с АРУ), К2ЖА242 (смеситель, гетеродин), К2ЖА243 (детектор АМ и усилитель АРУ), К2ЖА244 (усилитель-ограничитель), К237ХК1 (усилитель, преобразователь), К237ХК2 (усилитель ПЧ, детектор АРУ), К237ХК3 (оконечный усилитель записи, усилитель с выпрямителем для индикатора уровня записи), К237ХК5 (усилитель, преобразователь).

Модуляторы. Семь типов микросхем, относящихся к пяти сериям К119, К140, 219, 235 и 435, образуют подгруппу модуляторов.

В нее входят: микросхема К119МА1 регулирующего элемента АРУ (с глубиной регулирования коэффициента ослабления не менее 5), три микросхемы 235МП1, 235МП2, 435МА1 кольцевых модуляторов, из которых 235МП1 имеет наименьший частотный диапазон, две микросхемы подмодуляторов 219МС1 и 219МС2, предназначенных для управления варикапом, входящим в контур генератора ЧМ сигналов, и балансный модулятор (перемножитель) К140МА1, который может быть использован в балансных модуляторах, фазовых детекторах, перемножителях и др.

Из подмодуляторов серии 219 микросхема 219МС1 имеет более высокий частотный диапазон (до 5 МГц), а микросхема 219МС2 обладает лучшей чувствительностью и позволяет получить более высокое выходное напряжение.

Наборы элементов. Большое разнообразие характерно для микросхем, представляющих собой наборы элементов.

Микросхема К228НЕ1 содержит только конденсаторы (пять по 12000 пФ), микросхема К228НК1 представляет собой совокупность четырех диодов и четырех резисторов по 2 кОм, в микросхеме К260НЕ1 имеются 16 резисторов сопротивлением от 100 Ом до 10 кОм и 13 конденсаторов емкостью от 1000 пФ до 4700 пФ.

Пять разновидностей микросхем серии К142 выполнены в виде диодных матриц с различными вариантами соединения элементов (в микросхеме К142НД5 диоды не соединены).

Остальные микросхемы данной подгруппы представляют собой наборы транзисторов. Бескорпусные микросхемы серии К129 и их аналоги в корпусах типа 301.8—2 серии К159 содержат по два *n-p-n* транзистора для дифференциальных и операционных усилителей. Для этих же целей можно использовать согласованные транзисторные пары и одиночные транзисторы в микросхемах К198НТ1—К198НТ8.

Пять *n-p-n* транзисторов (один из них в диодном включении) входят в состав микросхемы 219НТ1, четыре *n-p-n* транзистора —

в состав микросхемы 2НТ192, три разобщенных *n-p-n* транзистора содержит микросхема К224НТ1. Для питания транзисторов микросхем серии 219 необходимо напряжение 5 или 6 В, а напряжение источника питания микросхемы К224НТ1 составляет 15 В. По усилительным свойствам транзисторы этих микросхем практически одинаковы.

Согласованные пары полевых транзисторов имеются в микросхемах серии К504. Транзисторы микросхем К504НТ1 и К504НТ2 работают при начальном токе стока не более 2 мА. Ток стока транзисторов в микросхемах К504НТ3 и К504НТ4 может достигать 20 мА.

Преобразователи. Микросхемы подгруппы преобразователей входят в основном в состав функционально-полных серий 219, К224, 235, 435 и ряда других.

Для преобразователей частоты в радиоаппаратуре в первую очередь может быть использована микросхема 219ПС1, выпускаемая для диапазонов частот 44—55 МГц и 10—14 МГц, микросхемы 235ПС1 и 235ПС2, работающие на частотах до 150 МГц (различие между ними по нижней граничной частоте, составляющей соответственно 600 и 50 кГц), микросхема двойного балансного смесителя 435ХА1 с еще более высокими рабочими частотами.

Микросхемы К228ПП1 и К228ПП2 используют как декодирующие преобразователи при разных по полярности питающих напряжениях (соответственно —6,3 В и +6,3 В). Аналогичное назначение имеют и микросхемы К265ПП1 и К265ПП2. К преобразовательным микросхемам относятся диодный мост К119ПП1, управляемый делитель для системы АРУ 235ПП1, преобразователь напряжения К224ПН1, ключевой элемент АРУ телевизионных приемников и преобразователь напряжения АРУ серии К245, а также управляемый преобразователь уровня К284ПУ1.

Вторичные источники питания. Для стабилизации напряжения в профессиональной и радиолюбительской аппаратуре выпускаются специализированные серии микросхем К142, К181, К275 и К299.

В серию К142 входят стабилизаторы компенсационного типа с защитой от выхода из строя при коротком замыкании в нагрузке. Микросхемы К142ЕН1 и К142ЕН2 обеспечивают выходное напряжение от 3 до 90 В при коэффициенте нестабильности по току и напряжению в пределах 0,1÷0,5 %. Микросхема серии К181 обеспечивает регулируемое стабилизированное напряжение 3—15 В. Микросхемы серии К275 образуют комплект стабилизаторов с фиксированным выходным напряжением от 1 до 24 В. Микросхемы К275ЕН7, К275ЕН9, К275ЕН12, К275ЕН14 и К275ЕН15 являются стабилизаторами отрицательного напряжения. Стабилизаторы серии К142 могут работать при бóльшем выходном токе (до 150 мА), чем остальные микросхемы.

Большой интерес для радиолюбителей представляют микросхемы выпрямителей с умножением напряжения до 2000—2400 В, входящие в серию К299.

В подгруппу вторичных источников питания входит и микросхема К2ПП241, предназначенная для стабилизации напряжения 3,3—3,9 В.

Устройства селекции и сравнения. Основу подгруппы составляют компараторы, предназначенные главным образом для преобразователей аналоговых сигналов в цифровую форму.

Микросхема К521СА1 представляет собой двойной дифференциальный компаратор с двумя входами стробирования, позволяющий строить двухпороговые схемы с симметричным откликом на положительное и отрицательное превышение абсолютного уровня сигнала над пороговым уровнем.

Компаратор К521СА2 выполнен без входов стробирования. Его выходная мощность достаточна для управления десятью ТТЛ вентилями. Компаратор К521СА3 имеет более высокий коэффициент усиления (150000 по сравнению с 750) и может работать при средних входных токах менее 100 нА, в то время как два других компаратора работают при токах до 75 мкА.

Аналогичные компараторы входят в серию К554. В серии К597 имеется компаратор К597СА1, работающий при меньших токах стробирования и меньшем входном напряжении.

В подгруппу устройств селекции и сравнения входят и существенно отличающиеся по назначению и основным параметрам микросхемы: К119СС1 и К119СС2, представляющие собой элементы схем частотной селекции, К119СВ1 (линейный пропускатель), К224СА3 (устройство сравнения амплитудное), К228СА1 (устройство сравнения токов) и др.

Усилители. В сериях аналоговых микросхем наиболее полно представлены усилительные микросхемы.

В усилителях ВЧ аппаратуры радиосвязи наиболее целесообразно использовать микросхемы К175УВ1, К175УВ2, 219УВ1, К265УВ1, К265УВ2, К265УВ3, К265УВ4, К265УВ5, К265УВ6, К265УВ7, имеющие частотный диапазон до 60 МГц, а также микросхемы 235УВ1 и 435УВ1, работающие на частотах до 150—200 МГц.

Для усилителей ПЧ выпускают микросхемы в сериях К174, К175, 219, 235, 435 и др. Микросхемы К174УР1, К174УР2, К174УР3 предназначены для трактов ПЧ изображения и звука телевизионных приемников.

Несколько микросхем усилителей ПЧ предназначены для аппаратуры радиосвязи и радиовещания. Среди них можно выделить универсальный усилитель К175УВ3 с крутизной проходной характеристики 500 мА/В.

Микросхемы 235УР3, 235УР9, 235УР7 и 235УР11 выполнены с АРУ. Наибольшая глубина регулирования (не менее 86 дБ) достигнута в микросхемах 235УР3 и 235УР9. В качестве усилителей ПЧ с АРУ можно использовать и микросхему усилителей ВЧ и ПЧ 435УВ1 с крутизной проходной характеристики не менее 60 мА/В, а также экономичный усилитель ПЧ 435УР1 с крутизной характеристики более 120 мА/В.

Широко представлены в рассматриваемых сериях микросхемы усилителей НЧ. По шумовым свойствам лучшими являются усилители серии К226. По усилительным свойствам можно выделить усилители К237УН3 ($K_u \geqslant 1900$) и К167УН1 ($K_u = 500 \div 1300$). Небольшим коэффициентом усиления характеризуются усилители НЧ серии К119 и отдельные — серии К226. Усилитель на микросхеме К237УН1 работает при коэффициенте нелинейных искажений не более 0,3 %. Для остальных микросхем усилителей НЧ он составляет 0,7—5 %.

Для радиолюбителей повышенный интерес представляют выходные усилители серий К148 и К174 с выходной мощностью до 5—8 Вт.

Исключительно широкими функциональными возможностями характеризуются ОУ. Среди них наиболее высокий коэффициент усиления имеют ОУ К153УД5, К140УД6, К544УД1А. Лучшее подавление синфазной помехи обеспечивают ОУ К140УД13, К153УД5. Минимальное напряжение смещения у ОУ К140УД13, К153УД5, К153УД6, К140УД14. Наибольшее входное сопротивление имеют ОУ, выполненные на супер-β- или МДП-транзисторах. Это прежде всего ОУ серии К544, К284УД2, К140УД13, К140УД14.

В наиболее широком частотном диапазоне могут устойчиво работать усилители К140УД10, К140УД11, К140УД5.

В качестве микромощных ОУ можно применять микросхемы К140УД12, К140УД14, К153УД4, К710УД1.

Некоторые из выпускаемых промышленностью микросхем предназначены для использования в различных по выполняемым функциям узлах. Это усилители К198УТ1, К265УВ5, К228УВ1 и др. Например, микросхему К228УВ1 можно использовать, выполняя апериодический или резонансный усилитель по схеме ОЭ, ОК, ОБ, смеситель, генератор, умножитель частоты, амплитудный детектор и др.

Глава третья

ПРИМЕНЕНИЕ АНАЛОГОВЫХ МИКРОСХЕМ

3.1. НЕКОТОРЫЕ ОСОБЕННОСТИ ПОСТРОЕНИЯ АНАЛОГОВЫХ УСТРОЙСТВ НА МИКРОСХЕМАХ

Использование выпускаемых промышленностью микросхем широкого применения для создания аналоговых радиоэлектронных устройств требует учета целого ряда особенностей, связанных с реализованными в микросхемах решениями, с номенклатурой микросхем и их параметрами, с конструктивно-технологическим уровнем производства.

Интегральные микросхемы позволяют на более высоком уровне использовать функционально-узловой метод проектирования. Этот метод основан на широком применении при разработке аппаратуры типовых функциональных узлов, в качестве которых могут выступать как отдельные микросхемы, так и несколько микросхем, выполняющих определенное преобразование сигнала.

Аналоговые микросхемы выпускают, как правило, функционально-незавершенными. Это обусловлено большим разнообразием схем аналоговых устройств, необходимостью использования микросхем на различных частотах, с различными видами нагрузки, а также отсутствием в микросхемах конденсаторов и катушек индуктивности больших номиналов. Для удовлетворения высоких требований по селективности и подавлению различных побочных излучений радио и телевизионных устройств в усилителях ВЧ, ПЧ и преобразователях используют внешние катушки и конденсаторы, а также пьезокерамические и кварцевые фильтры. Перспективны методы создания избирательных цепей на основе элементов R и C в сочетании с усилителями (активные RC-фильтры). Опубликованы результаты разработки микросхемы гиратора, позволяющего созда-

вать искусственные индуктивности от 1 мГн до 100 Гн с добротностью от 30 до 500.

С другой стороны, при создании единичных образцов аппаратуры на функционально-незавершенных микросхемах радиолюбитель имеет возможность наиболее эффективно использовать микросхемы в конкретном варианте их включения путем тщательного подбора внешних элементов. При построении трактов аналоговых устройств на нескольких микросхемах возникает задача их согласования и согласования с другими компонентами (трансформаторами, фильтрами, контурами). Для облегчения решения задачи согласования желательно применять микросхемы одной серии.

Применение микросхем часто вызывает изменение установившихся принципов построения трактов аналоговых устройств. Например, вместо покаскадного использования селективных компонентов наиболее часто применяют сосредоточенную фильтрацию сигнала после нескольких каскадов широкополосного усиления.

Важную роль при создании аппаратуры на микросхемах приобретают вторичные источники питания. Появление специальных микросхем (см. гл. 2) позволило осуществлять стабилизацию напряжения питания отдельных каскадов. Одновременно такие микросхемы обеспечивают фильтрацию напряжения и развязку каскадов по цепям питания, что обычно производилось с помощью дросселей, резисторов и конденсаторов большой емкости.

При использовании микросхем в большей взаимосвязи, чем при конструировании устройств на транзисторах, должны решаться схемотехнические и конструктивно-технологические вопросы. Это относится к расположению микросхем и радиокомпонентов на печатной плате, мерам по исключению самовозбуждения, уменьшению наводок, отводу тепла и ряду других вопросов, которые рассмотрены в гл. 6.

Новые возможности для радиолюбителей открывает применение интегральных микросхем операционных усилителей. В сочетании с внешними компонентами операционные усилители позволяют реализовать большое количество функций по преобразованию сигналов, встречающихся в аналоговых устройствах. Это быстро развивающееся и принципиально новое направление в радиолюбительской практике.

Применение интегральных микросхем позволяет реализовать ряд более сложных схемных решений. Например, при использовании амплитудной модуляции в настоящее время нельзя получить высокое качество приема музыкальных передач, особенно в КВ диапазоне. По этой причине в настоящее время получает широкое распространение ЧМ вещание в УКВ диапазоне. Применяя когерентный детектор в сочетании с системами АРУ и АПЧ, можно получить значительно большее отношение сигнал/шум, хорошее качество приема при больших замираниях сигнала, лучшую многосигнальную селективность. Однако такая аппаратура отличается высокой сложностью, и ее массовое производство возможно только на основе использования интегральных микросхем.

Главное преимущество интегральной технологии — возможность изготовления большого количества идентичных по параметрам транзисторов и резисторов, причем стоимость этих элементов почти не зависит от их числа в микросхеме. Поэтому, если раньше разработчики старались сократить в устройствах число компонентов, особенно активных (ламп, транзисторов), то при конструировании

аппаратуры на микросхемах возник совершенно новый подход, который заключается в использовании микросхем с возможно большей степенью интеграции, если даже это приводит к более сложным схемотехническим решениям. При таком подходе существенно повышается надежность устройств, их эксплуатационные удобства, уменьшаются масса и габаритные размеры.

Применение микросхем с повышенным уровнем интеграции позволяет осуществлять самые сложные технические решения и иметь при этом максимально достижимые параметры радиоаппаратуры в прежних габаритных размерах. Например, разрабатываются квадрофонические радиоприемники, магнитофоны и электрофоны, которые позволяют передавать глубину объемного звучания. С применением микросхем стало возможным создание любительского переносного радиоприемника с параметрами, которые раньше достигались только в профессиональных радиоприемниках. Такой радиоприемник может иметь практически все радиовещательные и радиолюбительские диапазоны, кроме станций с амплитудой и частотной модуляцией, обеспечивать прием радиостанций, работающих на одной боковой полосе, а также в режиме частотного или амплитудного телеграфирования. Иметь такой малогабаритный радиоприемник — мечта многих радиолюбителей.

Далее показаны некоторые возможности применения отечественных микросхем для создания радиоприемников, магнитофонов и телевизоров. Ознакомление с приведенными примерами поможет радиолюбителям учесть опыт других разработчиков при создании собственных конструкций.

3.2. РАДИОПРИЕМНЫЕ УСТРОЙСТВА

Построение приемоусилительных трактов. В трактах и узлах приемоусилительной аппаратуры, выполненных на гибридных микросхемах, широко применяют простейшие варианты схем на одном транзисторе. При выполнении узлов на полупроводниковых микросхемах обычно применяют более сложные каскадные и балансные схемы; часто используют комбинации различных типов схем.

Рассмотрим типичные примеры построения трактов ПЧ на микросхемах серий К224 и К122.

Усилитель ПЧ радиоприемника с амплитудным детектором и системой АРУ может быть выполнен на четырех микросхемах серии К224. Принципиальная схема тракта приведена на рис. 3.1. Сигнал усиливается тремя каскадами на транзисторах $1T_1$—$3T_1$ (микросхемы К2УС242). Все транзисторы микросхем включены по схеме ОЭ. Первые два каскада усилителя апериодические, нагрузкой третьего каскада является контур C_1L_1, настроенный на ПЧ 465 кГц. Для расширения полосы пропускания контур шунтирован резистором R_3.

Амплитудные детекторы сигнала и АРУ, а также усилитель постоянного тока системы АРУ выполнены на микросхеме MC_4. Элементы фильтров микросхемы использованы для развязки коллекторных и базовых цепей транзисторов через источник питания. С помощью системы АРУ изменяется коэффициент усиления первого каскада. Для этого напряжение АРУ с вывода *8* микросхемы MC_4 подано через резистор R_2, вывод *2* и резистор $1R_1$ на базу транзистора первого каскада. Начальный ток этого транзистора (при отсутствии сигнала) устанавливают подбором сопротивления

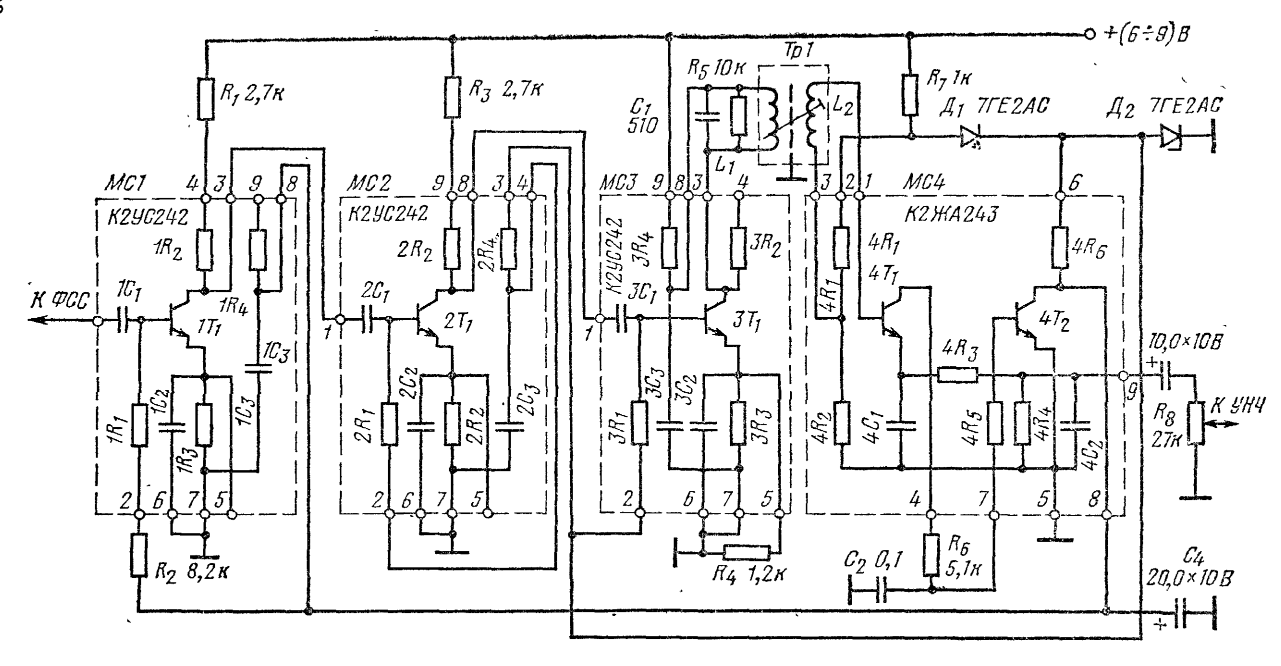


Рис. 3.1. Принципиальная схема усилителя ПЧ на микросхемах серии К224

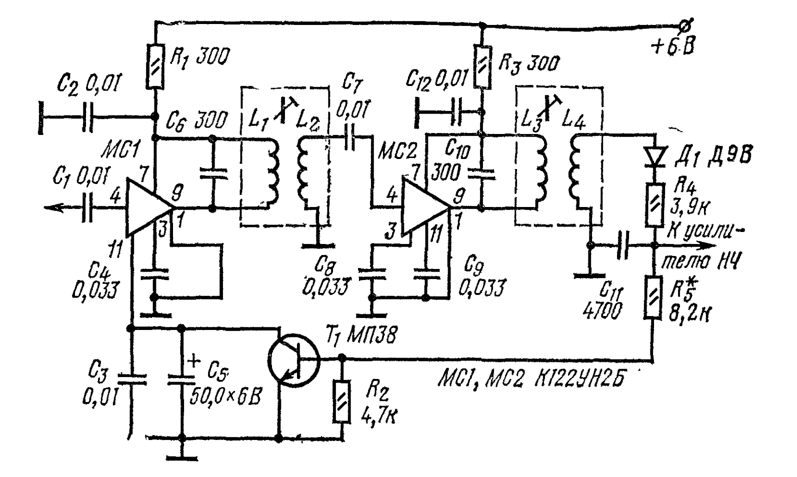


Рис. 3.2. Принципиальная схема усилителя ПЧ на двух микросхемах К122УН2Б

резистора R_2. Цепи баз остальных транзисторов питаются от стабилизатора, выполненного на стабилитронах $Д_1$ и $Д_2$. От одного из стабилитронов осуществляется питание коллекторной цепи усилителя постоянного тока системы АРУ (транзистор $4T_2$ микросхемы $МС_4$). Напряжение АРУ можно регулировать подбором сопротивления резистора R_6.

Основные электрические параметры тракта следующие: общий коэффициент усиления 1000, выходное напряжение не менее 10 мВ при коэффициенте нелинейных искажений не более 2 %. При изменении напряжения сигнала на входе от 100 до 10 000 мкВ выходное напряжение в результате действия системы АРУ изменяется не более чем на 1 дБ. Тракт может работать при уровне входного сигнала до 100 мВ. Потребляемый ток при напряжении питания 6 В составляет 5 мА. Напряжение питания может быть повышено до 9 В и снижено до 3,6 В, причем коэффициент усиления тракта остается практически неизменным, что обусловливает постоянную громкость звучания радиоприемника с таким трактом при значительных изменениях входного сигнала и напряжения источников питания.

Каскодная схема, хорошо знакомая радиолюбителям по многим устройствам на дискретных компонентах, выполнена и в микросхемных вариантах. Например, микросхема К122УН2 имеет в своем составе три транзистора, два из которых образуют каскодный усилитель типа ОЭ — ОБ. Третий транзистор служит для создания необходимого режима работы транзисторов по постоянному току.

Принципиальная схема тракта ПЧ радиовещательного приемника приведена на рис. 3.2. Усилитель ПЧ 465 кГц выполнен на двух интегральных микросхемах К122УН2Б, усилитель системы АРУ — на биполярном транзисторе МП38. Для хорошей селективности тракта в нагрузку усилителя ПЧ введены селективные кон-

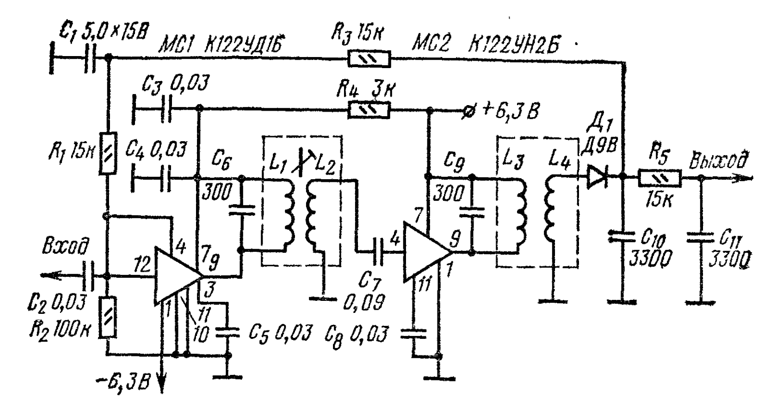


Рис. 3.3. Принципиальная схема усилителя ПЧ на микросхемах серии К122

туры, а для увеличения коэффициента передачи выбрана индуктивная связь, что обеспечивает оптимальное согласование входных и выходных сопротивлений каскадов. Амплитудный детектор выполнен на диоде $Д_1$ по схеме с разделенной нагрузкой.

Тракт имеет следующие электрические параметры: чувствительность 10 мкВ (при отношении сигнал-шум 20 дБ); полоса пропускания на уровне 6 дБ 15 кГц; система АРУ обеспечивает изменение выходного сигнала не более 6 дБ при изменении входного сигнала на 46 дБ.

Каскодная схема с токовым разветвителем может быть построена на основе балансного усилителя, нашедшего широкое распространение в интегральных микросхемах. Такой усилитель может быть выполнен, например, на микросхеме К122УД1.

Принципиальная схема усилителя ПЧ на микросхемах К122УД1Б и К122УН2Б приведена на рис. 3.3. При использовании микросхемы К122УД1 в качестве каскодного усилителя с токовым разветвителем начальный режим по постоянному току транзисторов дифференциального усилителя выбирают таким, чтобы один из транзисторов находился в режиме отсечки, а второй — в активной области. Входной сигнал подают на базу токостабилизирующего транзистора через вывод *12* микросхемы. Нагрузку включают в коллекторную цепь транзистора (вывод *9* микросхемы). Второй каскад усилителя выполнен по обычной каскодной схеме на микросхеме К122УН2Б. Нагрузка каскодов резонансная, связь между каскадами, а также с амплитудным детектором — индуктивная.

Система АРУ работает следующим образом. Постоянная составляющая тока детектора через резисторы R_3 и R_1 подается на базу закрытого транзистора дифференциального каскада. По мере роста входного сигнала возрастает постоянная составляющая тока детектора и транзистор постепенно открывается. Это приводит к перераспределению постоянной и переменной составляющих тока между транзисторами дифференциального каскада. Соответственно изменяется коэффициент передачи первого каскада усилителя ПЧ.

Тракт имеет чувствительность 15 мкВ (при отношении сигнал-шум 20 дБ), полосу пропускания на уровне 3 дБ 15 кГц. Система АРУ обеспечивает изменение выходного сигнала на 6 дБ при изменении входного на 60 дБ.

Конструктивные данные и налаживание усилителя на микросхемах К2УС242 приведены в [24], на микросхемах серии К122 в [25].

Спортивный радиоприемник для «охоты на лис». Радиоприемник для «охоты на лис» должен иметь высокую чувствительность и селективность, большой динамический диапазон, хорошую точность пеленгации, высокую надежность в условиях тряски и толчков, быть экономичным в питании, удобным в обращении, иметь малые габаритные размеры и массу. Кроме того, радиоприемник обычно оснащают рядом дополнительных устройств, позволяющих оценивать расстояние до «лисы» и повышающих точиость пеленгации ее в ближней зоне.

Радиоприемник состоит из антенны направленного действия, усилителя ВЧ, смесителя, первого и второго гетеродинов, усилителя ПЧ, детектора, усилителя НЧ и дополнительных устройств: обострителя, порогового индикатора, тон-генератора, используемых при поиске «лисы» в ближней зоне, и тон-генератора с управляемой частотой.

Принципиальная схема радиоприемника приведена на рис. 3.4. В приемиике использоваиа рамочиая антенна, витки которой помещены в алюминиевую трубку. Контур антенны с помощью конденсатора C_2 настраивают на среднюю частоту диапазона 3,55 МГц. Для получения диаграммы направленности антенны в виде «кордиоиды» к контуру рамочной антенны с помощью переключателя B_1 подключают штыревую антенну. Входной сигнал снимается с катушки связи и подается на усилитель ВЧ.

Усилитель ВЧ собран на микросхеме MC_1, которая нагружена на двухконтурный полосовой фильтр. Фильтр имеет полосу пропускания 300 кГц, что достигается расстройкой контуров L_4C_5 и L_5C_7 относительно средней частоты диапазона, а также их шунтированием резисторами R_3, R_4. Усиленный сигнал ВЧ снимается с катушки L_6 и подается на смеситель.

Смеситель собраи иа микросхеме MC_2. Нагрузкой смесителя является резонансный контур L_7C_8. Сюда же поступает напряжение с первого гетеродииа, снимаемое с катушки L_{15}.

Первый гетеродин приемника выполнен на микросхеме MC_3 по схеме с индуктивной обратной связью. Контур гетеродина $L_{16}C_{26}C_{27}$ перестраивают в заданном диапазоне с помощью переменного конденсатора C_{26}. На втором траизисторе этой же микросхемы собран второй гетеродин радиоприемника по схеме с емкостной обратной связью. Контур второго гетеродина $L_{17}C_{31}$ настроен на частоту 466 кГц. Напряжение второго гетеродина подается на последний каскад усилителя ПЧ и далее на амплитудный детектор. При приеме радиотелеграфиых посылок передатчика на нагрузке детектора выделяются посылки частотой 1 кГц, которые усиливаются усилителем НЧ и прослушиваются в телефонах.

При работе приемника с другими генераторами второй гетеродин отключают переключателем B_8.

Усилитель ПЧ выполнеи на микросхеме MC_3. Приемник имеет две полосы пропускания: 7,5 кГц при подключении пьезокерами-

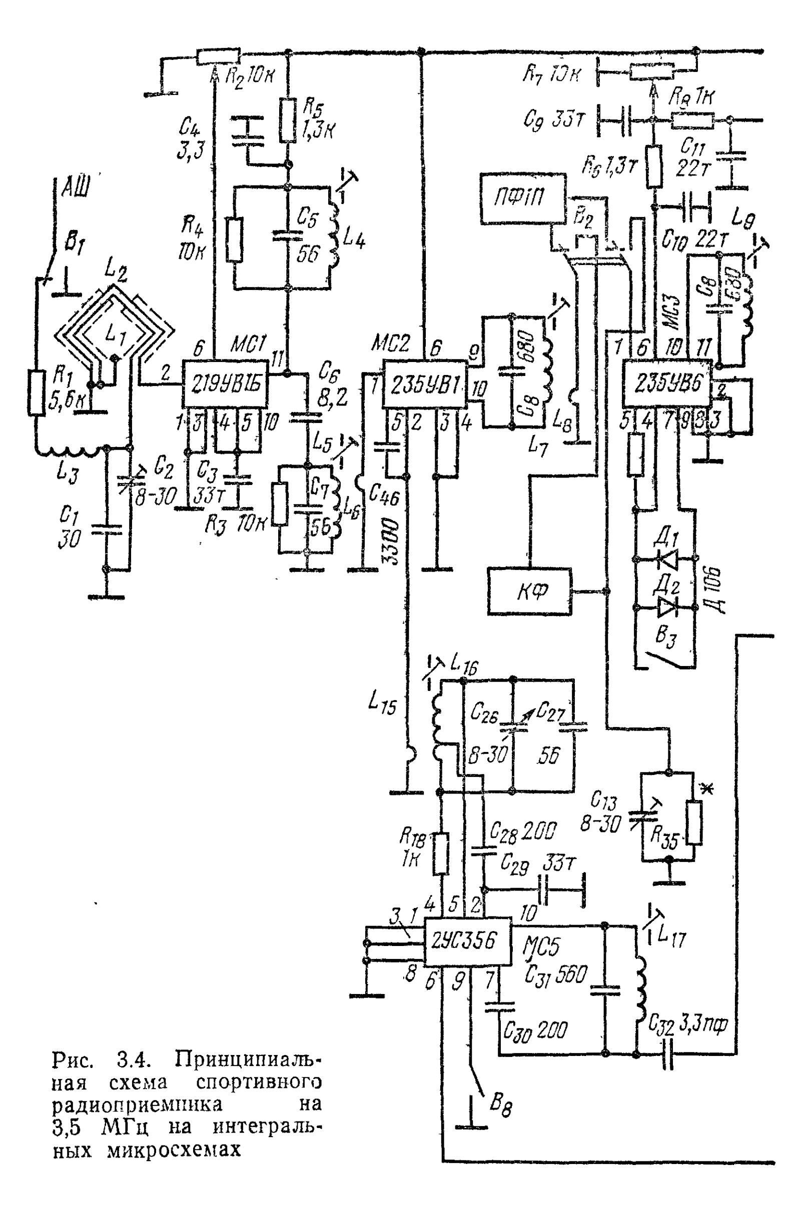
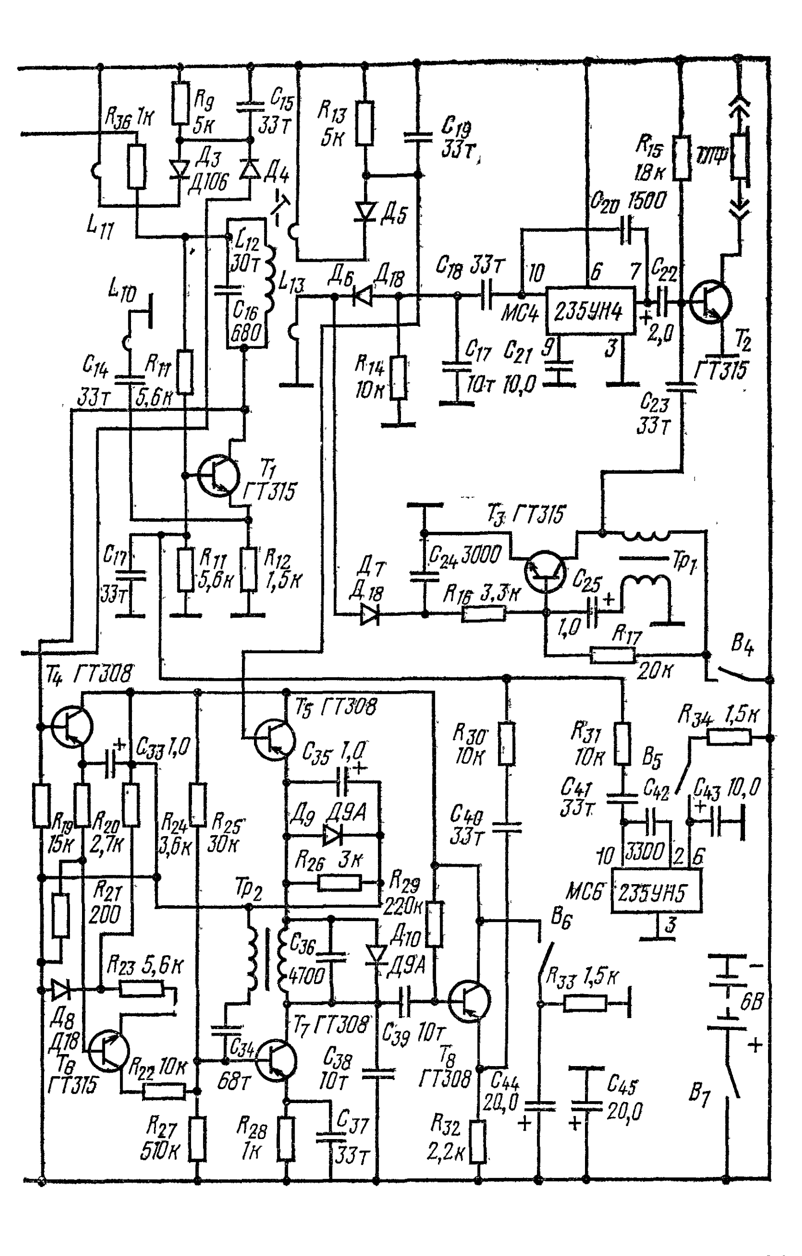


Рис. 3.4. Принципиальная схема спортивного радиоприемника на 3,5 МГц на интегральных микросхемах


R36 1К
R9 5К
C15 33т
R13 5К
C19 33т
Д3 Д106
Д4
Д5
L11
L12 30т
L13
C16 680
Д6
Д18
C18 33т
10
6
7
C20 1500
C22
2,0
R15 1,8к
ТЛФ
МС4
235УН4
9
3
C21 10,0
C17 10т
R14 10к
T2 ГТ315
C23 33т
L10
C14 33т
R11 5,6к
T1 ГТ315
T3 ГТ315
C24 3000
Тр1
Д7 Д18
R16 3,3к
C25 1,0
R17 20к
В4
C17 33т
R11 5,6к
R12 1,5к
T4 ГТ308
T5 ГТ308
C33 1,0
C35 1,0
R19 15к
R20 2,7к
R24 3,6к
R25 30к
Д9 Д9А
R26 3к
R29 220к
R30 10к
R31 10к
В5
R34 1,5к
C41 33т
C42
C43 10,0
C40 33т
10
3300
2
6
МС6
235УН5
3
В6
R21 200
Тр2
C36 4700
Д10 Д9А
R23 5,6к
R33 1,5к
6В
Д8 Д18
T6 ГТ315
R22 10к
C34 68т
T7 ГТ308
C39 10т
C38 10т
T8 ГТ308
C44 20,0
C45 20,0
В7
R27 510к
R28 1к
C37 33т
R32 2,2к

ческого фильтра ПФ1П и 1,5 кГц при подключении кварцевого фильтра КФ. Усиленный сигнал ПЧ снимается с катушки связи L_{10} и поступает на оконечный каскад усилителя ПЧ, собранный на транзисторе T_1 по схеме ОБ. Нагрузкой оконечного каскада усилителя ПЧ служит контур $L_{12}C_{16}$. Напряжение, усиленное оконечным каскадом усилителя, снимается с катушки связи и поступает на амплитудный детектор, собранный на диоде $Д_6$ по обычной схеме.

Предварительный каскад усилителя НЧ собран на микросхеме $МС_4$, оконечный — на транзисторе T_2. Нагрузка усилителя — низкоомные телефоны. Усиление тракта ПЧ регулируют переменным резистором R_7 путем изменения напряжения питания на микросхеме $МС_3$. При поиске «лисы» в ближней зоне переключателем B_3 включают обостритель диаграммы направленности, собранный на диодах $Д_1$, $Д_2$.

Генератор тональной частоты выполнен на микросхеме МС6 и предназначен для тональной модуляции амплитудно-манипулированного сигнала при ближнем поиске, когда пеленгация «лисы» с помощью второго гетеродина затруднена. Детектор на диоде $Д_7$ служит для подачи управляющего напряжения смещения на специальный генератор, являющийся пороговым индикатором уровня сигнала. При напряжении 0,3 В генератор начинает генерировать импульсы с частотой 5—20 Гц, поступающие на базу транзистора оконечного каскада усилителя НЧ и прослушиваемые оператором. Проградуировав положение ручек усиления радиоприемника в определенном масштабе, можно с помощью индикатора оценить уровни приходящего сигнала и примерную дальность до «лисы».

Тон-модулятор с изменяемой частотой выполняет несколько функций: дает возможность хорошо различать на слух уровни сигнала «лисы» при пеленговании, может обострять максимумы и минимумы диаграммы направленности антенны за счет изменения частоты модуляции, расширяет динамический диапазон приемника.

При отсутствии сигнала напряжение на базах транзисторов T_4, T_5 равно нулю; на транзистор T_7 подано только напряжение +1,4 В. Каскад работает как блокинг-генератор. Появление слабой несущей будет отмечено как свист. При увеличении амплитуды сигнала на диоде $Д_5$ более 0,5 В диод открывается, на коллектор T_7 подается растущее напряжение, что приводит к увеличению амплитуды и снижению частоты повторения импульсов. В этом режиме наиболее заметны изменения входного напряжения сигнала, что позволяет использовать его для обострения диаграммы направленности. При увеличении входного напряжения свыше 5 В открывается диод $Д_3$ и через транзистор T_4 начинает закрываться транзистор T_6. При этом возрастает постоянная времени разряда конденсатора C_{34} в цепи базы транзистора T_7 и частота следования импульсов уменьшается. В результате этого расширяется динамический диапазон приемника.

Основные электрические параметры радиоприемника следующие: диапазон частот 3,4—3,7 МГц, чувствительность 3—4 мкВ/м, промежуточная частота 465 кГц, динамический диапазон не менее 60 дБ, глубина регулировки усиления не менее 100 дБ, напряжение питания 6 В, потребляемый ток 18 мА, масса приемника 0,75 кг.

Применение микросхем позволило значительно повысить надежность работы приемника. При равных габаритных размерах

с приемниками подобного класса на дискретных транзисторах в схему данного приемника удалось ввести три дополнительных устройства, существенно облегчающих поиск «лис» в сложных условиях.

Радиоприемник разработан мастерами спорта СССР В. П. Михайловым и А. А. Мельниковым.

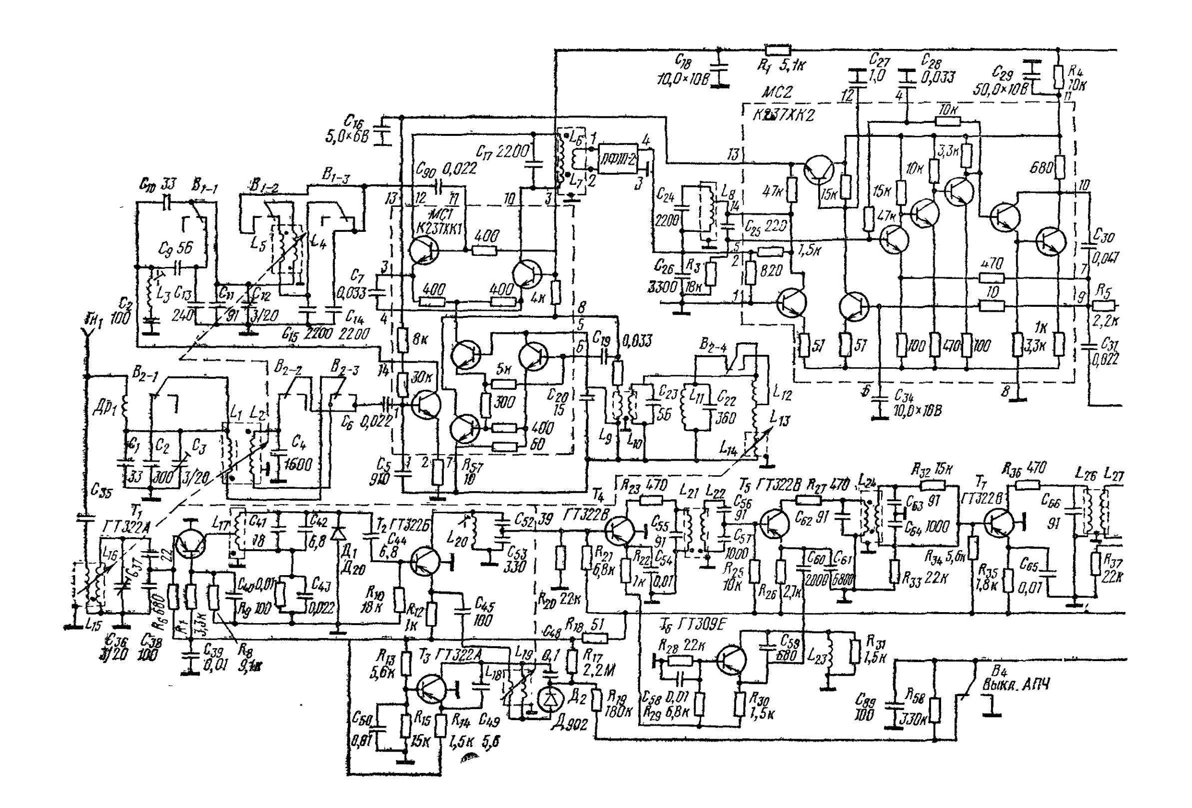
Микросхемы в автомобильных радиоприемниках. Радиоприемник А-271 предназначен для установки в автомобили ВАЗ-2103 «Жигули» и ГАЗ-24 «Волга». Основные технические характеристики: работает в диапазонах ДВ, СВ, УКВ; реальная чувствительность в диапазоне ДВ — 160 мкВ, СВ — 50 мкВ, УКВ — 8 мкВ; селективность по соседнему каналу в диапазонах ДВ и СВ не ниже 34 дБ; полоса эффективно воспроизводимых частот в диапазонах ДВ и СВ 125—4000 Гц; диапазоне УКВ 125—7100 Гц; номинальная выходная мощность 3 ВА, максимальная — 5 ВА; питание от бортсети автомобиля напряжением 13,2 В$\pm$15 % с заземленным минусом; потребляемая мощность не более 10 Вт, габаритные размеры 55$\times$185$\times$184 мм, масса 2,5 кг.

Принципиальная схема радиоприемника приведена на рис. 3.5. Радиоприемник выполнен на трех микросхемах серии К237 и 12 дискретных транзисторах и имеет раздельные тракты для приема станций с амплитудной модуляцией (в ДВ и СВ диапазонах) и с частотой модуляцией (в УКВ диапазоне) и общий усилитель НЧ.

АМ тракт выполнен по супергетеродинной схеме с одним преобразованием частоты. Он содержит усилитель ВЧ, преобразователь, усилитель ПЧ, детектор и усилитель АРУ. На микросхеме MC_1 К237ХК1 выполнены усилитель ВЧ, смеситель и гетеродин. Для повышения селективности по зеркальному каналу, а также уменьшения влияния близких по частоте радиостанций, применены перестраиваемые контура во входной цепи и усилитель ВЧ. Перестройку контуров осуществляют не конденсаторами, как это делают в большинстве радиоприемников, а ферроиндуктором. Эта особенность обусловлена тем, что данный радиоприемник работает от штыревой антенны автомобиля. Антенна вместе с соединительным кабелем имеет емкость 60—90 пФ, что значительно затрудняет использование емкостной настройки из-за уменьшения коэффициента перекрытия по частоте. При перестройке с помощью ферроиндуктора перекрытие не зависит от контурной емкости. В радиоприемнике А-271 применен пятисекционный ферроиндуктор, катушки которого используются следующим образом: L_1, L_2 — для перестройки контура входной цепи: L_4, L_5 — контура усилителя ВЧ; L_4 — контура гетеродина. Перестройка контуров сопряженная, с помощью одной ручки. Предусмотрена возможность фиксированной настройки на две станции в ДВ диапазоне и на одну в СВ диапазоне.

Для обеспечения селективности по соседнему каналу на выходе смесителя включен пьезокерамический фильтр ПФ1П-2, который обеспечивает постоянную полосу пропускания трактов ПЧ около 8 кГц (что ограничивает полосу эффективно воспроизводимых НЧ 4 кГц). Для согласования выхода смесителя со входом фильтра используется трансформаторная связь (катушки L_6, L_7).

На микросхеме MC_2 К237ХК2 выполнены усилитель ПЧ, амплитудный детектор и усилитель АРУ. Для исключения возбуждения широкополосного усилителя микросхемы включен дополнительный



C18 10,0×10В
R1 5,1к
C27 1,0
C28 0,033
C29 50,0×10В
R4 10к
МС2
К237ХК2
C16 5,0×6В
C17 2200
ПФ1П-2
L6
L7
C90 0,022
МС1
К237ХК1
C10 33
B1-1
B1-2
B1-3
C9 56
L5
L4
L8
C24 2200
C25 220
C26 3300
R3 18к
C7 0,033
C2 100
L3
C13 240
C11 91
C12 3/20
C15 2200
C14 2200
Гн1
C30 0,047
R5 2,2к
C31 0,022
B2-1
B2-2
B2-3
B2-4
Др1
C1 33
C2 300
C3 3/20
L1
L2
C4 1600
C6 0,022
C5 910
R57 10
C19 0,033
C20 15
L9
L10
C23 56
L11
C22 360
L12
L13
L14
C34 10,0×10В
C35
T1 ГТ322А
L16
C37
L15
C36 3/20
C38 100
R6 680
R7 3,3к
R8 9,1к
C39 0,01
L17
C41 18
C42 6,8
C40 0,01
R9 100
C43 0,022
Д1 Д20
T2 ГТ322Б
C44 6,8
R10 18к
R12 1к
C45 100
L20
C52 39
C53 330
R20 22к
T4 ГТ322В
R23 470
R21 6,8к
R22 1к
C54 0,01
C55 91
L21
L22
C56 91
C57 1000
T5 ГТ322В
R27 470
R25 10к
R26 2,7к
C60 2000
C61 6800
C62 91
L24
R32 15к
C63 91
C64 1000
R33 22к
R34 5,6к
T7 ГТ322В
R36 470
R35 1,8к
C65 0,01
L26
L27
C66 91
R37 22к
C48
R18 51
R17 2,2М
R19 180к
L19
0,1
Д2
Д902
T3 ГТ322А
R13 5,6к
L18
C50 0,01
R15 15к
R14 1,5к
C49 5,6
T6 ГТ309Е
R28 22к
C58 0,01
R29 6,8к
C59 680
R30 1,5к
L23
R31 1,5к
C89 100
R58 330к
B4
Выкл. АПЧ

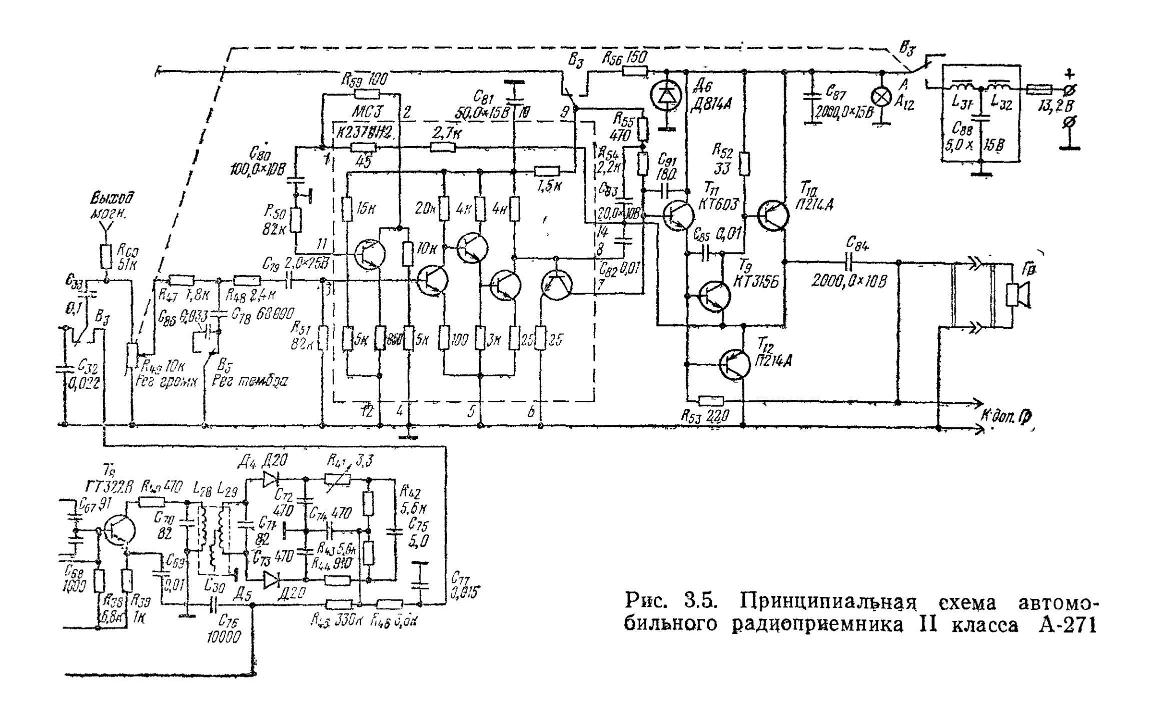


Рис. 3.5. Принципиальная схема автомобильного радиоприемника II класса А-271

контур L_8C_{24}. Этот контур ограничивает полосу пропускания усилителя ПЧ, препятствует проникновению напряжения гетеродина, а также уменьшает уровень шумов усилителя.

Детектор сигнала и АРУ выполнен на транзисторе с нагрузкой в цепи эмиттера. Такой детектор имеет малый коэффициент детектирования (K=0,4—0,7), но большое входное сопротивление. Кроме того, такой детектор не боится перегрузок и имеет более линейную детекторную характеристику (коэффициент нелинейных искажений менее 3 %).

Радиоприемник имеет эффективную систему АРУ, напряжение которой (вывод *13* микросхемы $МС_2$) обеспечивает питание коллекторной и базовой цепей транзистора усилителя ВЧ (вывод *13* микросхемы $МС_1$). Аналогично питается первый каскад усилителя ПЧ. Благодаря большому коэффициенту усиления трактов ВЧ и ПЧ, АРУ начинает действовать при сигнале, лишь незначительно превышающем уровень реальной чувствительности. Так, при изменении входного сигнала от 250 до 5000 мкВ напряжение на входе детектора изменяется не более, чем на 3 дБ. В результате радиоприемник обеспечивает одинаковую громкость звучания различных станций, а также постоянство громкости звучания при изменении напряженности поля во время движения автомобиля. Это максимально упрощает управление приемником.

ЧМ тракт выполнен с двойным преобразованием частоты на восьми дискретных транзисторах типа ГТ322 и пяти диодах. Тракт содержит усилитель ВЧ, два смесителя, два гетеродина, два усилителя ПЧ и частотный детектор.

Усилитель ВЧ выполнен на транзисторе $Т_1$ по схеме ОБ, с настраиваемыми контурами во входной цепи и в нагрузке, что обеспечивает высокую селективность приемника. Первый смеситель выполнен на транзисторе $Т_2$, гетеродин — на транзисторе $Т_3$. Напряжение сигнала подается на базу, напряжение гетеродина — на эмиттер $Т_2$. Напряжение первой ПЧ выделяется контуром $L_{20}C_{52}C_{53}$. Гетеродин выполнен по емкостной трехточечной схеме. Частоту настройки гетеродина изменяют вращением катушки L_{19}. Предусмотрена фиксированная настройка на две станции. Для обеспечения автоматической подстройки частоты в УКВ диапазоне в контур гетеродина включен варикап $Д_2$ типа Д902, обеспечивающий изменение емкости контура в небольших пределах. Управляющее напряжение на варикап подается через переключатель $В_4$ с частотного детектора. Для ограничения сигнала при большом его уровне в нагрузке усилителя ВЧ применен диод $Д_1$ типа Д20. Усилитель первой ПЧ выполнен на транзисторе $Т_4$ по схеме ОЭ. Нагрузка каскада — двухконтурный полосовой фильтр $L_{21}C_{55}L_{22}$ $C_{56}C_{57}$. Второй смеситель выполнен на транзисторе $Т_5$, гетеродин—на транзисторе $Т_6$. Напряжение второй ПЧ выделяется с помощью фильтра $L_{24}C_{62}C_{63}C_{64}$. Усиление второй ПЧ осуществляется двумя каскадами на транзисторах $Т_7$ и $Т_8$. Нагрузкой последнего каскада являются контуры $L_{28}C_{70}L_{29}C_{71}L_{30}$ частотного детектора, выполненного по схеме детектора отношений. Напряжение НЧ с фильтра через переключатель $В_3$ подается на усилитель НЧ.

Усилитель НЧ выполнен на микросхеме $МС_3$ К237УН2 и четырех транзисторах $Т_9$—$Т_{12}$ по бестрансформаторной схеме. На микросхеме осуществляется предварительное усиление сигнала, на транзисторах — усиление мощности. Важная особенность данного

усилителя — наличие глубоких обратных отрицательных связей почти во всех каскадах. Например, напряжение с выхода усилителя НЧ подается в микросхему MC_3 (вход *1*) для создания отрицательной обратной связи около 30 дБ, что обеспечивает высокое качество звучания приемника при номинальной мощности (нелинейные искажения менее 1%). При такой глубокой обратной связи отсутствуют искажения типа «ступенька», которые характерны для оконечных каскадов, работающих в режиме В.

Частотная характеристика усилителя имеет полосу пропускания несколько десятков килогерц. Для уменьшения уровня шумов и повышения устойчивости приняты меры по сужению частотного диапазона усилителя НЧ примерно до 5 кГц (цепь R_{47}, C_{78}). Ручную регулировку громкости на 50 дБ производят переменным резистором R_{49}. Регулировка полосы пропускания в радиоприемнике не предусмотрена. Тембр регулируют переключателем B_5 шунтирующей цепи C_{78}, C_{86}.

В приемнике применена динамическая головка 4ГД8Е, которая специально разработана для применения в бестрансформаторных усилителях НЧ. Все это значительно повысило качество звучания радиоприемника А-271 по сравнению с выпускавшимся ранее радиоприемником АТ-66. Применение микросхем позволило уменьшить объем радиоприемника в 1,3, а массу — в 1,5 раза.

3.3. МИКРОСХЕМЫ В ПОРТАТИВНЫХ МАГНИТОФОНАХ

Возможности применения микросхем в магнитофонах проиллюстрируем на примере портативного кассетного магнитофона. Он рассчитан на запись и воспроизведение речевых и музыкальных программ. Предусмотрена запись с микрофона, от звукоснимателя или с трансляционной линии. Скорость движения ленты 4,76 см/с, коэффициент детонации не более 0,6 %. Запись производится по двум дорожкам на кассеты типа С-60 (ширина ленты 3,81 мм, толщина 18 мкм, длина 90 м). Длительность звучания 2×30 мин. Частотный диапазон канала запись-воспроизведение 60—6300 Гц при неравномерности частотной характеристики не более 6 дБ, относительный уровень шума ниже 42 дБ. Выходная мощность 0,3 В·А при коэффициенте нелинейных искажений 5%. В магнитофоне есть линейный выход, на котором обеспечивается напряжение 300 мВ при коэффициенте нелинейных искажений 0,7 %. Питается магнитофон от шести элементов 343 или от сети через стабилизированный выпрямитель напряжением 9 В.

Принципиальная схема магнитофона представлена на рис. 3.6. Магнитофон состоит из универсального усилителя записи и воспроизведения на MC_1, оконечного усилителя записи и выпрямителя для индикатора на MC_2, генератора тока стирания и подмагничивания и стабилизатора напряжения на MC_3. Усилитель НЧ — на MC_4 и двух транзисторах T_1 и T_2. Работа основных трактов подробно рассмотрена в § 2.4.

В режиме «Воспроизведение» сигнал снимается с универсальной головки $MГ_1$ и через переключатель B_1 и конденсатор C_2 подается на вход *14* микросхемы MC_1, усиливается шестикаскадным усилителем и с вывода *5* через конденсатор C_{10}, резисторы R_{12}, R_{13} и цепь C_{26}, R_{22} попадает на вход *3* микросхемы MC_4 предва-

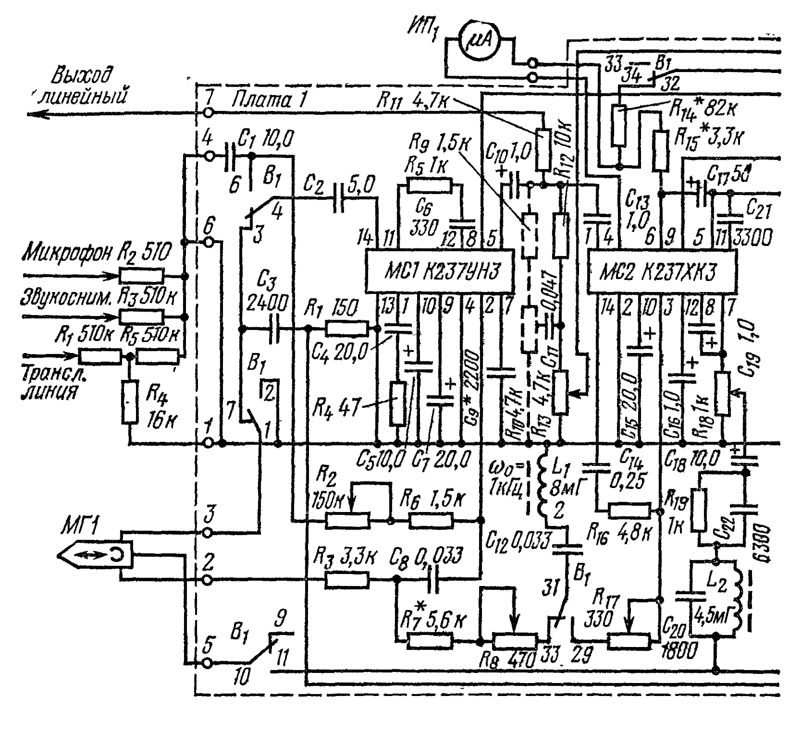
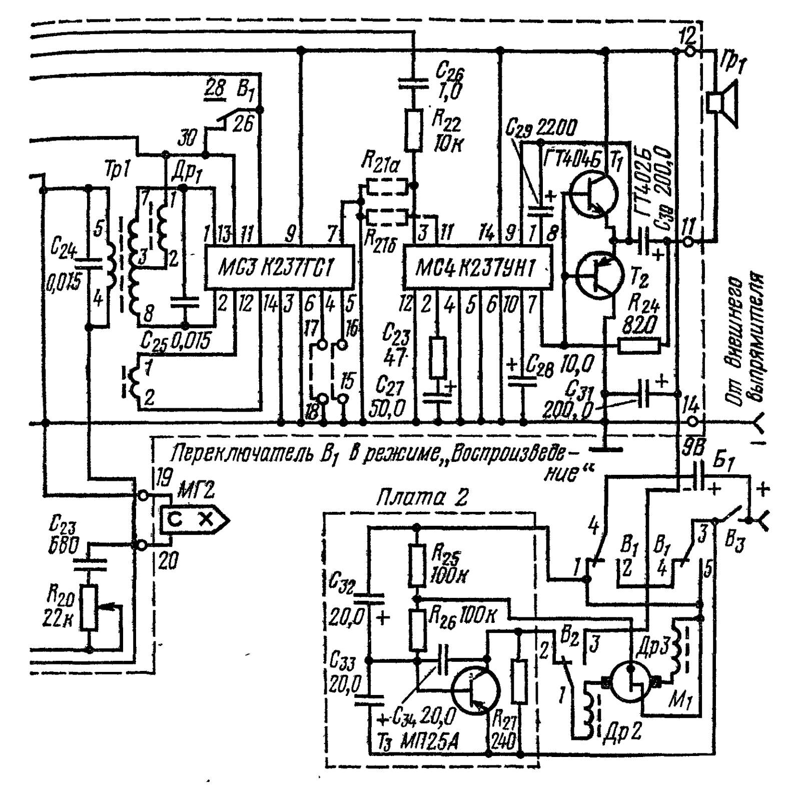


Рис. 3.6. Принципиальная схема магнитофона на микросхемах серии К237

рительного усилителя НЧ, а затем — на оконечный каскад на транзисторах T_1 и T_2.

Оптимальная АЧХ усилителя воспроизведения задается цепями R_5, C_6, R_4, C_4, R_3, R_7, C_8, R_8, L_1, C_{12}. При этом подъем нижних частот достигает 22, верхних — 15 дБ. Подъем высоких частот устанавливают резистором R_8, тембр звучания — переменным резистором R_{10}. Регулировка громкости воспроизведения осуществляется переменным резистором R_{13}. Коррекция частотной характеристики усилителя НЧ осуществляется цепями C_{26}, R_{22}, C_{23}, R_{27}.

В режиме «Запись» сигнал поступает через один из входов магнитофона и далее через конденсатор C_1, переключатель B_1, конденсатор C_2 на выход *14* микросхемы MC_1, на которой выполнен предварительный усилитель записи. Затем сигнал через конденсаторы C_{10} и C_{13} подается на оконечный усилитель записи на MC_2. Усиленный сигнал с выхода *7* микросхемы поступает через цепи R_{18}, C_{18}, R_{19}, C_{22}, L_2, C_{20} на записывающую головку $MГ_1$.



Одновременно на эту же головку подается ток подмагничивания с выводов *4* и *5* трансформатора $Тр_1$ генератора подмагничивания и стирания. (Магнитная головка стирания $МГ_2$ подключена параллельно к этим же выводам трансформатора.) Установку тока записи производят переменным резистором R_{18}, уровня записи — резистором R_2. Ток подмагничивания регулируют резистором R_{20}. Подъем уровня нижних частот осуществляется цепью C_{14}, R_{16} и может изменяться на 6 дБ переменным резистором R_{17}, подъем уровня высоких частот — цепью L_1, C_{12}.

Стабилизатор частоты вращения двигателя представляет собой ключ на транзисторе $Т_3$, регулирующий ток, протекающий через обмотки электродвигателя $М_1$, в зависимости от положения контактов центробежного регулятора. Для уменьшения уровня помех от двигателя использованы дроссели $Др_2$, $Др_3$ и конденсаторы C_{32}, C_{33} и C_{34}. Индикатор $ИП_1$ в режиме записи показывает уровень сигнала, в режиме воспроизведения — напряжение питания.

Глава четвертая

ЦИФРОВЫЕ МИКРОСХЕМЫ И ТИПОВЫЕ ФУНКЦИОНАЛЬНЫЕ УЗЛЫ

4.1. ПАРАМЕТРЫ ЦИФРОВЫХ МИКРОСХЕМ

Цифровые микросхемы предназначены для преобразования и обработки сигналов, изменяющихся по закону дискретной, например двоичной, функции. Они применяются для построения цифровых вычислительных машин, а также цифровых узлов измерительных приборов, аппаратуры автоматического управления, связи и т. д.

По функциональному назначению цифровые микросхемы подразделяются на подгруппы логических микросхем, триггеров, элементов арифметических и дискретных устройств и др. Внутри каждой подгруппы по функциональному признаку микросхемы подразделяют на виды. Сведения о подгруппе и виде микросхемы содержатся в ее условном обозначении (см. Приложение).

Цифровые микросхемы выпускают сериями. В состав каждой серии входят микросхемы, имеющие единое конструктивно-технологическое исполнение, но относящиеся к различным подгруппам и видам. В серии может быть также несколько микросхем одного вида, различающихся, например, числом входов или нагрузочной способностью. Чем шире функциональный состав серии, тем в большей степени она обеспечивает выполнение требований к микроэлектронной аппаратуре в отношении компактности, надежности и экономичности, поскольку применение микросхем одной серии исключает необходимость в дополнительных, например согласующих, устройствах.

Большинство цифровых микросхем и все те, о которых будет идти речь в этой книге, относятся к потенциальным микросхемам:

Таблица 4.1

Вид логики	Полярность напряжения питания	
	Положительная	Отрицательная
Положительная	1, 0, 0В	0В, 1, 0
Отрицательная	0, 1, 0В	0В, 0, 1

Примечание. Состояния сигнала показаны относительно уровня нулевого потенциала.

сигнал на их входе и выходе представляется высоким и низким уровнем напряжения. Указанным двум состояниям сигнала ставятся в соответствие логические значения 1 и 0. В зависимости от кодирования состояния двоичного сигнала различают положительную и отрицательную логику (табл. 4.1).

Логические операции, выполняемые микросхемами, обычно указывают для положительной логики. Однако есть и исключения из этого правила, они в тексте будут оговорены.

Длительность потенциального сигнала определяется сменой информации: например, длительность сигнала на выходе микросхемы определяется временным интервалом между двумя входными сигналами. Иногда применительно к потенциальным микросхемам говорят, что они управляются положительными или отрицательными импульсами. В таких случаях речь идет о том, что для изменения состояния микросхемы необходимо на заданное время изменить уровень входного сигнала с 1 на 0 (отрицательный импульс) либо с 0 на 1 (положительный импульс).

Свойства цифровых микросхем характеризуют системой электрических параметров, которые для удобства рассмотрения разделим на статические и динамические.

Статические параметры характеризуют микросхему в статическом режиме. К ним относятся:

напряжение источника питания $U_{и.п}$; входное $U^0_{вх}$ и выходное $U^0_{вых}$ напряжения логического 0; входное $U^1_{вх}$ и выходное $U^1_{вых}$ напряжения логической 1; входной $I^0_{вх}$, $I^1_{вх}$ и выходной $I^0_{вых}$, $I^1_{вых}$ токи логического 0 и логической 1;

коэффициент разветвления по выходу $K_{раз}$, определяющий число входов микросхем — нагрузок, которые можно одновременно подключить к выходу данной микросхемы; в этом смысле часто употребляют термин «нагрузочная способность» микросхемы;

коэффициент объединения по входу $K_{об}$, определяющий число входов микросхемы, по которым реализуется логическая функция;

допустимое напряжение статической помехи $U_{п}$;

средняя потребляемая мощность $P_{пот,ср}$.

Последние два параметра нуждаются в кратком пояснении.

Допустимое напряжение статической помехи характеризует статическую помехоустойчивость микросхемы, т. е. ее способность противостоять воздействию мешающего сигнала, длительность которого значительно превосходит время переключения микросхемы. Такая помеха и названа статической. Напряжение допустимой статической помехи обычно определяется как разность выходного и входного напряжений, соответствующих уровню логической 1 либо уровню логического 0 (в расчет принимается наименьшее значение $U_{п}$): $U^1_{п}=U^1_{вых}-U^1_{вх}$; $U^0_{п}=U^0_{вх}-U^0_{вых}$.

Средняя потребляемая мощность определяется выражением

$$P_{пот.ср}=(P^0_{пот}+P^1_{пот})/2,$$

где $P_{пот}$, $P^1_{пот}$ — потребляемая микросхемой мощность в состоянии соответственно 0 и 1 на выходе.

Общепринятое усреднение потребляемой мощности оправдано тем, что обычно во время работы в составе цифрового устройства логические микросхемы половину времени находятся в открытом состоянии, а другую половину времени — в закрытом.

Средняя потребляемая мощность тесно связана с быстродействием микросхемы (ее временем переключения или рабочей частотой

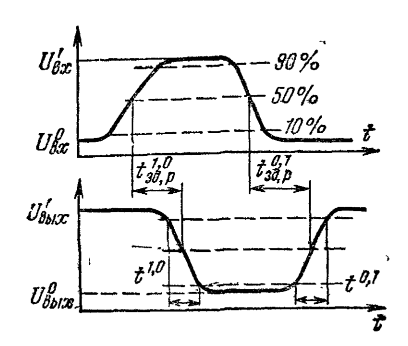


Рис. 4.1. Временные диаграммы напряжений на входе и выходе логической микросхемы

переключения): чем больше средняя потребляемая мощность, тем с большей частотой может переключаться микросхема.

Для многих типов микросхем характерно заметное увеличение потребляемой мощности с ростом частоты переключения, что связано с увеличением потребления мощности в процессе переключения по сравнению со статическим режимом. Учитывая это, следует при расчетах реального энергопотребления цифрового устройства ориентироваться на мощность, потребляемую микросхемами в режиме переключения с заданной частотой, т. е. на мощность, потребляемую в динамическом режиме.

Динамические параметры характеризуют свойства микросхемы в режиме переключения. В основном это временные параметры микросхемы:

время перехода из состояния логического 0 в состояние логической 1 $t^{0,1}$;

время задержки распространения сигнала при выключении микросхемы $t^{0,1}_{зд,\,р}$;

время перехода из состояния логической 1 в состояние логического 0 $t^{1,0}$;

время задержки распространения сигнала при включении микросхемы $t^{1,0}_{зд,\,р}$;

среднее время задержки распространения сигнала $t_{зд,р,ср}$.

Динамические параметры определяют при сравнении сигналов на входе и выходе логического элемента. На рис. 4.1 приведены временные диаграммы входного и выходного сигналов и показаны уровни отсчета, относительно которых определяют динамические параметры.

Среднее время задержки служит усредненным параметром быстродействия и определяется как полусумма задержек $t^{0,1}_{зд,\,р}$ и $t^{1,0}_{зд,\,р}$. Этот параметр часто является основным при расчете рабочей частоты сложных логических устройств.

Среднее время задержки зависит от многих факторов: принципа построения логических элементов, наличия или отсутствия режима насыщения у входящих в схему транзисторов, величины переключающих токов и т. д. Кроме того, на среднее время задержки оказывают существенное влияние и условия работы микросхемы: температура окружающей среды, изменения питающих напряжений, емкость нагрузки и т. д.

Стремление обеспечить высокую надежность аппаратуры заставляет принимать в расчет те значения параметров логических

элементов, в том числе и среднего времени задержки, которые соответствуют наихудшим условиям их работы.

При использовании в расчетах справочных данных необходимо обращать внимание на то, для каких условий приведены эти данные и при необходимости перерассчитывать параметры с учетом реальных условий работы микросхем.

Например, расчеты, уточняющие среднее время задержки, можно производить с помощью коэффициентов, отражающих влияние на значение среднего времени задержки температуры α_θ и емкости нагрузки K_C:

Область недопустимых импульсов помех

Максимально допустимое напряжение статической помехи

Рис. 4.2. Характеристика динамической помехоустойчивости логической микросхемы

$$t_{\text{зд, р, ср (при } T^\circ_2)} = t_{\text{зд, р, ср (при } T^\circ_1)} + \alpha_\theta (T^\circ_2 - T^\circ_1),$$

$$t_{\text{зд, р, ср (при } C_{\text{н2}})} = t_{\text{зд, р, ср (при } C_{\text{н1}})} + K_C (C_{\text{н2}} - C_{\text{н1}}).$$

При этом предполагается линейная зависимость среднего времени задержки от указанных факторов.

К числу динамических параметров следует отнести также динамическую помехоустойчивость, характеризующую способность микросхемы противостоять воздействию импульсной помехи, длительность которой соизмерима со средним временем задержки передачи сигнала через микросхему.

Количественно динамическая помехоустойчивость определяется амплитудой и длительностью импульса помехи, но чаще с помощью характеристики (рис. 4.2), отражающей зависимость допустимой амплитуды импульса помехи от длительности этого импульса. Из рисунка видно, что по мере увеличения длительности импульса помехи допустимая амплитуда помехи снижается до уровня максимально-допустимого напряжения статической помехи.

Заметим, что указанные параметры широко используют для характеристики как микросхемы в целом, так и отдельных ее элементов: логических элементов, триггеров и др.

Эксплуатационные параметры характеризуют работоспособность интегральных микросхем в условиях воздействия окружающей среды. К ним относятся: диапазон рабочих температур, допустимые механические нагрузки (вибрации, удары, линейные ускорения), границы допустимого изменения атмосферного давления, наибольшая влажность и некоторые другие.

4.2. ЛОГИЧЕСКИЕ МИКРОСХЕМЫ

Логические микросхемы выполняют операции конъюнкции (И), дизъюнкции (ИЛИ), инверсии (НЕ), более сложные логические операции: И — НЕ, ИЛИ — НЕ, И — ИЛИ — НЕ и др. Логическая

микросхема как функциональный узел может состоять из нескольких логических элементов, каждый из которых выполняет одну-две или более из перечисленных логических операций и является функционально автономным, т. е. может использоваться независимо от других логических элементов микросхемы. Конструктивно логические элементы объединены единой подложкой и корпусом и, как правило, имеют общие выводы для подключения источника питания.

В табл. 4.2 приведены условные обозначения и таблицы истинности некоторых логических элементов. Таблицы истинности показывают, каким будет сигнал на выходе (0 или 1) при той или иной комбинации сигналов на входе. В табл. 4.2 приведены логические элементы с двумя входами. Число входов может быть и бо́льшим. При создании какого-либо устройства могут понадобиться логические элементы с разным числом входов. Поэтому в состав серий нередко включают микросхемы, которые содержат логические элементы на 2, 3, 4, 6, 8 входов. Поскольку микросхемы выпускают в корпусах с ограниченным числом выводов, например корпус К201.14—1 имеет 14 выводов, то и логических элементов, размещаемых в таком корпусе, будет тем меньше, чем больше входов у каждого из них. Например, серия К155, некоторая часть микросхем которой выпускается в указанном выше корпусе, включает следующий ряд логических микросхем: К155ЛА1 — два четырехвходовых, К155ЛА2 — один восьмивходовый, К155ЛА3 — четыре двухвходовых, К155ЛА4 — три трехвходовых логических элемента.

Таблица 4.2

Логическая операция	Обозначение логического элемента	Таблица истинности	Логическая операция	Обозначение логического элемента	Таблица истинности
И	x_1, x_2 — & — Y	x_1 x_2 | Y 1 1 | 1 0 1 | 0 1 0 | 0 0 0 | 0	И—НЕ	x_1, x_2 — & —o Y	x_1 x_2 | Y 1 1 | 0 0 1 | 1 1 0 | 1 0 0 | 1
ИЛИ	x_1, x_2 — 1 — Y	x_1 x_2 | Y 1 1 | 1 0 1 | 1 1 0 | 1 0 0 | 0	ИЛИ—НЕ	x_1, x_2 — 1 —o Y	x_1 x_2 | Y 1 1 | 0 0 1 | 0 1 0 | 0 0 0 | 1
НЕ	x — 1 —o Y	x | Y 1 | 0 0 | 1	И—ИЛИ—НЕ	x_1, x_2 — &; x_3, x_4 — &; 1 —o Y	x_1x_2 | x_3x_4 | Y 1 | 1 | 0 0 | 1 | 0 1 | 0 | 0 0 | 0 | 1

Разработка каждой серии цифровых микросхем начинается с базового логического элемента. Так называют элемент, который лежит в основе всех микросхем серии: и логических, и триггеров, и счетчиков и т. д. Как правило, базовые логические элементы выполняют операции И — НЕ либо ИЛИ — НЕ. Принцип построения, способ управления его работой, выполняемая им логическая операция, напряжение питания и другие параметры базового элемента являются определяющими для всех микросхем серии.

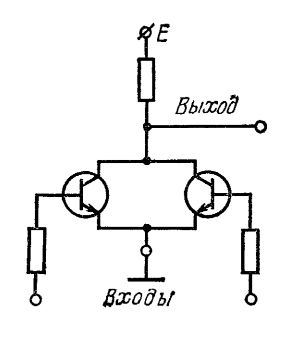


Рис. 4.3. Базовый элемент РТЛ

По принципу построения базовых логических элементов цифровые микросхемы подразделяют на следующие типы: резистивно-транзисторной логики (РТЛ); диодно-транзисторной логики (ДТЛ); транзисторно-транзисторной логики (ТТЛ) и транзисторно-транзисторной логики с диодами Шотки (ТТЛШ); транзисторной логики с эмиттерными связями (ЭСЛ); транзисторной логики с непосредственными связями (НСТЛ).

Разнообразие типов базовых элементов объясняется тем, что каждый из них имеет свои достоинства и свою область применения. Некоторые из перечисленных типов элементов: РТЛ, ДТЛ, ЭСЛ, перешли в цифровую микроэлектронику, сохранившись практически в том же виде, какими они были в цифровых устройствах на навесных компонентах. Элементы ТТЛ, НСТЛ на МДП-транзисторах появились сразу в микроэлектронном исполнении. В настоящее время наблюдается интенсивное развитие серий микросхем, построенных на принципах ТТЛ, НСТЛ, ЭСЛ и вытеснение ими микросхем РТЛ и ДТЛ. Однако пока мы имеем широкую номенклатуру выпускаемых микросхем всех типов, что и принято во внимание при изложении материала.

Базовый элемент РТЛ представлен на рис. 4.3. Он выполняет логическую операцию ИЛИ — НЕ. Управление его работой осуществляется подачей сигналов в базовые цепи транзисторов: присутствие сигнала 1 хотя бы на одном входе приводит к открыванию соответствующего транзистора и обеспечению состояния 0 на выходе элемента.

К выходу логического элемента можно подключить несколько входов таких же элементов. Для выравнивания входных токов элементов-нагрузок в базовые цепи транзисторов включены резисторы.

Базовые элементы ДТЛ строятся на основе диодной логической схемы и транзисторного инвертора (рис. 4.4). Элемент выполняет операцию И — НЕ: для перевода элемента в состояние 0 на выходе необходимы сигналы 1 на всех входах.

Число различных вариантов построения элементов ДТЛ велико. Мы ограничимся рассмотрением тех из них, которые получили наиболее широкое распространение. Элемент, схема которого представлена на рис. 4.4,*а*, является базовым для микросхем серии 217. Он содержит несколько входных диодов, которые вместе с резистором R_1 служат для выполнения логической операции И, и выходной

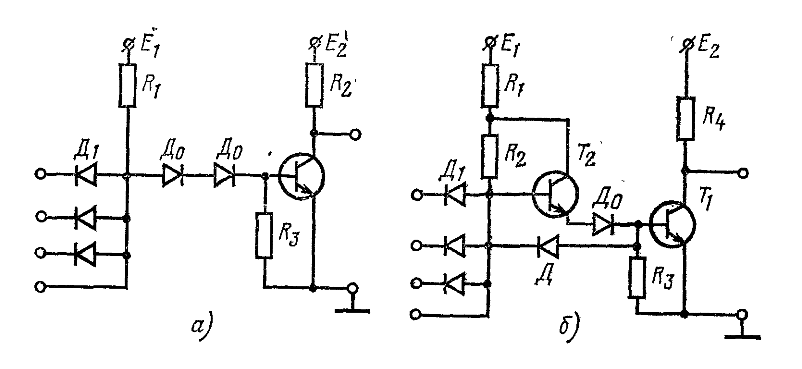


Рис. 4.4. Базовые элементы ДТЛ:
а — со смещающими диодами; *б* — с дополнительным транзистором

инвертор. Два диода $Д_0$ в цепи базы транзистора, часто называемые смещающими, предназначены для увеличения порога срабатывания инвертора. Нередко предусматривается возможность подключения ко входу дополнительной диодной сборки для расширения логических возможностей элемента по выполнению операции И.

Работает элемент следующим образом. При наличии хотя бы на одном входе сигнала 0 соответствующий диод открыт и ток от источника E_1 через резистор R_1 и открытый диод $Д_1$ поступает в выходную цепь предыдущего элемента. При этом транзистор оказывается закрытым, и на выходе элемента напряжение имеет высокий уровень, т. е. уровень 1.

Если на все входы поданы сигналы с уровнем 1, входные диоды закрыты, и ток от источника E_1 поступает в базу транзистора. Он открывается и входит в режим насыщения, при этом выходное напряжение уменьшается до уровня 0.

Выключается транзистор обратным током базы, протекающим через диоды $Д_0$, представляющие некоторое время малое сопротивление обратному току, диод $Д_1$ и выход открытого транзистора предыдущего элемента. Время восстановления диодов $Д_0$ должно быть больше времени рассасывания накопленного в транзисторе T заряда: в противном случае диоды $Д_0$ закроются, и процесс выключения транзистора существенно замедлится.

В варианте ДТЛ элемента, показанном на рис. 4.4,*б* (базовый элемент для микросхем серий 109, 121, 156 и др.), вместо одного из смещающих диодов используется транзистор T_2, усиливающий ток, включающий выходной транзистор T_1. В результате использования дополнительного транзистора удается уменьшить требуемое значение напряжения E_1 до 5 В и снизить требования к усилению выходного транзистора, что способствует увеличению выхода годных схем при их изготовлении.

Другая особенность элемента — наличие диода между базой выходного транзистора и входными диодами. Этот диод, называемый ускоряющим, постоянно закрыт и играет роль конденсатора. Емко-

стью конденсатора является емкость электронно-дырочного перехода этого диода. Благодаря ей ускоряется включение выходного транзистора и его выключение, так как на этапе включения емкость способствует более быстрому пропусканию тока в базу транзистора, а при выключении создает дополнительный выключающий ток за счет накопленного ею заряда.

Существенный недостаток рассмотренных элементов заключается в том, что они имеют большое выходное сопротивление в закрытом состоянии, поскольку коллекторное сопротивление выходного транзистора составляет обычно тысячи ом. Это уменьшает ток, отдаваемый в нагрузку, и, как следствие, увеличивает время заряда емкости на выходе элемента.

Базовые элементы ТТЛ строят по тому же принципу, что и элементы ДТЛ, но вместо диодной сборки применяют многоэмиттерный транзистор, называемый так потому, что у него в базе сформировано несколько (обычно от 2 до 8) эмиттерных областей. Обычно ТТЛ элементы имеют сложный инвертор. Один из типичных вариантов построения элементов рассматриваемого типа приведен на рис. 4.5,*а*, где показан элемент с возможностью расширения по ИЛИ. Эта возможность реализуется при подключении расширителя (рис. 4.5,*б*).

Элемент ТТЛ работает следующим образом. Когда на все входы многоэмиттерного транзистора T_1 (рис. 4.5,*а*) поданы сигналы 1 все эмиттерные переходы входного транзистора закрыты, и ток от источника через резистор R_1 и открытый коллекторный переход транзистора T_1 поступает в базу транзистора T_2 и открывает его до насыщения. При этом открывается до насыщения и транзистор T_4, обеспечивая низкий уровень выходного напряжения. Транзистор T_3 в это время закрыт, поскольку напряжение на коллекторе открытого транзистора T_2 мало. Диод *Д* служит для повышения порога открывания транзистора T_3.

При наличии хотя бы на одном входе сигнала 0 открывается соответствующий эмиттерный переход входного транзистора, и ток от источника через резистор R_1 и открытый эмиттерный переход

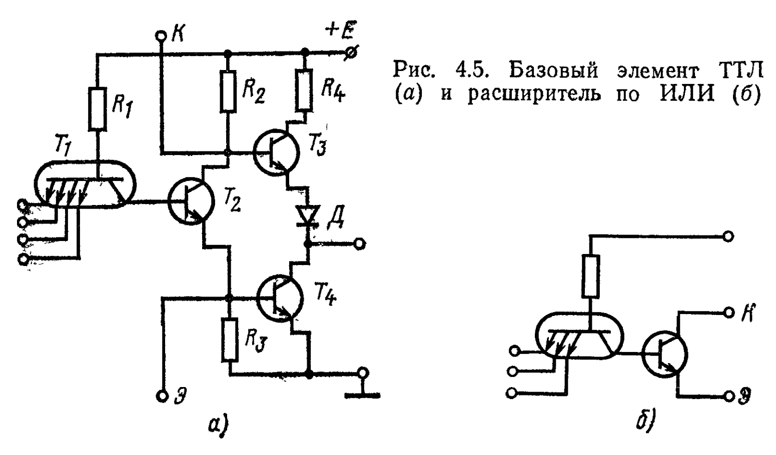


Рис. 4.5. Базовый элемент ТТЛ (*а*) и расширитель по ИЛИ (*б*)

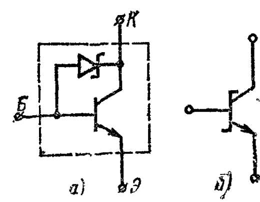


Рис. 4.6. Транзистор с диодом Шотки (*а*) и его условное обозначение (*б*)

поступает в выходную цепь источника сигнала, т. е. выходит из рассматриваемого элемента. Транзисторы T_2 и T_4 закрываются, а транзистор T_3 открывается. На выходе обеспечивается уровень 1. Таким образом, рассмотренный элемент ТТЛ выполняет логическую операцию И — НЕ. Для ограничения тока через открытый транзистор T_3 при коротком замыкании выхода элемента включен резистор R_4.

Благодаря применению сложного инвертора элемент имеет малое выходное сопротивление как в состоянии 0, так и в состоянии 1. Это позволяет увеличить ток, отдаваемый в нагрузку, т. е. повысить нагрузочную способность, а также ускорить процессы заряда и разряда емкости нагрузки.

В состав некоторых серий цифровых микросхем ТТЛ входят логические элементы без коллекторной нагрузки выходного транзистора — элементы с «открытым» коллектором. Они предназначены для работы с внешней нагрузкой в виде индикаторных приборов, реле и т. д.

В последние годы наряду с микросхемами ТТЛ, построенными на рассмотренных элементах, выпускают микросхемы ТТЛШ. Эти микросхемы построены по тем же схемотехническим принципам, что и ТТЛ, но вместо обычного транзистора в них использован транзистор с диодом Шотки (рис. 4.6), включенным параллельно коллекторному переходу. Диод Шотки, открываясь при напряжении 0,2—0,3 В, фиксирует этот уровень напряжения на коллекторном переходе, не позволяя переходу открыться, а транзистору войти в режим насыщения. Поэтому уменьшается время выключения логического элемента.

Для иллюстрации достоинств элементов ТТЛШ приведем два параметра одинаковых по схеме элементов, один из которых ТТЛ и относится к серии 130, а другой ТТЛШ и относится к серии 530.

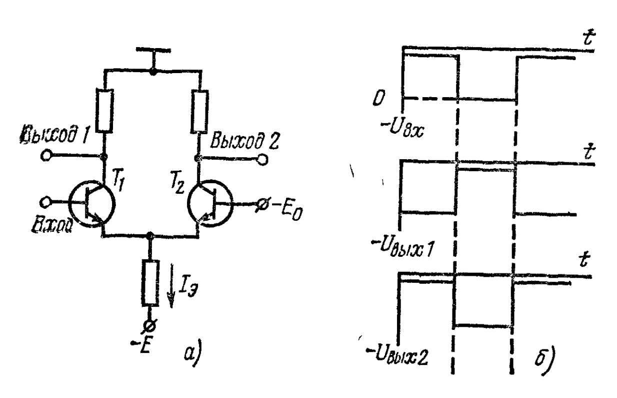


Рис. 4.7. Транзисторный переключатель тока:
а — принципиальная схема; *б* — временные диаграммы

Первый характеризуется средней задержкой 11 нс при потребляемой мощности 44 мВт, второй — 5 нс при 19 мВт (см. табл. 4.14).

Базовый элемент ЭСЛ построен на основе транзисторного переключателя тока. На рис. 4.7 приведены схема переключателя тока и временные диаграммы, иллюстрирующие его работу.

Переключатель тока состоит из двух транзисторов, эмиттеры которых объединены и подключены к генератору тока. На базу одного из транзисторов T_1 подают напряжение входного сигнала, а на базу другого T_2 — отрицательное опорное напряжение — E_0, уровень которого выбирают между уровнями логического 0 и логической 1. Поэтому при наличии на входе элемента уровня логической 1 транзистор T_1 открыт, а транзистор T_2 закрыт. Ток $I_э$ протекает через открытый транзистор и создает на его коллекторном резисторе отрицательное падение напряжения высокого уровня, т. е. уровня логического 0. При этом на коллекторе закрытого транзистора напряжение практически отсутствует, что соответствует уровню логической 1. При изменении уровня входного напряжения транзистор T_1 переходит в закрытое состояние, а транзистор T_2 — в открытое. Таким образом, переключается цепь для тока $I_э$. При этом изменяются и уровни напряжения на выходах.

На рис. 4.8 приведена типичная схема базового логического элемента ЭСЛ. Элемент выполняет одновременно две логические операции: ИЛИ — НЕ по выходу *1* и ИЛИ по выходу *2*. Эмиттерные повторители обеспечивают совместимость элементов по входным и выходным уровням напряжения, а также уменьшают выходное сопротивление элемента в целях повышения его быстродействия и нагрузочной способности. Элемент допускает увеличение числа входов при подключении параллельно входным транзисторам расширителя. Обычно в состав логических элементов входит и источник опорного напряжения (на схеме обведен пунктирной линией).

Особенность ЭСЛ элементов в некоторых сериях — отсутствие нагрузки в эмиттерных повторителях (предусматривается ее подключение извне).

В ряде серий элементы ЭСЛ построены на базе двухуровневой схемы переключения тока [10].

Базовые элементы НСТЛ состоят из ключевых схем на МДП-транзисторах с индуцированным каналом. Вариант логического

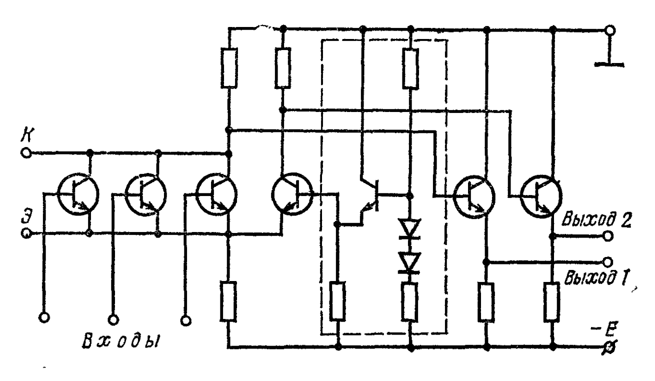


Рис. 4.8. Базовый элемент ЭСЛ

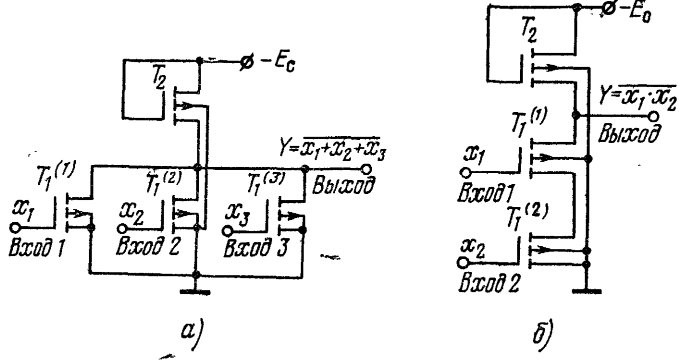


Рис. 4.9. Базовые элементы НСТЛ на p-МДП-транзисторе
а — ИЛИ — НЕ; *б* — И — НЕ

элемента такого вида представлен на рис. 4.9,*а*. Логический элемент состоит из трех параллельно включенных транзисторов, на затворы которых подают входные сигналы, и одного транзистора, выполняющего роль нагрузки. Затвор этого транзистора подключают или к стоку, как в даином случае, или к отдельному источнику напряжения смещения. Благодаря этому транзистор постоянно открыт и выполняет функции резистора. В большинстве случаев используют МДП-транзисторы с каналом p типа. Поэтому на затвор и сток таких транзисторов следует подавать отрицательное напряжение. Для микросхем на p-МДП-транзисторах принята отрицательная логика. При подаче отрицательного напряжения высокого уровня (логической 1) хотя бы на один вход, соответствующий транзистор открывается и на выходе устанавливается отрицательное напряжение низкого уровня (логический 0). Таким образом, рассматриваемый логический элемент выполняет операцию ИЛИ — НЕ.

Другой вариант логического элемента на МДП-транзисторах представлен на рис. 4.9,*б*. Здесь транзисторы соединены последовательно, благодаря чему элемент выполняет логическую операцию И — НЕ: для того чтобы открыть элемент, надо подать уровень 1 на оба входа.

Логический элемент, выполняющий операцию ИЛИ, реализуется при последовательном включении элемента ИЛИ — НЕ и инвертора. Так, объединяя в разном сочетании простейшие логические элементы, можно получить ряд элементов, способных выполнять более сложные логические операции.

Другое, весьма перспективное направление разработок микросхем с малым энергопотреблением базируется на применении МДП-транзисторов с индуцированными каналами разного типа проводимости. Два таких транзистора, соединенных последовательно (рис. 4.10,*а*), образуют ключевой элемент (инвертор), который в стационарном состоянии потребляет ничтожно малый ток, поскольку в любом положении ключа один из транзисторов закрыт. Действительно, если на входе низкий уровень положительного напряжения (логический 0), то транзистор T_2 закрыт, а T_1 открыт, и на выходе формируется высокий уровень положительного

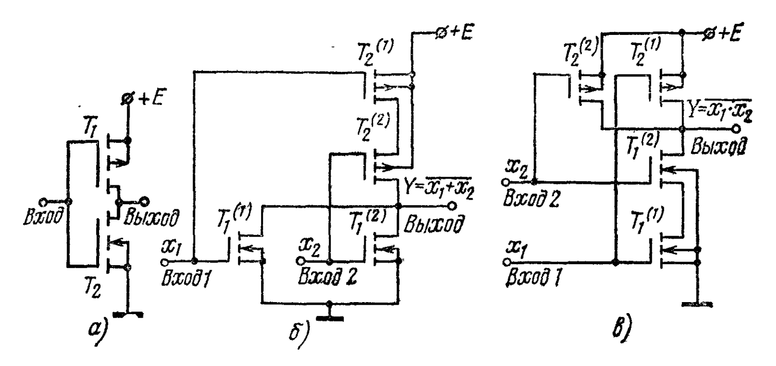


Рис. 4.10. Логические элементы на КМДП-транзисторах:
а — инвертор (ключ); *б* — ИЛИ — НЕ; *в* — И — НЕ

напряжения (логическая 1). При подаче на вход напряжения с уровнем 1 открывается транзистор T_2, а T_1, имея разность напряжений между затвором и истоком меньше порогового, закрывается. На выходе устанавливается напряжение с уровнем 0.

Такие пары МДП-транзисторов дополняющего типа часто называют *комплементарными* (КМДП или КМОП).

На рис. 4.10,*б*, *в* приведены логические элементы ИЛИ — НЕ и И — НЕ на КМДП-транзисторах.

Для изготовления микропроцессорных микросхем (см. гл. 5) широко применяются логические элементы на приборах с инжекционным питанием, называемые *элементами интегральной инжекционной логики* (ИИЛ или И^{2}Л).

Основа элементов ИИЛ — ключ, это собственно прибор с инжекционным питанием, состоящий из генератора тока инжекции $I_и$ и транзистора с открытым коллекторным выходом. Работу ключа рассмотрим в составе логического элемента ИЛИ — НЕ (рис. 4.11,*а*).

Если вход закоротить, ток $I_и$ не потечет в базу транзистора T_1 и транзистор будет закрыт — это состояние кодируется логической 1. Если вход разомкнуть (режим холостого хода на входе), ток $I_и$ потечет в базу T_1, откроет его до насыщения и обеспечит тем самым режим короткого замыкания на выходе — это состояние кодируется логическим 0. Параллельное соединение нескольких ключей, как на рис. 4.11,*а*, образует логический элемент ИЛИ — НЕ. Подключение к выходу такого элемента дополнительного ключа, т. е. инвертора, позволяет выполнять операцию ИЛИ (рис. 4.11,*б*). Схемы логических элементов И и И — НЕ приведены на рис. 4.11,*в*, *г*.

Достоинство элементов ИИЛ и микросхем на их основе — низкое энергопотребление (0,1÷1 мкВт) при достаточном для многих применений быстродействии (единицы МГц) и высокий уровень интеграции. Недостаток — малый перепад между логическими уровнями (менее 0,5 В), чувствительность к помехам и невозможность непосредственного сопряжения с логическими элементами других типов. Поэтому элементы ИИЛ нашли применение в больших интегральных схемах микропроцессоров, где они выполняют все функции

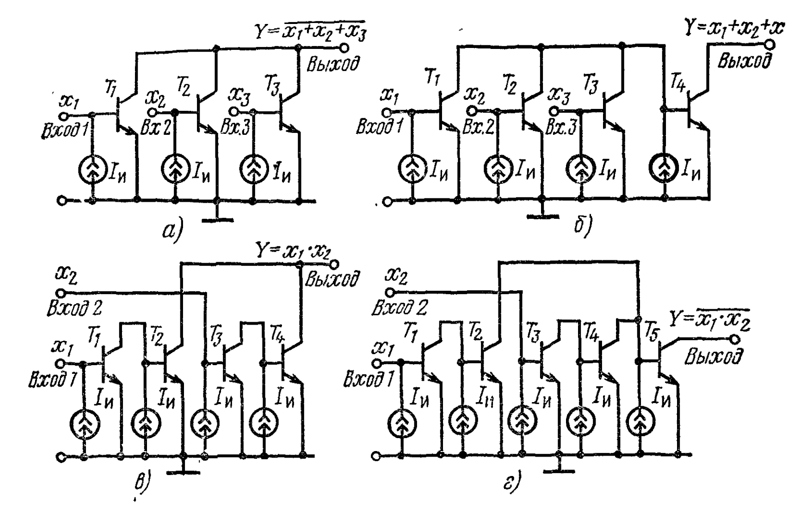


Рис. 4.11. Логические элементы с инжекционным питанием: *а* — ИЛИ — НЕ; *б* — ИЛИ; *в* — И; *г* — И — НЕ

внутри структуры, а выходы на внешние цепи осуществляются через обычные ТТЛ элементы, расположенные в одном кристалле с элементами ИИЛ [54].

4.3. ТРИГГЕРЫ

Триггер — это элемент цифровых устройств, который обладает двумя устойчивыми состояниями. В микроэлектронном исполнении выпускают триггеры, различающиеся по сложности построения, по своим функциональным возможностям, по способу управления [2, 10, 36, 37].

Входы, как и сигналы, подаваемые на них, делятся на информационные и вспомогательные. Информационные сигналы через соответствующие входы управляют состоянием триггера. Сигналы на вспомогательных входах служат для предварительной установки триггера в заданное состояние и его синхронизации. Вспомогательные входы могут при необходимости выполнять роль информационных.

Входы и выходы триггеров, как и соответствующим им сигналы, принято обозначать буквами S, R, D, Q, J и др.

Триггеры классифицируют по ряду признаков. По функциональным возможностям выделяют:

а) триггер с раздельной установкой 0 и 1 (RS-триггер);

б) триггер с приемом информации по одному входу (D-триггер), другое название: триггер задержки;

в) триггер со счетным входом (T-триггер);

г) универсальный триггер (JK-триггер).

По способу приема информации триггеры подразделяют на асинхронные (нетактируемые) и синхронные (тактируемые). Асинхронные триггеры реагируют на информационные сигналы в момент

их появления на входах триггера. Синхронные триггеры реагируют на информационные сигналы при наличии разрешающего сигнала на специально предусматриваемом входе C. Синхронные триггеры подразделяют на триггеры со статическим управлением по C-входу и с динамическим управлением.

Триггеры со статическим управлением реагируют на информационные сигналы при подаче на вход C уровня 1 (прямой C-вход) или 0 (инверсный $\bar{C}$-вход).

Триггеры с динамическим управлением реагируют на информационные сигналы в момент изменения сигнала на C-входе от 0 к 1 (прямой динамический C-вход) или от 1 к 0 (инверсный динамический C-вход).

По принципу построения триггеры со статическим управлением можно разделить на одноступенчатые и двухступенчатые. Одноступенчатые триггеры имеют одну ступень запоминания информации. Запись информации в такие триггеры представляет собой непрерывный во времени процесс установления состояния триггера под воздействием информационных сигналов.

Двухступенчатые триггеры имеют две ступени запоминания информации, которые тактовым импульсом управляются таким образом, что в начале информация записывается в первую ступень, а затем переписывается во вторую и появляется на выходе триггера.

Рассмотрим свойства триггеров основных видов, вначале триггеров со статическим управлением, затем — с динамическим.

Асинхронные RS-триггеры имеют два информационных входа: вход S для установки 1, вход R для установки 0 и два выхода: прямой Q и инверсный $\bar{Q}$.

Состояние триггера характеризуется сигналом на прямом выходе и определяется комбинацией входных сигналов. Например, для установки триггера в состояние 1, т. е. для записи в него 1, необходимо на его входы подать такую комбинацию сигналов, при которой на прямом выходе сигнал будет иметь уровень логической 1, т. е. $Q=1$, $\bar{Q}=0$.

Асинхронный RS-триггер обычно строится на двух логических элементах И — НЕ либо ИЛИ — НЕ, охваченных перекрестными обратными связями (рис. 4.12). На временных диаграммах отражена задержка срабатывания триггера, величина которой зависит от быстродействия логических элементов.

Таблица 4.3

S^n	R^n	Q^n	Q^{n+1}	Режим
0	0	0	0	Хранение
0	0	1	1	
1	0	0	1	Установка 1
1	0	1	1	
0	1	0	0	Установка 0
0	1	1	0	
1	1	0	—	Запрещено
1	1	1	—	

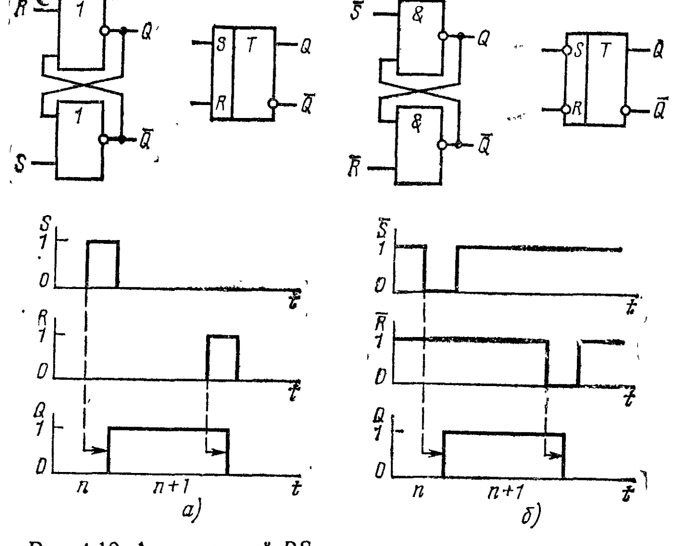


Рис. 4.12. Асинхронный RS-триггер:

а — на логических элементах ИЛИ — НЕ; *б* — на логических элементах И — НЕ

Если обозначить состояние триггера в момент изменения входных сигналов индексом n, а после переключения — индексом $(n+1)$, то закон функционирования триггера (см. рис. 4.12,*а*) может быть описан табл. 4.3.

Как следует из табл. 4.3, при комбинации $S=1$, $R=0$ в триггер записывается 1 независимо от его предыдущего состояния. При другом наборе входных сигналов $S=0$, $R=1$ триггер устанавливается в 0. Комбинация $S=R=0$ является нейтральной, поскольку при ней имеет место режим хранения записанной ранее информации.

При нейтральной комбинации сигналов на информационных входах триггер может находиться в одном из состояний устойчивого равновесия $Q=1$, $\bar{Q}=0$ или $Q=0$, $\bar{Q}=1$ сколь угодно долго. Комбинация $S=R=1$ является запрещенной, так как она приводит к нарушению закона работы триггера и неопределенности его состояния. Действительно, при указанной комбинации входных сигналов на обоих выходах триггера устанавливается 0. Это состояние не является состоянием устойчивого равновесия и может быть обеспечено только воздействием входных сигналов. Если затем на входы будет подана нейтральная комбинация сигналов, триггер перейдет в одно из состояний устойчивого равновесия, но предугадать это новое состояние триггера невозможно, поскольку обычно разброс временны́х параметров логических элементов триггера неизвестен.

Для триггера на элементах И — НЕ управляющим действием обладают нулевые уровни информационных сигналов, а не единичные, как в рассмотренном случае. Поэтому информационные входы

Таблица 4.4

$\bar{S}^n$	$\bar{R}^n$	Q^{n+1}	Режим
0	0	—	Запрещено
0	1	1	Установка 1
1	0	0	Установка 0
1	1	Q^n	Хранение

и соответствующие сигналы таких триггеров обозначаются как инверсные (рис. 4.12,*б*). Закон функционирования *RS*-триггера на элементах И — НЕ описывается табл. 4.4, которая в отличие от табл. 4.3 приведена в сокращенной форме записи.

Из табл. 4.4 следует, что комбинация $\bar{S}=\bar{R}=0$ является запрещенной, а комбинация $\bar{S}=\bar{R}=1$ нейтральной. Следовательно, если для триггера на элементах ИЛИ — НЕ единичные сигналы на обоих информационных входах запрещены, то для триггера на элементах И — НЕ они разрешены и образуют нейтральную комбинацию. Нулевые сигналы на обоих входах триггера на элементах ИЛИ — НЕ составляют нейтральную комбинацию, а для триггера на элементах И — НЕ они запрещены.

Указанные особенности триггеров на разных логических элементах следует учитывать при их применении в цифровых узлах.

Быстродействие асинхронного *RS*-триггера определяется задержкой установления его состояния $t_т$, которая равна сумме задержек распространения сигнала через логические элементы:

$$t_т=2t_{зд,р,ср}.$$

Синхронный одноступенчатый RS-триггер отличается от асинхронного наличием *C*-входа для синхронизирующих (тактовых) импульсов. Синхронный триггер состоит из асинхронного *RS*-триггера и двух логических элементов на его входе. Рассмотрим работу триггера, построенного на элементах И — НЕ (рис. 4.13,*а*).

При $C=0$ входные логические элементы *1* и *2* блокированы: их состояния не зависят от сигналов на *S*- и *R*-входах и соответствуют логической 1, т. е. $q_1=q_2=1$. Для асинхронного *RS*-триггера на элементах И — НЕ такая комбинация входных сигналов является нейтральной, поэтому триггер находится в режиме хранения записанной информации.

При $C=1$ входные логические элементы открыты для восприятия информационных сигналов и передачи их на входы асинхронного *RS*-триггера. Таким образом, синхронный триггер при наличии разрешающего сигнала на *S*-входе работает по правилам для асинхронного триггера.

Временные процессы в триггере при его переключении из нулевого состояния в единичное иллюстрируются диаграммами на рис. 4.13,*в*, на которых обозначено: t_1, t_2, t_3, t_4 — задержки переключения соответствующих логических элементов; $t'_с$, $t''_с$ — длительности тактовых импульсов и пауз между ними.

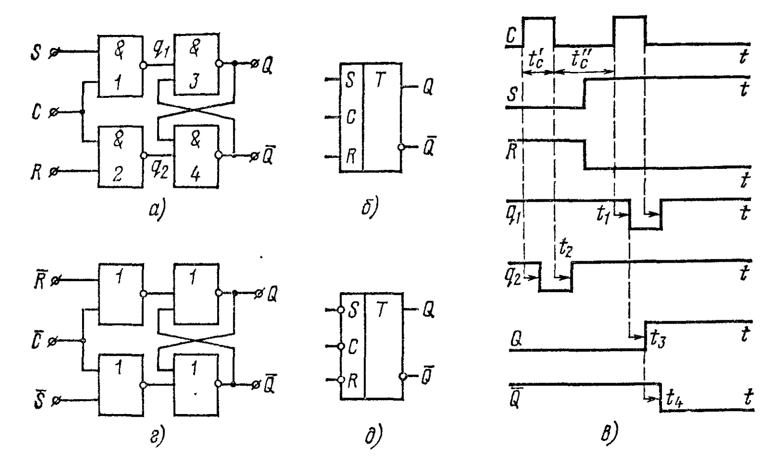


Рис. 4.13. Синхронный RS-триггер:

а — на логических элементах И — НЕ, *б* — условное обозначение; *в* — временные диаграммы; *г* — RS-триггер на логических элементах ИЛИ — НЕ; *д* — условное обозначение RS-триггера

Из диаграмм следует, что минимальное время установления уровня на одном из выходов равно двум задержкам переключения, в нашем примере t_1+t_3. Однако в расчет длительности тактового импульса следует принимать общее время установления состояния триггера: $t'_с \geqslant t_т = t_1+t_3+t_4 = 3t_{зд,р,ср}$.

Длительность паузы должна быть достаточной для переключения входных элементов *1* или *2*: $t''_с \geqslant t_{1,2} = t_{зд,р,ср}$.

Следовательно, минимальный период повторения тактовых импульсов равен $4t_{зд,р,ср}$, а наибольшая частота $F=1/4t_{зд,р,ср}$.

Синхронные RS-триггеры строятся и на логических элементах ИЛИ — НЕ (рис. 4.13,*г*), И — ИЛИ — НЕ и их сочетаниях.

Синхронный двухступенчатый RS-триггер состоит из двух синхронных одноступенчатых RS-триггеров (рис. 4.14), управляемых разными фазами тактового сигнала.

При $C=1$ производится запись информации в триггер первой ступени. В это время триггер второй ступени заблокирован нулевым уровнем сигнала на его C-входе благодаря наличию инвертора, через который тактовый сигнал поступает на вход второй ступени. При $C=0$ первая ступень блокируется, а вторая открывается. Информация переписывается из первой ступени во вторую и появляется на выходе триггера. Двухступенчатая структура триггера на его условном обозначении отображается двумя буквами T.

Минимальный период и максимальная частота повторения тактовых импульсов равны: $T_с=7t_{зд,р,ср}$; $F=1/T_с$.

Другой вариант построения двухступенчатых триггеров с запрещающими связями между основной и вспомогательной ступенями приведен на рис. 4.14,*б*.

В триггере с запрещающими связями во время действия тактового импульса $C=1$ информация записывается в основную ступень. Одновременно с выходов первых логических элементов на вход

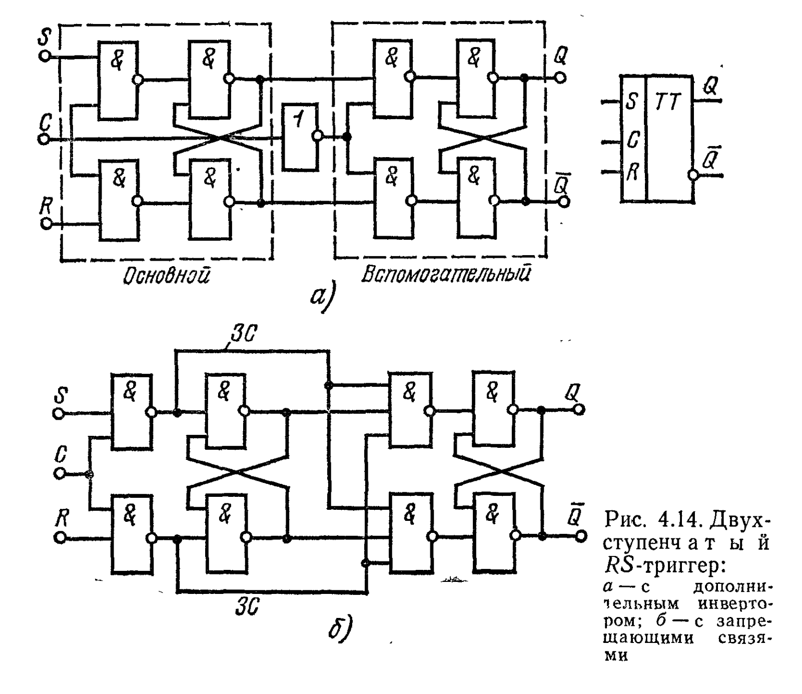


Рис. 4.14. Двухступенчатый *RS*-триггер:
а — с дополнительным инвертором; *б* — с запрещающими связями

вспомогательной ступени поступают запрещающие сигналы, блокирующие перезапись информации из основной ступени во вспомогательную. При $C=0$ эта блокировка снимается, и информация появляется на выходе второй ступени.

D-триггер имеет один информационный вход (*D*-вход) и вход для синхронизирующего импульса (рис. 4.15). Основное назначение *D*-триггера — задержка сигнала, поданного на вход. Как и *RS*-триггер, он может быть построен на различных логических элементах. Видно, что при $C=0$ изменение входного сигнала не сказывается на состоянии триггера, и только при $C=1$ триггер принимает состояние, определяемое входным сигналом.

Разновидностью *D*-триггера является *DV*-триггер, который дополнительно к *D*-входу имеет управляющий *V*-вход (на рис. 4.15,*а* показан пунктирной линией). При $V=1$ триггер работает аналогично *D*-триггеру, а при $V=0$ сохраняет исходное состояние независимо от изменения сигнала на *D*-входе и *C*-входе.

Широкое применение в практике построения цифровых устройств находят *D*-триггеры с динамическим управлением (155ТМ2, 133ТМ2). Они реагируют на информационные сигналы только в момент изменения сигнала на *C*-входе от 0 к 1 (прямой динамический вход) или от 1 к 0 (инверсный динамический вход).

Функциональная схема *D*-триггера с динамическим управлением (рис. 4.16) состоит из трех асинхронных *RS*-триггеров. Два из них, построенные на элементах *1*, *2* и *3*, *4*, называют коммутирующими, а третий, на элементах *5*, *6* — выходным. Сигналы на выходах ком-

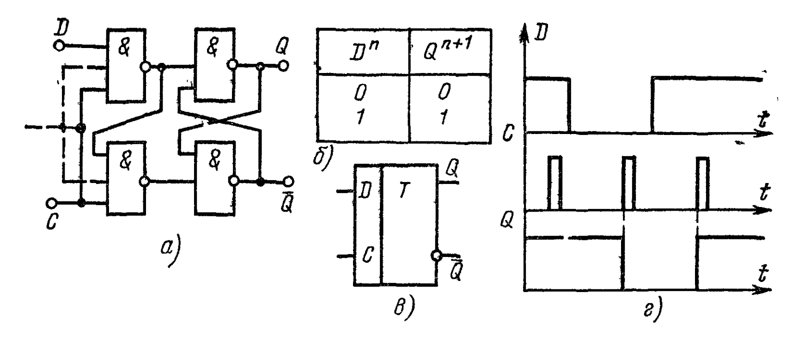


Рис. 4.15. D-триггер (DV-триггер при наличии V-входа):
а — функциональная схема; *б* — таблица состояний; *в* — условное обозначение; *г* — временные диаграммы:

мутирующих триггеров управляют состоянием выходного триггера.

При сигнале $C=0$ на выходах q_2 и q_3 формируется нейтральная для выходного триггера комбинация, и он находится в режиме хранения. Изменение информационного сигнала в этот период времени вызывает изменение сигналов на выходах q_4 и q_1. Элементы *2*, *3* готовы воспринять эти сигналы, как только появится разрешающий сигнал $C=1$. В момент его появления изменяются уровни на выходах q_2 и q_3 и устанавливают выходной триггер в новое состояние, соответствующее информационному сигналу на D-входе в предыдущем такте.

Если изменение информационного сигнала произойдет во время установления состояния выходного триггера, коммутирующие триггеры не пропустят его, поскольку нулевой уровень на выходе элемента *2* блокирует входы элементов *1* и *3*.

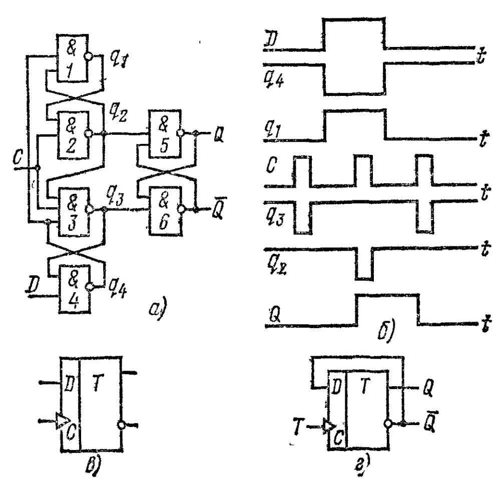


Рис. 4.16. D-триггер с динамическим управлением:
а — функциональная схема; *б* — временные диаграммы; *в* — условное обозначение; *г* — преобразование в T-триггер

Таким образом, назначение коммутирующих триггеров состоит в приеме информации, передаче ее в выходной триггер в момент перепада сигнала на C-входе от 0 к 1 и осуществлении с этого же момента самоблокировки от воздействия информационного сигнала.

В условном обозначении C-входа (см. рис. 4.16,*в*) направление вершины треугольника указывает на то, что управление триггером производится перепадом сигнала от 0 к 1 (прямой динамический вход). При управлении обратным перепадом вершина треугольника была бы направлена в противоположную сторону (инверсный динамический вход).

Триггер с динамическим управлением нельзя назвать двухступенчатым в принятом ранее смысле, поскольку в нем нет того двухтактного механизма передачи информации от входов к выходам, который имеет четко выраженный характер в двухступенчатом триггере. Поэтому в условном обозначении для таких триггеров предусмотрена одна буква Т.

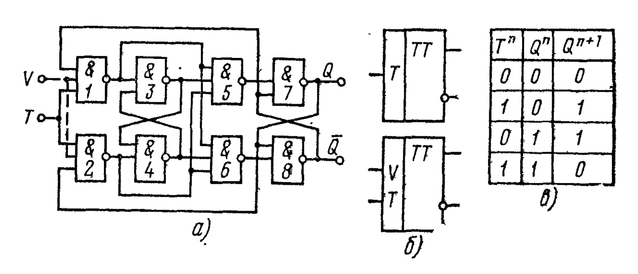
Длительность входного импульса должна быть достаточной для переключения элементов *2* или *3* и установления состояния выходного триггера, т. е. $3t_{зд,р,ср}$. Длительность паузы должна превышать задержки переключения элементов *4* и *1* при изменении информационного сигнала на D-входе, т. е. $2t_{зд,р,ср}$. Таким образом, быстродействие D-триггера с динамическим управлением определяется частотой повторения тактовых импульсов, равной $F=1/5t_{зд,р,ср}$.

D-триггер с динамическим управлением может быть использован в качестве T-триггера, для этого необходимо информационный вход D соединить с инверсным выходом $\bar{Q}$ (рис. 4.16,*г*).

T-триггер (триггер со счетным входом, этот вход обозначается буквой T) — это триггер с одним входом, изменяющий свое состояние с приходом каждого входного импульса.

При реализации T-триггера на потенциальных логических элементах в основу может быть положен двухступенчатый RS-триггер, поскольку он обеспечивает требуемую для работы T-триггера задержку в передаче информации от входов к выходам: C-вход выполняет роль T-входа, а S- и R-входы необходимо соединить перекрестными обратными связями с выходами триггера (рис. 4.17).

Разновидностью T-триггера является TV-триггер, имеющий дополнительный управляющий вход V (на рис. 4.17,*а* показан пунк-



T^n	Q^n	Q^{n+1}
0	0	0
1	0	1
0	1	1
1	1	0

Рис. 4.17. T-триггер (TV-триггер при наличии V-входа):

а — функциональная схема; *б* — условные обозначения; *в* — таблица состояний

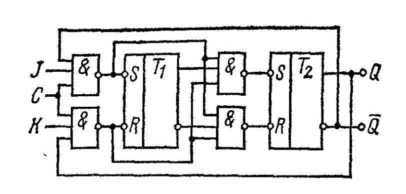


Рис. 4.18. *JK*-триггер

тиром). При сигнале $V=1$ *TV*-триггер работает по правилам *T*-триггера. При сигнале $V=0$ *TV*-триггер сохраняет свое состояние неизменным.

JK-триггер имеет два информационных входа: *J* и *K*, а также вход для тактовых импульсов *C*. Правило работы *JK*-триггера определяется исходя из табл. 4.5.

JK-триггер отличается от синхронного *RS*-триггера тем, что, во-первых, не имеет запрещенных входных комбинаций и, во-вторых, при комбинации $J=K=1$ изменяет свое состояние на противоположное, т. е. работает в режиме *T*-триггера. Поскольку *JK*-триггер обладает свойствами *RS*- и *T*-триггеров, он может быть реализован на основе синхронного двухступенчатого *RS*-триггера, с входной логикой (рис. 4.18). Одна пара *S*- и *R*-входов используется для обратных связей, как в *T*-триггере. *S*- и *R*-входы другой пары служат для приема информации и получают обозначение *J* и *K*.

Таблица 4.5

C^n	J^n	K^n	Q^{n+1}	Режим
0	0	0	Q^n	Хранение
0	1	0	Q^n	Хранение
0	0	1	Q^n	Хранение
0	1	1	Q^n	Хранение
1	0	0	Q^n	Хранение
1	1	0	1	Установка 1
1	0	1	0	Установка 0
1	1	1	$\overline{Q}^n$	$0\to1$ или $1\to0$

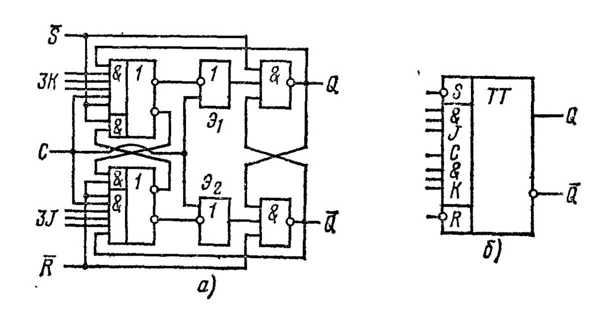


Рис. 4.19. *JK*-триггер с входной логикой:
а — функциональная схема; *б* — условное обозначение

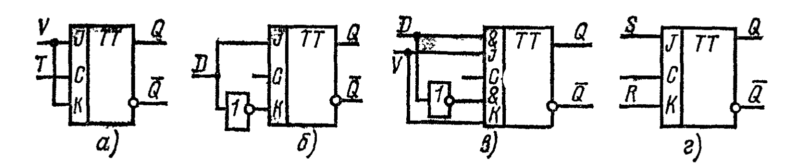


Рис. 4.20. Использование JK-триггера в качестве триггеров других видов:

а — TV-триггер и T-триггер (при $V=1$); *б* — D-триггер; *в* — DV-триггер; *г* — RS-триггер

Распространенный вариант реализации JK-триггера представлен на рис. 4.19. В его схеме в качестве входных элементов второй ступени применены логические элементы $Э_1$ и $Э_2$, реализующие операцию $x_1 \dashv x_2$, называемую импликацией. Нетрудно видеть, что при сигнале $C=1$, когда информационные сигналы устанавливают состояние первой ступени, вторая ступень блокирована. При сигнале $C=0$, когда первая ступень закрыта для входной информации, вторая ступень, напротив, открывается и воспринимает состояние первой ступени. Примером может служить JK-триггер 134 серии, выполненный по рассмотренной схеме.

Обычно триггеры имеют один или два установочных входа, которые предназначены для установки триггера в требуемое начальное состояние. Установка осуществляется сигналами, которые поступают, как показано на рис. 4.19, непосредственно на входы RS-триггеров первой и второй ступеней. Если триггеры построены на элементах И — НЕ, то сигналы должны иметь вид отрицательного импульса напряжения между уровнями 1 и 0. Установочные входы получаются инверсными, что отражено на условном обозначении триггера. При реализации триггера на элементах ИЛИ — НЕ установочные входы будут прямыми и для установки триггера в какое-то состояние необходимо на соответствующий вход на короткое время подать сигнал с единичным уровнем. Причем установка производится независимо от наличия или отсутствия синхронизирующего импульса, т. е. является асинхронной.

Триггеры с установочными входами принято называть комбинированными DRS-RST-$JKRS$-триггерами. Часто встречаются триггеры с входной логикой. Примером может служить JK-триггер на рис. 4.19,*а*. Он имеет по три конъюнктивно связанных входа J и входа K, т. е. в его структуру встроены логические элементы. Такие триггеры необходимы, как будет показано в § 4.5, для построения счетчиков с параллельным переносом. На основе JK-триггера можно с помощью внешних соединений его выводов (рис. 4.20) получить триггеры других видов. В этом смысле JK-триггер называют универсальным.

Триггер Шмитта имеет один информационный вход и один выход. Один из его вариантов представлен на рис. 4.21,*а*. Два инвертора, соединенные последовательно и охваченные положительной обратной связью, образуют триггер, характеристика передачи которого имеет гистерезис (рис. 4.21,*б*). Ширина петли гистерезиса Δe определяется выражением $\Delta e = e_{п1} - e_{п2} = (U^1{}_2 - U^0{}_2) R_1/R_2$, где $e_{п1}$ — пороговое напряжение срабатывания триггера, $e_{п2}$ — пороговое напряжение отпускания; $U^1{}_2$, $U^0{}_2$ — выходные напряжения логической 1 и логического 0.

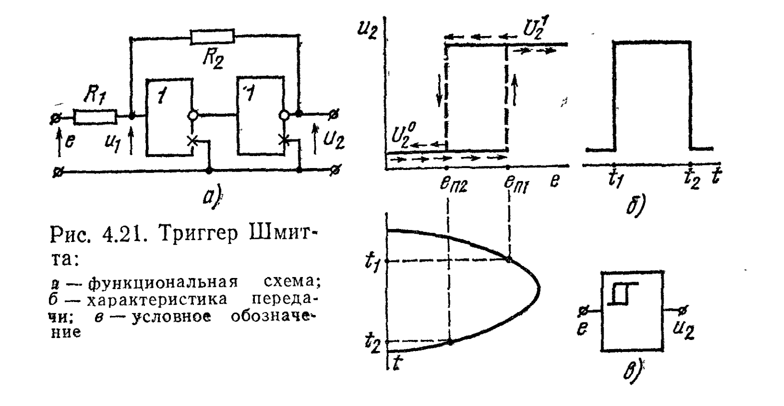


Рис. 4.21. Триггер Шмитта:

а — функциональная схема; *б* — характеристика передачи; *в* — условное обозначение

Триггеры Шмитта обычно используют для формирования прямоугольных импульсов из колебаний произвольной формы. Выполнять функции элемента памяти триггер Шмитта не может.

4.4. ЛОГИЧЕСКИЕ ФУНКЦИОНАЛЬНЫЕ УЗЛЫ

Логическими или комбинационными называют функциональные узлы, которые построены только на логических элементах и не содержат элементов памяти (триггеров). Состояние логического функционального узла однозначно определяется комбинацией входных сигналов и не зависит от предыдущего состояния. К логическим относятся такие цифровые узлы, как шифраторы, дешифраторы, сумматоры, устройства сравнения (компараторы), мультиплексоры, преобразователи кодов и др. [14, 37].

Любая сколь угодно сложная логическая функция может быть реализована на наборе логических элементов И, ИЛИ, НЕ. В этом

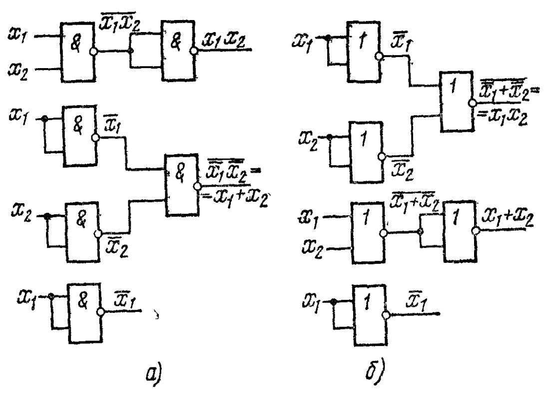


Рис. 4.22. Реализация функций И, ИЛИ, НЕ:

а — на логическом элементе И — НЕ; *б* — на логическом элементе ИЛИ — НЕ

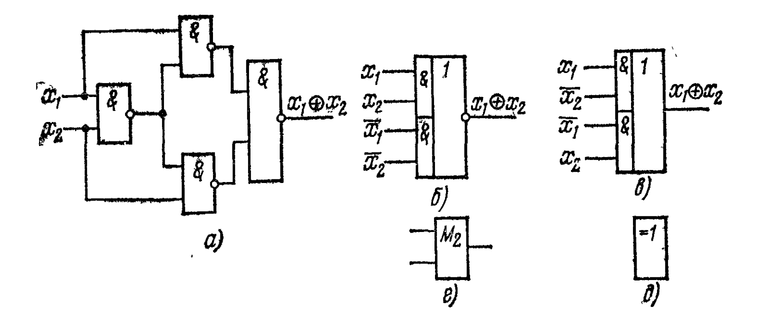


Рис. 4.23. Сумматор по модулю 2:

а — функциональная схема на логических элементах И — НЕ; *б* — И — ИЛИ — НЕ; *в* — И — ИЛИ; *г* — условное обозначение; *д* — условное обозиачение логического элемента «Исключающее ИЛИ»

смысле такой набор элементов называют функционально полным. Однако, как правило, в составе серий цифровых микросхем имеются элементы И — НЕ либо ИЛИ — НЕ, а также более сложные логические элементы И — ИЛИ — НЕ. На рис. 4.22 показано, что на любом из этих элементов реализуется функционально полная система логических функций и, следовательно, любой из указанных элементов обладает свойством функциональной полноты. А это, в свою очередь, означает, что любой логический узел можно построить на микросхемах одной выбранной серии. В составе серий обычно находятся логические микросхемы, содержащие элементы с разным числом входов, с различной нагрузочной способностью, допускающие увеличение числа входов, имеющие возможность объединения по выходу с другими элементами и т. д.

Такое разнообразие логических элементов в составе серии позволяет выбрать из них наиболее подходящие для конкретного цифрового устройства и тем самым обеспечить наилучшие электрические и конструктивно-технологические показатели.

На основе логических элементов можно реализовать любой из комбинационных узлов. Однако следует иметь в виду, что такие узлы сейчас выполняют в виде микросхем, которые включеиы в состав многих популярных серий (см. § 4.7).

Рассмотрим типичные схемотехнические решения по построению логических функциональных узлов и примеры их реализации на микросхемах [14].

Сумматор по модулю 2 — цифровой узел с m входами и одним выходом, работающий в соответствии со следующим правилом: сигнал 1 появляется на его выходе всякий раз, когда в наборе входных сигналов содержится нечетное число 1. Поэтому этот узел еще называют схемой проверки на четность. В частном случае при числе входов, равном 2, сумматор по модулю 2 выполняет функцию логического элемента «Исключающее ИЛИ»: на выходе 1 будет только при 1 на одном из входов. Функциональная схема двухвходового сумматора по модулю 2, выполненного на логических элементах И — НЕ, приведена на рис. 4.23,*а*. В корпусе микросхемы К155ЛП5 четыре таких сумматора. Для обозначения логической операции суммирования по модулю 2 принят символ $\oplus$.

Рис. 4.24. Многовходовый сумматор по модулю 2 на микросхеме К155ЛП5

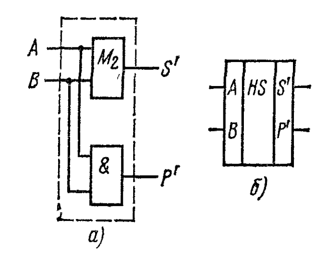


Рис. 4.25. Полусумматор:
а — функциональная схема; *б* — условное обозначение

Если входные сигналы имеют парафазную форму представления, т. е. представлены своими прямыми и инверсными значениями, то операцию суммирования по модулю 2 двух переменных можно выполнить на одном элементе И — ИЛИ — НЕ (рис. 4.23,*б*) либо И — ИЛИ (рис. 4.23,*в*).

Примером реализации многовходного сумматора по модулю 2 может служить функциональный узел на микросхеме К155ЛП5 (рис. 4.24). Другой пример — микросхема К155ИП2, имеющая восемь входов и два выхода: на одном из них сигнал 1 появляется при четном числе единиц в наборе входных сигналов, а на другом — при нечетном.

Полусумматор — это узел, имеющий два входа и два выхода и выполняющий операцию арифметического сложения двух одноразрядных чисел A и B в соответствии со следующим правилом: при любых наборах сигналов A и B на выходе сигнала суммы S' формируется результат сложения по модулю 2, на выходе сигнала переноса P' во всех случаях будет 0, кроме $A=B=1$, когда $P'=1$.

Таким образом, для реализации полусумматора необходимы сумматор по модулю 2 и логический элемент И (рис. 4.25).

Полный одноразрядный сумматор выполняет операцию арифметического сложения двух одноразрядных чисел A_i и B_i с учетом

Таблица 4.6

Входы			Выходы		Входы			Выходы	
A_i	B_i	P_{i-1}	S_i	P_i	A_i	B_i	P_{i-1}	S_i	P_i
0	0	0	0	0	1	0	0	1	0
0	0	1	1	0	1	0	1	0	1
0	1	0	1	0	1	1	0	0	1
0	1	1	0	1	1	1	1	1	1

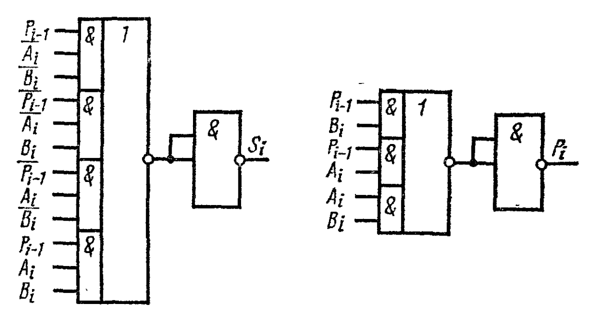


Рис. 4.26. Одноразрядный сумматор

переноса из младшего разряда P_{i-1}. Он имеет три входа и два выхода для сигнала суммы S_i и сигнала переноса P_i. Правило работы сумматора определяется табл. 4.6.

Пример реализации полного одноразрядного сумматора приведен на рис. 4.26.

Многоразрядные сумматоры выполняют операцию арифметического сложения двух двоичных чисел. Число входов и выходов сумматора определяется разрядностью слагаемых. По организации переноса различают сумматоры с последовательным переносом

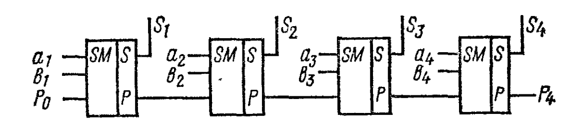


Рис. 4.27. Четырехразрядный сумматор с последовательным переносом

(рис. 4.27) и параллельным переносом. По первому способу построен, например, четырехразрядный сумматор К155ИМ3. Быстродействие такого сумматора определяется временем распространения сигнала переноса через всю схему и поэтому значительно ниже быстродействия ее элементов.

Таблица 4.7

x_1	x_2	x_3	x_4	x_5	x_6	x_7	y_3	y_2	y_1
1	0	0	0	0	0	0	0	0	1
0	1	0	0	0	0	0	0	1	0
0	0	1	0	0	0	0	0	1	1
0	0	0	1	0	0	0	1	0	0
0	0	0	0	1	0	0	1	0	1
0	0	0	0	0	1	0	1	1	0
0	0	0	0	0	0	1	1	1	1

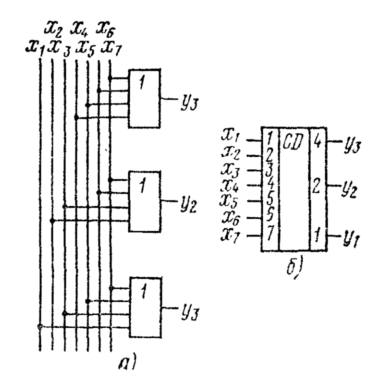


Рис. 4.28. Шифратор

а — функциональная схема; *б* — условное обозначение

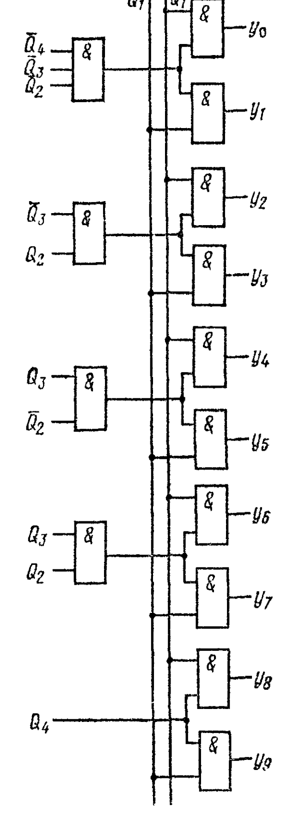


Рис. 4.29. Дешифратор

Сумматоры с параллельным переносом обладают более высоким быстродействием благодаря тому, что имеют в своем составе схему ускоренного формирования переноса (СУП) во все разряды одновременно. В составе некоторых серий имеются микросхемы, выполняющие функции СУП, например К155ИП4.

Шифратор (кодер) — цифровой узел с m входами и n выходами, преобразующий сигнал 1 на одном из входов в n-элементный параллельный код на выходах. Пример реализации шифратора с семью входами и тремя выходами на логических элементах ИЛИ приведен на рис. 4.28. Правило работы шифратора определяется табл. 4.7.

Дешифратор (декодер) — цифровой узел, выполняющий операцию преобразования m-элементного входного кода в сигнал 1 на одном из выходов (дешифратор высокого уровня), либо в сигнал 0 на одном из выходов (дешифратор низкого уровня). Так как на m входах может быть 2^m наборов входных переменных, максимальное число выходов равно 2^m. Если используются все выходы, дешифратор называется полным, если же число выходов меньше 2^m — неполным.

На рис. 4.29 приведен дешифратор состояний десятичного счетчика, построенный на элементах И в соответствии с табл. 4.8, в которой символом Q_4 обозначен выход старшего разряда, а Q_1—младшего разряда счетчика. Подобную структуру имеет дешифратор К155ИД1.

Кодопреобразователи предназначены для преобразования m-элементного параллельного кода на входе и n-элементный параллельный код иа выходе. На рис. 4.30 приведен преобразователь кода

Таблица 4.8

Номер набора	Q_4	Q_3	Q_2	Q_1	y_0	y_1	y_2	y_3	y_4	y_5	y_6	y_7	y_8	y_9
0	0	0	0	0	1	0	0	0	0	0	0	0	0	0
1	0	0	0	1	0	1	0	0	0	0	0	0	0	0
2	0	0	1	0	0	0	1	0	0	0	0	0	0	0
3	0	0	1	1	0	0	0	1	0	0	0	0	0	0
4	0	1	0	0	0	0	0	0	1	0	0	0	0	0
5	0	1	0	1	0	0	0	0	0	1	0	0	0	0
6	0	1	1	0	0	0	0	0	0	0	1	0	0	0
7	0	1	1	1	0	0	0	0	0	0	0	1	0	0
8	1	0	0	0	0	0	0	0	0	0	0	0	1	0
9	1	0	0	1	0	0	0	0	0	0	0	0	0	1

8—4—2—1 в код управления семисегментным индикатором (при 1 сегмент «горит»), выполненный в виде микросхемы К514ИД1.

Другие примеры — микросхемы 133ПП4, К514ИД2, предназначенные для управления семисегментным полупроводниковым индикатором типа АЛ304. В ряде серий, например К176, имеются микросхемы счетчиков с встроенным кодопреобразователем на выходе.

Существует еще один способ построения кодопреобразователя — соединение дешифратора и шифратора. Этот способ целесообразно применять тогда, когда удается подобрать микросхемы повышенного уровня интеграции, содержащие шифратор и дешифратор с заданными кодами. В частном случае длина кодов может быть одинаковой.

Устройство сравнения (цифровой компаратор) предназначено для сравнения двух многоразрядных двоичных чисел. В простейшем случае требуется лишь установить факт равенства чисел *A* и *B*. Такая задача возникает, например, при сравнении постоянного числа *A* с числом *B*, которое в каждый очередной такт изменяет свое

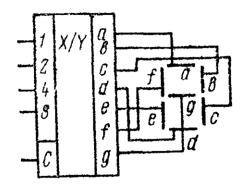


Рис. 4.30. Преобразователь двоично-десятичного кода в семиэлементный код для управления индикатором

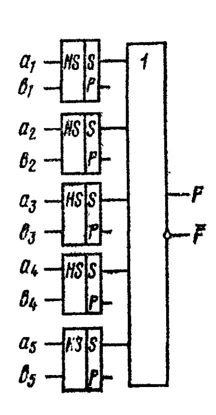


Рис. 4.31. Цифровой компаратор

значение на 1 (увеличивается или уменьшается). В момент, когда числа *A* и *B* становятся равными, на выходе устройства сравнения возникает сигнал — переход из 0 в 1 или из 1 в 0.

Для определения момента, когда $A=B$, производится поразрядное суммирование по модулю 2. При *n*-разрядных числах устройство состоит из *n* сумматоров по модулю 2, выходы которых подключены к элементу ИЛИ. Только при совпадении значений всех разрядов чисел *A* и *B* на выходах всех сумматоров будет 0. Если же числа отличаются хотя бы в одном разряде, на выходе соответствующего сумматора и, следовательно, на общем выходе будет 1.

При применении элемента ИЛИ — НЕ, наоборот, равенству чисел соответствует выходной сигнал 1.

От таких устройств обычно требуется высокое быстродействие. Выходной сигнал должен появиться и произвести нужное действие в том же такте, т. е. до очередного изменения числа В. Схема для $n=5$ при использовании быстродействующих элементов серии К137 — полусумматоров (К137ИЛ3) и элемента ИЛИ — НЕ/ИЛИ (К137ЛК18) приведена на рис. 4.31. При $A=B$, $F=1$. В полусумматорах здесь использованы только выходы суммы, т. е. они применены в качестве сумматоров по модулю 2.

В некоторых устройствах, предназначенных для обработки цифровой информации, находит применение узел сравнения чисел с определением знака неравенства, т. е. $A>B$ или $A<B$. Устройство в этом случае получается более сложным. Число входов его равно $2n$, а число выходов 3: $F_{A>B}$, $F_{A=B}$, $F_{A>B}$.

Устройство сравнения выполняют и в виде отдельных микросхем. Так, например, микросхема К564ИП2 позволяет сравнивать два четырехразрядных числа с определением знака неравенства. Условное обозначение такой микросхемы приведено на рис. 4.32.

Устройство сравнения обладает свойством наращиваемости. Для сравнения, например, восьмиразрядных чисел можно применить две четырехразрядных схемы. Для этой цели в микросхеме К564ИП2

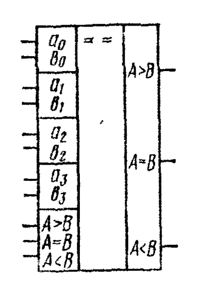


Рис. 4.32. Цифровой компаратор К564ИП2

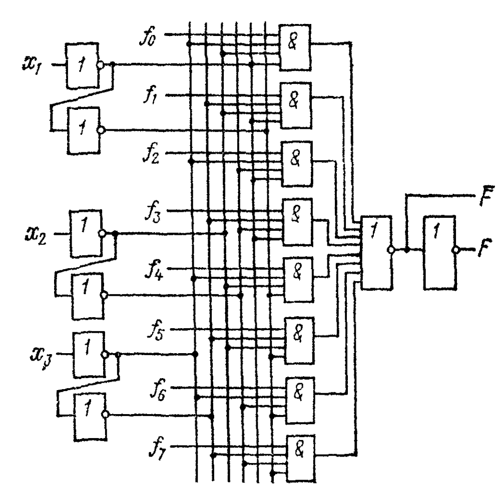


Рис. 4.33. Мультиплексор

x_1	x_2	x_3	F	x_1	x_2	x_3	F
0	0	0	f_0	1	0	0	f_4
0	0	1	f_1	1	0	1	f_5
0	1	0	f_2	1	1	0	f_6
0	1	1	f_3	1	1	1	f_7

предусмотрены три дополнительных входа: $A>B$, $A=B$, $A<B$, к которым подводятся соответствующие выходы микросхемы, выполняющей сравнение младших разрядов.

Мультиплексором называется управляемый кодом коммутатор нескольких входов на один выход. Мультиплексор имеет две группы входов. К первой группе входов подводят каналы, по которым передается информация. На входы второй группы (управляющие) одновременно подают кодовую комбинацию, в соответствии с которой тот или иной информационный вход подключается к выходу.

Мультиплексор представляет собой дешифратор с объединенными выходами. К каждому элементу И дешифратора (число их равно числу коммутируемых каналов) подводятся переменные управляющего кода и соответствующий канал. Они, таким образом, служат одновременно и коммутирующими элементами. Выходы всех элементов И объединяются элементом ИЛИ либо ИЛИ — НЕ.

На рис. 4.33 изображена схема мультиплексора на восемь входов, управляемого трехэлементным кодом. Работа этого узла отображается табл. 4.9. Каждый набор переменных x_1, x_2, x_3 обеспечивает подключение к выходу соответствующего входа. Наличие инвертора, имеющего выход F, не обязательно, если фаза коммутируемых сигналов не имеет значения. Мультиплексор может быть реализован и на элементах И — ИЛИ — НЕ.

Мультиплексоры, подобные рассмотренному, выпускают в виде микросхем. Примерами могут служить микросхемы 134КП5, 133КП7 и др.

Мультиплексоры могут быть стробируемыми. В них коммутация выбранного канала осуществляется не на все время, в течение которого на управляющих входах действует данная кодовая комбинация, а лишь на время, равное длительности стробирующего импульса Этот импульс так же как и в дешифраторах подается на дополнительные входы элементов И. Такой мультиплексор на восемь каналов содержит, например, микросхема 133КП7.

4.5. РЕГИСТРЫ И СЧЕТЧИКИ

Регистры и счетчики являются цифровыми узлами последовательностного типа: они строятся на основе триггеров и имеют ту особенность, что их состояние оказывается зависимым не только от сигналов, воздействующих на входы в данный момент времени, но также и от предыдущих состояний. Иными словами, регистры и счетчики относятся к цифровым автоматам с памятью. Эти узлы могут быть реализованы на интегральных триггерах, а также в виде

микросхемы повышенного уровня интеграции [14, 34, 35, 36, 37].

Регистром называют цифровой узел, предназначенный для записи и хранения числа. Помимо хранения информации некоторые виды регистров могут преобразовывать информацию, например, из последовательной во времени формы представления в параллельную, сдвигать записанную информацию на один или несколько разрядов в сторону младшего разряда (вправо) или старшего разряда (влево), инвертировать код.

В соответствии с назначением различают регистры хранения и регистры сдвига.

По принципу хранения информации регистры делят на статические и динамические. Статические регистры строят на потенциальных элементах памяти (триггерах), которые могут хранить записанную информацию сколь угодно долго (конечно, при наличии напряжения питания). Динамические регистры строят на элементах памяти такого типа, как конденсатор. Практически в таких регистрах используется входная емкость МДП-транзистора. Подобный элемент памяти может хранить информацию лишь в течение некоторого промежутка времени. Поэтому в динамических регистрах записанная информация находится в постоянном движении.

В книге рассмотрены только статические регистры.

Важнейшие характеристики регистров — разрядность и быстродействие. Разрядность определяется количеством триггеров для хранения числа. Быстродействие характеризуется максимальной тактовой частотой, с которой может производиться запись, чтение и сдвиг информации.

Основу *регистра хранения* составляют одноступенчатые асинхронные RS-триггеры. Каждый триггер служит для хранения одного разряда числа $A=\{a_N \dots a_2a_1\}$, так что количество триггеров в регистре равно N (рис. 4.34).

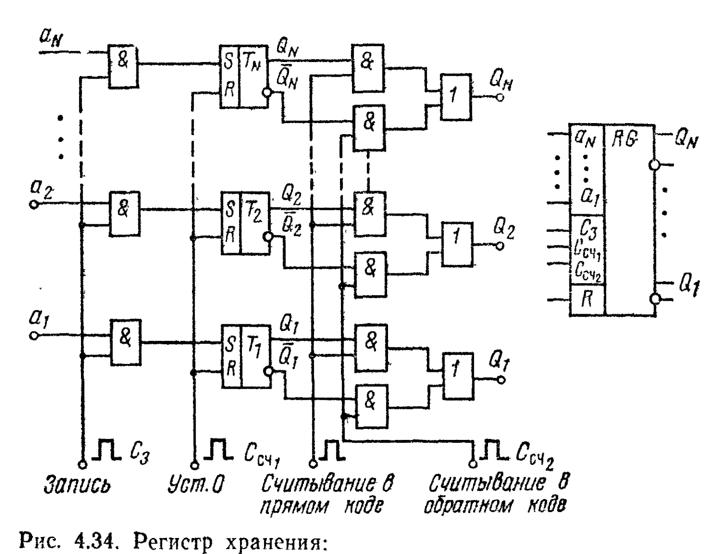


Рис. 4.34. Регистр хранения:

а — функциональная схема; *б* — условное обозначение

Перед записью информации положительным импульсом по шине «Уст. 0» все триггеры устанавливаются в нулевое состояние. Число A подводится к триггерам через схемы совпадения, управляемые сигналом $C_з$ «Запись». При сигнале $C_з=1$ информация попадает на входы триггеров и записывается в регистр. При сигнале $C_з=0$ обеспечивается режим хранения записанной информации.

Информация из регистра может выводиться в прямом и обратном коде через схемы совпадения, управляемые сигналами $C_{сч1}$ и $C_{сч2}$. Для считывания информации в требуемом коде на соответствующую шину необходимо подать единичный сигнал. Таким образом, для записи, хранения и считывания одного разряда слова необходим элемент памяти и логические элементы на входе и выходе. Эту элементарную часть схемы регистра будем называть разрядом регистра.

Регистр с такими же свойствами, но с *однофазной* записью информации, получается при использовании в качестве элемента памяти одноступенчатого D-триггера или D-триггера с динамическим управлением. Достоинство регистров на D-триггерах состоит в существенном уменьшении числа соединений в узле. При использовании D-триггеров с динамическим управлением повышается устойчивость регистра к помехам, поскольку воздействие помех возможно в течение меньшего интервала времени, чем у регистров на триггерах со статическим управлением (см. § 4.3).

Регистры сдвига предназначены для преобразования информации путем ее сдвига под воздействием тактовых импульсов. Такие регистры представляют совокупность последовательно соединенных триггеров, как правило, двухступенчатой структуры. Число триггеров определяется разрядностью записываемого слова. По направлению сдвига информации различают регистры прямого сдвига (вправо, т. е. в сторону младшего разряда), обратного сдвига (влево, т. е. в сторону старшего разряда) и реверсивные, допускающие сдвиг в обоих направлениях.

Наиболее широко распространены регистры сдвига на D-триггерах со статическим (рис. 4.35) или с динамическим управлением. Такие регистры имеют один информационный вход, вход для тактовых импульсов (импульсов сдвига) и установочный вход. Выходы в регистре могут быть с каждого разряда для считывания инфор-

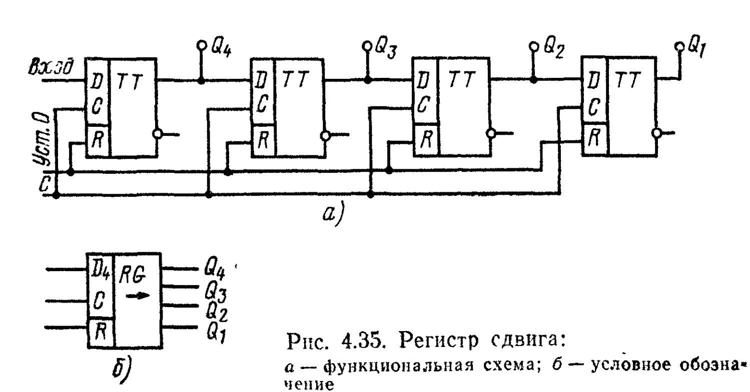


Рис. 4.35. Регистр сдвига:
а — функциональная схема; *б* — условное обозначение

мации одновременно со всех разрядов, т. е. параллельным кодом. Также может быть один выход с последнего относительно входа разряда для считывания информации последовательно во времени, т. е. последовательным кодом.

Вход регистра для импульсов сдвига получается объединением C-входов всех триггеров, а установочный вход — R-входов.

Перед записью информации регистр устанавливается в нулевое состояние подачей положительного импульса по шине «Уст 0». Записываемая информация должна быть представлена последовательным кодом. Запись осуществляется поразрядно со стороны старшего (рис. 4.35) или младшего разряда (направление сдвига указывается стрелкой на условном обозначении регистра) путем продвижения кодовой комбинации с каждым тактовым импульсом от разряда к разряду. Следовательно, для записи N-разрядного слова необходимы N импульсов сдвига.

Считывание информации последовательным кодом осуществляется, как и запись, поразрядным сдвигом записанной кодовой комбинации к выходу с каждым тактовым импульсом. Следовательно, для считывания N-разрядного слова необходимы N импульсов сдвига. Считывание информации параллельным кодом происходит в паузе между последним импульсом сдвига одного цикла записи и первым импульсом сдвига другого цикла записи, т. е. в интервале времени, когда на C-входах триггеров нулевой уровень и они находятся в режиме хранения

Таким образом, с помощью регистра сдвига можно осуществлять преобразование информации из последовательной формы представления в параллельную. Очевидно, если предусмотрена запись информации параллельным кодом, то можно преобразовать информацию из параллельной формы представления в последовательную.

Регистры сдвига могут быть построены и на триггерах одноступенчатой структуры. В этом случае в каждом разряде регистра нужно использовать два RS-триггера, которые управляются двумя сдвинутыми во времени тактовыми импульсами. Наличие двух триггеров в одном разряде позволяет поразрядно продвигать информацию в регистре от входа к выходу. Если бы в регистре были применены одноступенчатые триггеры по одному на разряд, то правило работы регистра сдвига было бы нарушено: при первом же импульсе сдвига информация, записавшись в первый разряд, перешла бы во второй, затем в третий и т. д.

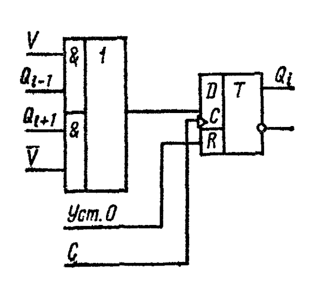


Рис. 4.36. Разряд реверсивного регистра

Реверсивные регистры сдвига объединяют в себе свойства регистров прямого и обратного сдвига. Строятся они по тем же схемотехническим принципам, что и рассмотренные регистры, но с использованием дополнительных логических элементов в межразрядных связях. Указанная особенность реверсивного регистра показана на примере i-го разряда (рис. 4.36), состоящего из D-триггера с динамическим управлением и логической схемы, на входы которой поданы: Q_{i-1} — сигнал с выхода младшего разряда, Q_{i+1} — сигнал с выхода

старшего разряда, V — сигнал, управляющий направлением сдвига: $V=1$ — вправо, $V=0$ — влево.

Цифровым счетчиком импульсов называют последовательностный цифровой узел, который осуществляет счет поступающих на его вход импульсов. Результат счета формируется счетчиком в заданном коде и может храниться требуемое время.

Счетчики строят на T-триггерах и TV-триггерах с применением при необходимости логических элементов в цепях межразрядных связей. Количество триггеров N должно быть таким, чтобы множество внутренних состояний счетчика 2^N было не меньше максимального числа импульсов, которое должно быть зафиксировано. С приходом очередного счетного импульса изменяется состояние счетчика, которое в заданном коде отображает результат счета.

Считывание результата параллельным N-разрядным кодом может быть произведено после каждого счетного импульса. Если количество счетных импульсов не ограничивать, то счетчик будет работать в режиме деления их числа на коэффициент (модуль) счета $K_{сч}$, равный 2^N. Через каждые 2^N импульсов он будет возвращаться в начальное состояние и снова считать импульсы. Эта операция часто называется пересчетом, а счетчики, ее осуществляющие, пересчетными устройствами, либо делителями, либо счетчиками-делителями.

Если необходимый коэффициент счета не равен 2^N, применяют различные способы сокращения числа внутренних состояний счетчика. Для построения счетчика могут применять не только триггеры со счетным входом, но и D-триггеры, и JK-триггеры. двухступенчатой структуры или с динамическим управлением.

Счетчики можно классифицировать по ряду признаков. По направлению счета их делят на суммирующие (с прямым счетом), вычитающие (с обратным счетом) и реверсивные. В суммирующих счетчиках с приходом очередного счетного импульса результат увеличивается на единицу, в вычитающих — уменьшается на единицу. Реверсивными называются счетчики, которые могут работать как в режиме суммирующего счетчика, так и в режиме вычитающего счетчика.

По способу организации переноса различают счетчики с последовательным, параллельным и комбинированным (параллельно-последовательным) переносом.

Таблица 4.10

Номер состояния	Q_3	Q_2	Q_1
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
7	1	1	1
0	0	0	0

Таблица 4.11

Номер состояния	Q_3	Q_2	Q_1
7	1	1	1
6	1	1	0
5	1	0	1
4	1	0	0
3	1	1	1
2	0	1	0
1	0	0	1
0	0	0	0
7	1	1	1

Конструктивно цифровые счетчики могут быть выполнены в виде совокупности интегральных микросхем-триггеров, определенным образом соединенных, и в виде одной микросхемы повышенного уровня интеграции, содержащей сформированную на единой подложке схему многоразрядного счетчика.

Рассмотрим пример реализации трехразрядного суммирующего в коде 8—4—2—1 счетчика с последовательным переносом.

Порядок смены состояний счетчика задан табл. 4.10. В качестве исходного принято состояние, которое определяется нулевым уровнем на выходах всех триггеров, т. е. $Q_1=Q_2=Q_3=0$. Как следует из таблицы, с приходом очередного счетного импульса к содержимому счетчика прибавляется единица. При этом увеличивается на единицу номер состояния, являющийся десятичным эквивалентом соответствующего данному состоянию двоичного числа.

Изменение состояния каждого последующего разряда происходит при изменении состояния предыдущего разряда от 1 к 0. Это означает, что всякий раз, когда данный триггер в счетчике переходит из состояния 1 в состояние 0, на его выходе должен формироваться сигнал переноса, опрокидывающий следующий триггер. Если же данный триггер переходит из 0 в 1, то сигнала переноса на его выходе не должно быть.

Из таблицы 4.10 также следует, что триггер первого, самого младшего разряда должен менять свое состояние каждый раз с приходом очередного счетного импульса, а триггер каждого последующего разряда — вдвое реже триггера предыдущего разряда.

Описанные порядок смены состояний счетчика и характер процесса их установления могут быть реализованы, если счетчик будет построен на последовательно соединенных T-триггерах. Каждый последующий разряд при этом будет переключаться сигналом переноса, формируемым на выходе предыдущего разряда. Счетные импульсы должны быть поданы на вход триггера самого младшего разряда. Счетчики, построенные таким образом, получили название счетчиков с последовательным переносом.

При соединении триггеров необходимо учитывать вид сигнала, которым T-триггер переключается. Напомним, что триггеры с динамическим управлением опрокидываются при поступлении на прямой T-вход перепада уровня от 0 к 1, а на инверсный T-вход от 1 к 0. Триггеры двухступенчатой структуры с прямым T-входом изменяют свое состояние с окончанием входного импульса, т. е. после перепада уровня от 1 к 0. Если вход инверсный, то изменение состояния триггера происходит после перепада входного уровня от 0 к 1. Следовательно, если суммирующий счетчик строится на триггерах двухступенчатой структуры с прямым статическим входом или триггерах с инверсным динамическим входом, то следует соединять вход каждого последующего триггера с прямым выходом предыдущего. Формируемый при этом на выходе каждого разряда сигнал переноса в виде перепада уровня от 1 к 0 опрокидывает триггер последующего разряда. Пример трехразрядного счетчика на T-триггерах двухступенчатой структуры приведен на рис. 4.37. Для установки исходного состояния служит шина «Уст. 0», которой объединены R-входы всех триггеров. Нулевое состояние триггеров устанавливается подаваемым по этой шине положительным импульсом напряжения между уровнями 0 и 1. Если R-входы инверсные, установочный импульс должен быть отрицательным между уровнями 1 и 0. На левом поле условного графического обозначения счетчика

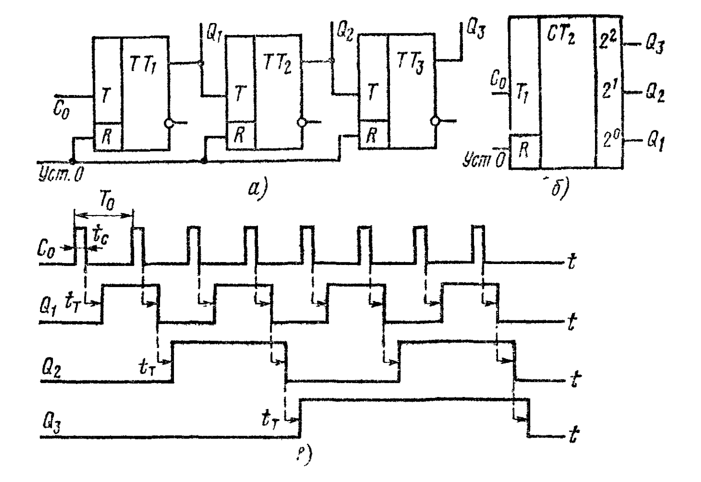


Рис. 4.37. Счетчик с последовательным переносом:

а — функциональная схема; *б* — условное обозначение; *в* — временные диаграммы

(рис. 4.37,*б*) показано, что его входом является T_1-вход первого разряда, а на правом поле указан «вес» каждого разряда.

Широко применяют также и триггеры с прямым динамическим входом, которые для опрокидывания требуют перепада уровня от 0 к 1. При использовании таких триггеров для построения суммирующего счетчика с последовательным переносом необходимо вход каждого последующего триггера соединять с инверсным выходом предыдущего. Пример такого счетчика на *T*-триггерах, полученных из *D*-триггеров с динамическим управлением, приведен на рис. 4.38.

Вычитающий счетчик с последовательным переносом имеет обратный порядок смены состояний: с приходом очередного счетного импульса содержащееся в счетчике число уменьшается на единицу (табл. 4.11).

Из таблицы следует еще одна особенность вычитающего счетчика, отличающая его от суммирующего и состоящая в том, что триггер каждого последующего разряда опрокидывается при изменении уровня на выходе триггера предыдущего разряда от 0 к 1,

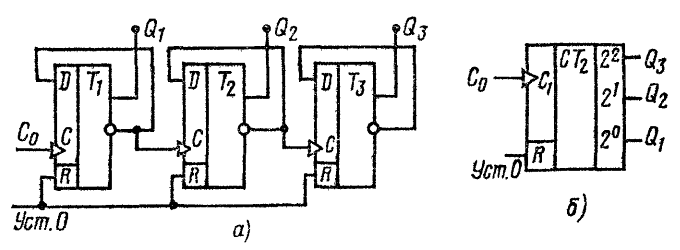


Рис. 4.38. Счетчик на *D*-триггерах с динамическим управлением:

а — функциональная схема; *б* — условное обозначение

т. е. при сигнале займа, обратном сигналу переноса в суммирующем счетчике. Строится вычитающий счетчик так же, как суммирующий, но с тем отличием, что со входом каждого последующего триггера соединяется другой выход предыдущего триггера.

Из временных диаграмм (рис. 4.37,*в*) видно, что в наихудшем случае новое состояние счетчика устанавливается с задержкой, равной утроенной задержке переключения одного триггера, что вызвано последовательным по времени распространением сигнала переноса через все разряды счетчика. Таким образом, в счетчике с последовательным переносом неэффективно используется быстродействие триггеров, особенно при большом числе разрядов. В этом состоит существенный недостаток счетчиков с последовательным переносом, из-за которого, несмотря на простоту и удобство реализации схемы, область их применения ограничивается цифровыми устройствами с небольшим числом разрядов и невысоким быстродействием.

Для повышения быстродействия счетчиков применяют различные способы ускорения переноса, как это делают и в сумматорах для сокращения времени сложения чисел.

Один из широко применяемых способов ускорения переноса в счетчиках основан на введении логических элементов, с помощью которых достигается возможность одновременного (параллельного) формирования сигналов переноса для всех разрядов. Для реализации этого способа применяют *TV*-триггеры. На *T*-входы всех триггеров одновременно подаются счетные импульсы, а на *V*-вход каждого триггера поступает сигнал переноса, формируемый логической схемой в виде уровня 1. Триггеры, на *V*-входе которых имеется сигнал переноса, одновременно опрокидываются с приходом очередного счетного импульса, и, таким образом, устанавливается новое состояние счетчика. Для определения вида цепи переноса в счетчике обратимся к уже рассмотренной табл. 4.10. Из нее следует, что первый разряд, как и в счетчике с последовательным переносом, должен быть построен на *T*-триггере. Если применяется *TV*-триггер, то на его *V*-вход следует подать 1 или соединить его с *T*-входом.

Второй триггер опрокидывается счетным импульсом при наличии 1 на выходе первого триггера, а третий триггер опрокидывается при наличии 1 на выходах двух предыдущих триггеров. Обобщая эту закономерность на случай *N*-разрядного счетчика, получим, что каждый последующий триггер должен опрокинуться под воздействием счетного импульса при наличии 1 на выходах всех предыдущих триггеров. Следовательно, для формирования сигнала переноса в каждый разряд счетчика необходимо включить элемент И и соединить его входы с прямыми выходами всех предыдущих разрядов, а выход — с *V*-входом триггера данного разряда. Пример суммирующего счетчика с параллельным переносом на *TV*-триггерах приведен на рис. 4.39. Быстродействие этого счетчика выше, чем счетчика с последовательным переносом, поскольку оно равно быстродействию одного разряда.

Это является важным достоинством счетчиков с параллельным переносом, обеспечившим им широкое применение. Недостаток — необходимость включения в схему логических элементов с разным, причем нарастающим от разряда к разряду, числом входов. Это нарушает регулярность структуры счетчика и ограничивает возможность наращивания его схемы. Частично этот недостаток можно устранить при использовании триггеров с входной логикой.

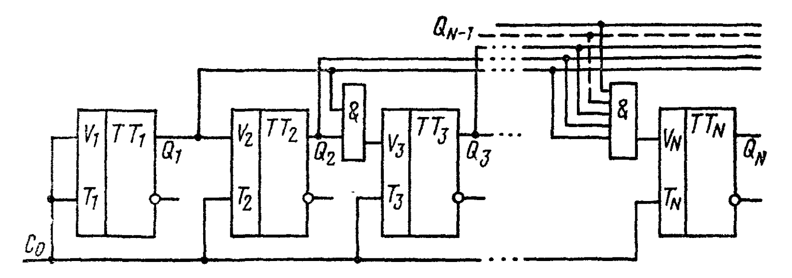


Рис. 4.39. Счетчик с параллельным переносом

Многие серии микросхем содержат *JK*-триггеры с входной логикой. Для преобразования *JK*-триггера в *TV*-триггер необходимо объединить входы *J* и *K* в один, это и будет *V*-вход. У триггера с тремя коньюнктивно связанными *J*-входами и тремя конъюнктивно связанными *K*-входами могут быть образованы, следовательно, три конъюнктивно связанных *V*-входа. При реализации счетчика на таких триггерах исключаются дополнительные логические элементы в цепях переноса. Однако ограничение в разрядности счетчика остается. Поскольку имеющиеся интегральные *JK*-триггеры позволяют получить до трех *V*-входов, на них может быть построен лишь четырехразрядный счетчик с параллельным переносом (рис. 4.40).

Вычитающий счетчик с параллельным переносом строится так же, как и суммирующий, но сигналы переноса снимаются с инверсных, относительно используемых в суммирующем счетчике, выходов триггеров.

Реверсивный счетчик, объединяющий возможности суммирующего и вычитающего, строится таким образом, чтобы обеспечивалось управление направлением счета с помощью сигналов на сложение $C_с$ и вычитание $C_в$. Поэтому его схема содержит дополнительную комбинационную часть, выполняющую указанную функцию.

Нередко счетчики с параллельным переносом, выпускаемые в виде микросхем, имеют помимо основных выходов — дополнительные, как это показано, например, на рис. 4.41. На одном из выходов, обозначенном «>15», сигнал 1 появляется при заполнении счет-

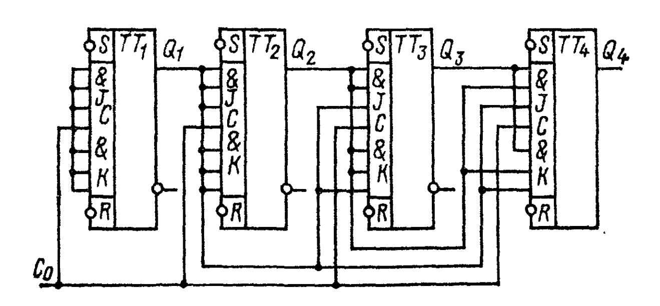


Рис. 4.40. Счетчик на *JK*-триггерах с входной логикой

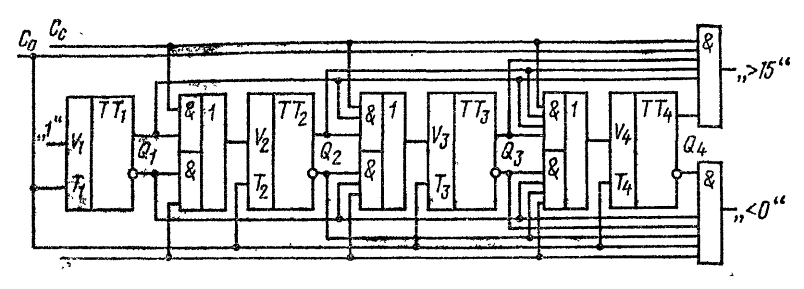


Рис. 4.41. Реверсивный счетчик на *TV*-триггерах

чика единицами, т. е. когда он перешел в состояние с номером 15. Следовательно, на этом выходе формируется сигнал переноса в следующий счетчик. На другом выходе, обозначенном «<0», сигнал появляется при заполнении счетчика нулями и является сигналом займа в следующий счетчик в режиме вычитания.

Реверсивный счетчик можно построить и на *T*-триггерах (рис. 4.42,*а*). Как и в рассмотренном ранее суммирующем счетчике, счетные импульсы поступают на *T*-вход триггера через логические элементы только в том случае, если они открыты единичными сигналами с выходов предыдущих разрядов.

В счетчике на рис. 4.42,*а* для счетных импульсов предусмотрены два входа. Если счетчик должен работать в режиме прямого счета, импульсы следует подавать на вход «+1», в режиме обратного счета — на вход «—1». При использовании такого счетчика в качестве реверсивного с одним источником импульсов необходимо предусмотреть внешнее устройство коммутации счетных импульсов на суммирующий «+1» либо на вычитающий «—1» входы. Вариант такой коммутирующей приставки к счетчику приведен на рис. 4.42*б*. При подаче положительного импульса на *S*-вход *RS*-триггера на его прямом выходе установится единичный уровень, который откроет

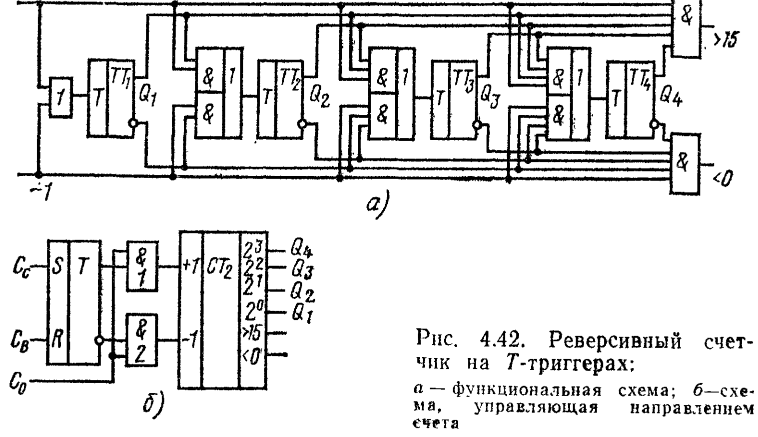


Рис. 4.42. Реверсивный счетчик на *T*-триггерах:

а — функциональная схема; *б*—схема, управляющая направлением счета

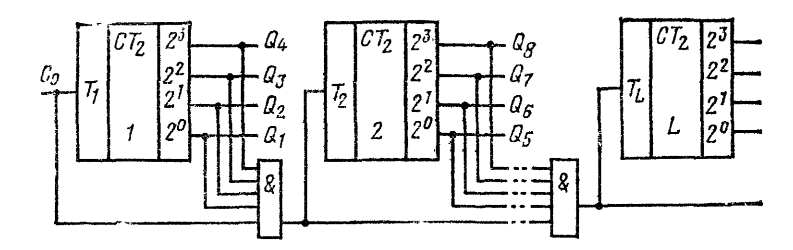


Рис. 4.43. Многоразрядный счетчик с комбинированным переносом

элемент *1* для счетных импульсов C_0. Счетчик будет работать в режиме сложения. Если подать положительный импульс на *R*-вход триггера, откроется для счетных импульсов элемент *2* и счетчик будет работать в режиме вычитания.

Комбинированный, т. е. параллельно-последовательный перенос применяется при построении многоразрядных счетчиков, которые должны иметь высокое быстродействие. Функциональная схема таких счетчиков состоит из группы триггеров, внутри каждой из которых организуется параллельный перенос, а между группами — последовательный. В примере на рис. 4.43 счетчик состоит из четырехразрядных счетчиков с параллельным переносом. На выходе каждой группы триггеров включен элемент И, который формирует сигнал переноса в следующую группу при заполнении триггеров единицами.

Интегральные четырехразрядные счетчики с выходами переноса и займа объединяются с использованием этих выходов. Например, при объединении суммирующих счетчиков необходимо соединить выход «>15» одного со счетным входом другого. При объединении реверсивных счетчиков, имеющих выходы сигналов переноса «>15» и займа «<0», необходимо эти выходы соединить соответственно с суммирующим и вычитающим входами следующего счетчика. Пример восьмиразрядного реверсивного счетчика на двух микросхемах К155ИЕ7 приведен на рис. 4.44. Возможности указанной микросхемы допускают установку заданного исходного состояния счетчика путем записи в него по *D*-входам ($D_1 \div D_4$) нужной кодо-

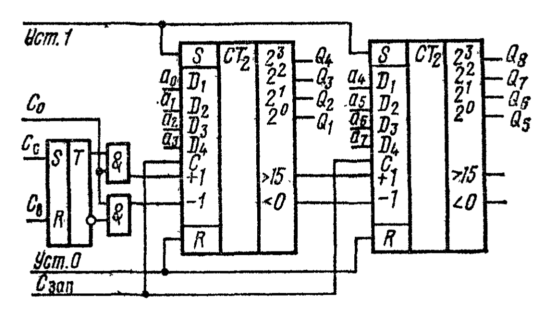


Рис. 4.44. Восьмиразрядный реверсивный счетчик на микросхемах К155ИЕ7

вой комбинации ($a_0 \ldots a_7$) при наличии разрешающего сигнала на входе $C_{зап}$. Кроме того, по шинам «Уст. 0» и Уст. 1» счетчик можно заполнить нулями или единицами. Назначение коммутирующей приставки на входе рассмотрено ранее (см. рис. 4.42,*б*).

Результат счета снимается с выходов $Q_1 \div Q_8$. При необходимости счетчик можно использовать для деления числа (частоты повторения) импульсов на 16, если использовать выход «>15» первой микросхемы, и на 256, если использовать аналогичный выход второй микросхемы.

4.6. СЧЕТЧИКИ-ДЕЛИТЕЛИ

Счетчики-делители предназначены для деления числа или частоты повторения импульсов на заданный коэффициент $K_{сч}$. Обычно требуемый коэффициент меньше числа состояний счетчика 2^N, что обусловливает необходимость исключения «лишних» состояний. Например, для построения счетчика-делителя с $K_{сч}=10$ необходим четырехразрядный счетчик, число состояний которого следует уменьшить с 16 до 10 исключением шести лишних. Пример реализации десятичного счетчика на *JK*-триггерах с входной логикой приведен на рис. 4.45. Счетчики-делители такого вида, построенные как счетчики с параллельным переносом, обладают наибольшим быстродействием, поскольку счетные импульсы поступают на все триггеры одновременно.

Счетчик-делитель может быть реализован и на *D*-триггерах. Однако функциональная схема получается более сложной из-за большого числа дополнительных логических элементов. Поэтому для таких делителей предпочтительнее *JK*-триггеры с входной логикой.

Широкое применение на практике находят делители, построенные на основе счетчиков с последовательным переносом, в схему которых вводится обратная связь для исключения лишних состояний. Такой счетчик работает в режиме суммирования или вычитания до некоторого состояния, задаваемого коэффициентом счета $K_{сч}$. Это состояние дешифрируется устройством, на выходе которого формируется сигнал сброса счетчика в исходное нулевое состояние. Сигнал сброса по цепи обратной связи поступает на *R*-входы всех триггеров одновременно, благодаря чему они устанавливаются в нуль.

Для примера на рис. 4.46 приведен счетчик-делитель с $K_{сч}=10$. Дешифратором служит логический элемент И. Поскольку из-за наличия на его входе опасных состязаний сигналов возможны сбои в работе счетчика, то к нему на выход добавляется *RS*-триггер T_5, который, переключившись, сохраняет на выходе единичный уровень

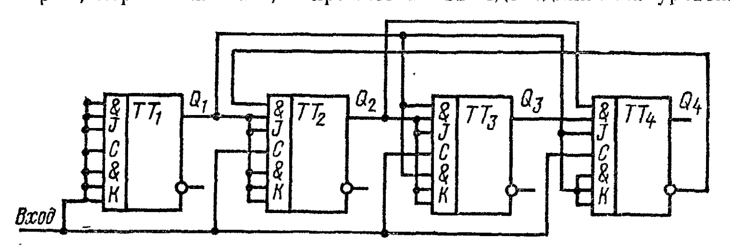


Рис. 4.45. Счетчик-делитель на 10 с параллельным переносом

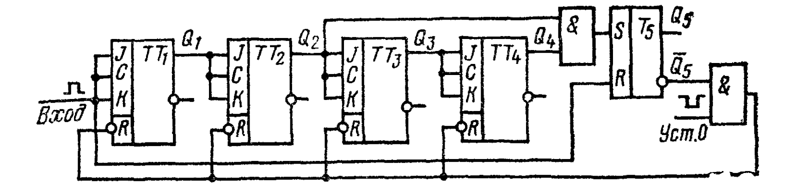


Рис. 4.46. Счетчик-делитель на 10 с устройством сброса

до прихода следующего счетного импульса, возвращающего триггер в нулевое состояние. Так обеспечивается функциональная надежность счетчика.

Дешифрируемая комбинация 1010 отображает состояние счетчика с номером 10. Входы логического элемента И соединены с прямыми выходами второго и четвертого разрядов счетчика, т. е. с теми триггерами, которые находятся в единичном состоянии. На вход R триггера T_5 поступают счетные импульсы. Формируемый триггером сигнал сброса снимается с его инверсного выхода $\bar{Q}_5$, поскольку установочные R-входы триггеров счетчика инверсные.

Работает счетчик-делитель следующим образом. Пусть в исходном состоянии все триггеры находятся в 0. Под действием счетных импульсов счетчик изменяет свое состояние от нулевого до десятого. При этом триггер T_5 находится в состоянии 0. Дешифратор и включенный на его выходе триггер при состоянии счетчика 1010 вырабатывают сигнал с нулевым уровнем на выходе $\bar{Q}_5$, которым все разряды счетчика до прихода одиннадцатого счетного импульса переводятся в нулевое состояние. Так, после десяти входных импульсов счетчик сбрасывает накопленный результат, возвращаясь в исходное положение.

Одиннадцатый импульс своим положительным перепадом переключает RS-триггер, снимая установочный сигнал.

Счетчик-делитель может быть построен и без дополнительных элементов (вентилей) [37]. Для построения безвентильного счетчика необходимо разложить заданный коэффициент счета на сомножители, каждый из которых содержит целую степень числа 2 или целую степень числа 2 с добавлением единицы:

$$K_{сч} = 2^{\alpha} + 1 \quad \text{или}$$

$$K_{сч} = 2^{\beta} (2^{\alpha} + 1) \quad \text{или}$$

$$K_{сч} = 2^{\beta} (2^{\alpha} + 1) + 1 \quad \text{или}$$

$$K_{сч} = 2^{\gamma} [2^{\beta} (2^{\alpha} + 1) + 1]$$

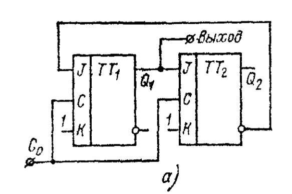
где α, β, γ — целые числа 1, 2, 3, ...

Примеры такого разложения для $K_{сч}=2\div20$ приведены в табл. 4.12.

Рассмотрим несколько примеров построения безвентильных счетчиков-делителей с использованием табл. 4.12.

П р и м е р 1. Счетчик-делитель на 3.

Коэффициент счета разлагается на сумму (2+1). Для его реализации требуются два JK-триггера, соединенных, как показано на



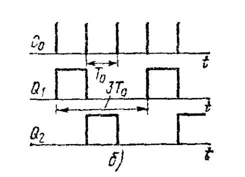


Рис. 4.47. Безвентильный счетчик-делитель на 3:
а — функциональная схема; *б* — временные диаграммы

рис. 4.47,*а*. Как следует из временных диаграмм (рис. 4.47,*б*), в качестве выхода делителя можно использовать выход любого из триггеров.

Таблица 4.12

$K_{сч}$	Разложение	$K_{сч}$	Разложение
2	2	11	$10+1=2(2^2+1)+1$
3	$2+1$	12	$4\cdot3=2^2(2+1)$
4	2^2	13	$12+1=2^2(2+1)+1$
5	2^2+2	14	$2\cdot7=2[2(2+1)+1]$
6	$2\cdot3=2(2+1)$	15	$14+1=2[2(2+1)+1]+1$
7	$6+1=2(2+1)+1$	16	2^4
8	2^3	17	$16+1=2^4+1$
9	$8+1=2^3+1$	18	$2\cdot9=2(2^3+1)+1$
10	$2\cdot5=2(2^2+1)$	19	$18+1=2(2^3+1)+1$
		20	$2\cdot10=2^2(2^2+1)$

Пример 2. Счетчик-делитель на 5.

Разложение заданного коэффициента счета можно представить в виде 2^2+1. Для реализации такого счетчика-делителя необходимы три *JK*-триггера. Его функциональная схема и временные диаграммы приведены на рис. 4.48. Два первых триггера соединяют в схему вычитающего счетчика с последовательным переносом, а третий подсоединяют J_3-входом к Q_2-выходу второго триггера, C_3-входом к C_1-входу, $\bar{Q}_3$-выходом к J_1-входу первого триггера. На K_3-вход подают уровень логической 1. Как видно из временных диаграмм, выходом делителя может быть только выход второго триггера Q_2.

Пример 3. Счетчик-делитель на 7.

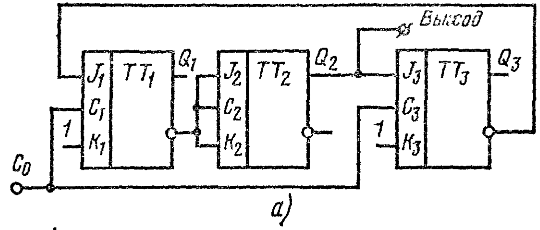
Разложение коэффициента счета имеет вид $2\cdot3+1=2(2+1)+1$. Функциональная схема и временные диаграммы счетчика-делителя на 7 приведены на рис. 4.49. В основе схемы счетчик с коэффициентом $(2+1)$ на триггерах T_2 и T_3, к ним подключают триггер T_1 для увеличения коэффициента счета до $6=2(2+1)$ и затем подключают триггер T_4 для увеличения коэффициента счета на единицу. Схема его подключения та же, что и в рассмотренных счетчиках-делителях. Выходом делителя, как видно из временных диаграмм, может служить только выход третьего триггера.

Из рассмотренных примеров можно вывести следующие правила построения безвентильных счетчиков-делителей:

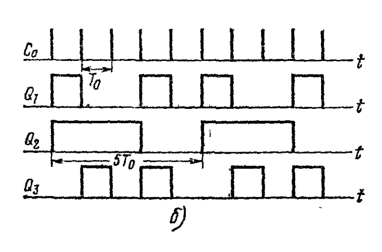
1. Заданный коэффициент счета разлагают на сомножители.
2. Для реализации функциональной схемы выбирают *JK*-триггеры как наиболее удобные.

Рис. 4.48. Безвентильный счетчик - делитель на 5:

а — функциональная схема; *б* — временные диаграммы



3. Составляют функциональную схему; в общем случае она представляет собой сочетание счетчиков с коэффициентом счета 2^α, 2^β, 2^γ и т. д. и добавочных JK-триггеров для увеличения на единицу коэффициента счета (рис. 4.50).



4. Внутри каждого из счетчиков JK-триггеры соединяют по схеме с последовательным переносом для режима вычитания.

5. Каждый добавочный JK-триггер подключают к соответствующему счетчику по следующей схеме: J-вход соединяют с прямым выходом последнего разряда счетчика, C-вход с C-входом первого разряда счетчика, инверсный выход $\bar{Q}$- с J-входом первого разряда счетчика, K-вход с источником напряжения с уровнем логической 1.

6. Выходной сигнал снимают с выхода счетчика с коэффициентом 2^α.

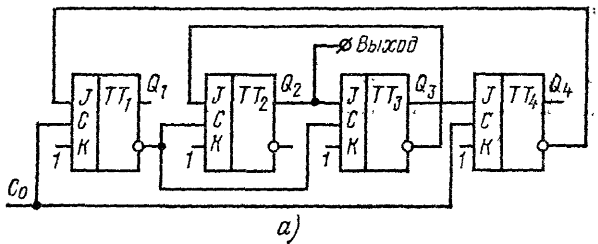
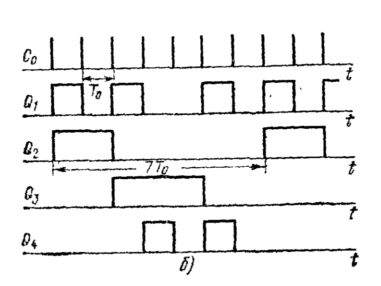


Рис. 4.49. Безвентильный счетчик - делитель на 7:

а — функциональная схема; *б* — временные диаграммы



Как видно из изложенного, безвентильные счетчики обладают свойством наращиваемости и не требуют дополнительных логических элементов. Их недостаток — большое число триггеров.

Быстродействие безвентильных счетчиков определяется их структурой, в частности тем, что значительная часть триггеров соединяется по схеме последовательного переноса.

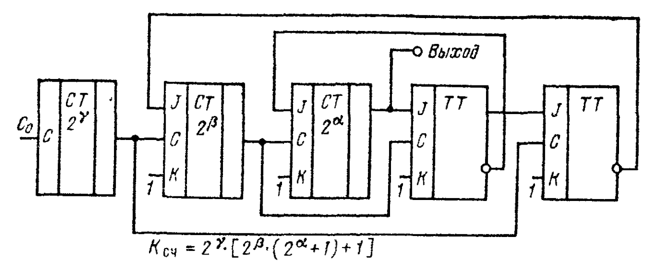


Рис. 4.50. Обобщенная функциональная схема безвентильного счетчика-делителя

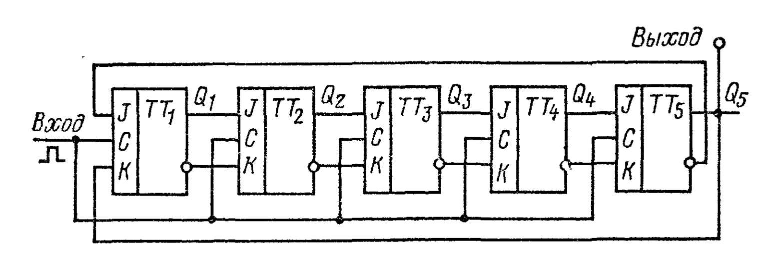
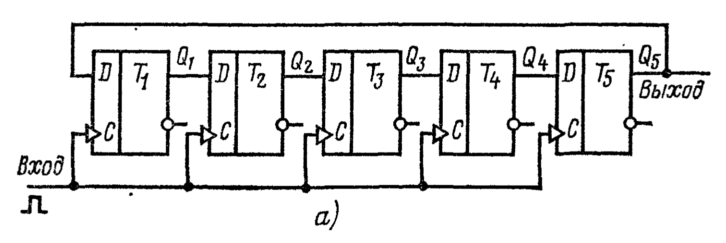


Рис. 4.51. Счетчик-делитель на регистре с перекрестными обратными связями



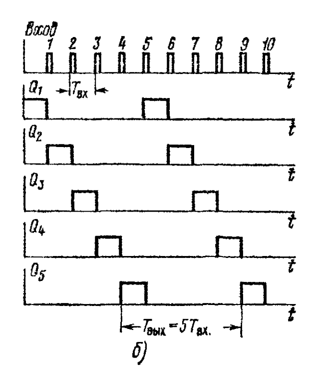


Рис. 4.52. Распределитель импульсов на кольцевом регистре:

а — функциональная схема; *б* — временные диаграммы

Счетчик-делитель может быть построен на регистре сдвига, охваченном перекрестными обратными связями (рис. 4.51). Коэффициент деления равен $2N$. Счетчики такого вида часто называют счетчиками Джонсона. Большинство счетчиков-делителей серии К176 выполнены по рассмотренной схеме.

4.7. РАСПРЕДЕЛИТЕЛИ ИМПУЛЬСОВ

Распределители импульсов предназначены для пространственно-временного распределения тактовых импульсов. Простейшей реализацией распределителя импульсов является кольцевой регистр (рис. 4.52): с каждым очередным тактовым импульсом единица, предварительно записанная в первый триггер T_1, передвигается в соседний триггер и т. д. С выхода последнего триггера по кольцевой обратной связи единица попадает в первый разряд. Число выходов распределителя, очевидно, равно числу триггеров в регистре.

Распределители могут быть построены и по другим схемам, например на основе счетчика и дешифратора [37].

4.8. СРАВНЕНИЕ СЕРИЙ ЦИФРОВЫХ МИКРОСХЕМ

При проектировании цифровых устройств одной из важных задач является выбор серий микросхем, наиболее полно отвечающих предъявленным требованиям к их быстродействию, энергопотреблению, помехоустойчивости, нагрузочной способности. Помимо этих показателей в расчет также принимают функциональный состав серий, конструктивное оформление, устойчивость микросхем к внешним воздействиям и их надежность.

Один из способов выбора серий заключается в сравнении их по наиболее важным функциональным параметрам.

Микросхемы ЭСЛ — наиболее быстродействующие: некоторые из них способны обеспечить работу цифровых устройств с частотой переключения более 100 МГц. Однако такие микросхемы потребляют от источника питания значительную мощность и характеризуются низкой помехоустойчивостью. Указанные особенности микросхем ЭСЛ необходимо учитывать при их применении. Например, малая длительность фронтов формируемых сигналов обусловливает необходимость использования для их неискаженной передачи согласованных соединительных линий, например, микрополосковой или коаксиальной. Низкая помехоустойчивость микросхем заставляет принимать специальные меры по их защите от воздействия наводок. Не случайно в состав некоторых серий введены приемники сигналов с линии, обладающие повышенной помехоустойчивостью. Параметры базовых элементов и виды микросхем некоторых серий ЭСЛ представлены в табл. 4.13 [2, 17].

Микросхемы ЭСЛ несовместимы по питанию и уровням сигналов с микросхемами других типов. Однако возможность согласования имеется. Для этого можно использовать микросхемы преобразователей уровней серий 100, К500, К187, которые согласовывают уровни микросхем ЭСЛ и ТТЛ.

Основная область применения ЭСЛ микросхем — цифровые устройства, работающие с частотой выше 50 МГц, которые не могут быть построены на основе микросхем других типов. В дальнейшем по мере повышения быстродействия ТТЛ микросхем область применения ЭСЛ микросхем будет смещаться в сторону устройств сверхвысокого быстродействия.

Микросхемы ТТЛ и ТТЛШ характеризуются временными параметрами, лежащими в широком диапазоне значений. Это позволяет применять микросхемы ТТЛ в устройствах различного быстродей-

Таблица 4.13

Параметр и вид микросхем	100/K500	K137	K138	K187	223	229	234
$U_{и.п}$, В	—5,2 —2,0	—5	—5	—5	—4	—5	—5
$U^{0}_{вых}$, В	—1,65	—1,45	—1,58	—1,45	—1,45	—1,47	—1,47
$U^{1}_{вых}$, В	—0,98	—0,95	—0,98	—0,45	—0,85	—0,9	—0,9
$U_{п}$, В	0,125	0,03	—	—	0,15	0,16	0,16
$t_{зд,\,р,\,ср}$, нс	2,9	6	3,5	10	8	6	110 МГц
$P_{пот,\,ср}$, мВт	45	75	55[1])	45[1])	73	1300[2])	1500[2])
$K_{раз}$	15	15	100	15	4	25	—
ИЛИ	+		+		+		
ИЛИ—И	+		+				
ИЛИ/ИЛИ—НЕ	+	+	+	+	+		
Исключающее ИЛИ/ИЛИ—НЕ	+		+				
RS-триггер		+	+		+		
D-триггер	+	+	+	+			
T-триггер					+	+	

Параметр и вид микросхем	100/К500	К137	К138	К187	223	229	234
Дешифратор	+				+	+	
Полусумматор		+			+	+	
Сумматор	+						
Устройство ускоренного переноса	+						
АЛУ	+						
Устройство контроля четности	+						
Регистр	+						
Счетчик	+				+	+	+
Преобразователь уровня	+			+			
Передающий элемент	+						
Приемный элемент	+						

[1]) Без нагрузки в выходном каскаде.
[2]) На микросхему.

Таблица 4.14

Параметр и вид микросхемы	ТТЛШ		ТТЛ							
	530/К531	К555	130/К131	133/К155	136/К158	106	134	199	230	243
$U_{и.п}$, В	5	5	5	5	5	5	5	5	5	3
$U^0_{вых}$, В	0,5	0,5	0,4	0,4	0,4	0,4	0,3	0,4	0,35	0,25
$U^1_{вых}$, В	2,7	2,7	2,4	2,4	2,4	2,1	2,3	2,4	2,3	2,3
$U_п$	0,5	0,5	0,4	0,4	0,4	0,4	0,5	0,4	0,4	0,25
$t_{зд.р.ср}$, нс	4,75	20	11	22	60	50	100	15	10 МГц	10
$P_{пот.ср}$, мВт	19	7,5	44	27	5	18	2	66	1,2—1,7[1]) Вт	11
$K_{раз}$	10	10	10	10	10	10	10	10	—	10
И	+	+		+						
И—НЕ	+	+	+	+	+	+	+			+
ИЛИ—НЕ	+	+		+			+			
НЕ	+	+	+	+	+		+			+
И—ИЛИ—НЕ	+	+	+	+	+	+	+	+		
Расширитель			+	+		+		+		+
Дешифратор		+		+			+		+	

Параметр и вид микросхемы	ТТЛШ		ТТЛ							
	530/К531	К555	130/К131	133/К155	136/К158	106	134	199	230	243
Мультиплексор	+			+			+			
Сумматор				+		+	+			
АЛУ				+			+			
Компаратор							+			
Устройство контроля четности				+			+			
RS-триггер					+					+
D-триггер	+		+	+	+		+			
JK-триггер	+		+	+	+	+	+			
Регистр				+			+		+	
Счетчик				+			+		+	
Формирователь импульсов				+			+			

1) На микросхему

Таблица 4.15

Параметр и вид микросхем	109	121	156	128	202	215	217	218	221	240	К511
$U_{и.п}$, В	3; 5	3; 5	3; 5	3	±4 —0,25	±4 —0,25	3; 6	6,3 1,2	4	3; 5	15
$U^0_{вых}$, В	0,4	0,35	0,55	0,5	—1,35	—1,4	0,3	0,15	—	0,5	1,5
$U^1_{вых}$, В	2,5	2,5	2,50	2,4	—0,33	—0,33	2,6	3,5	2,5	2,5	12
$U_п$, В	0,3	0,3	0,4	0,5	0,3	0,3	0,5	—	0,5	0,4	5
$t_{зд,\ р,\ ср}$, нс	60	50	35	16 МГц	400	23	24	150	2 МГц	55	225
$P_{пот,\ ср}$, мВт	—	—	17	30	19	22	20	48	15	23	250
$K_{раз}$	5	5	6	6	3	5	4	—	—	4	25
И	+			+	+						+
И—ИЛИ				+	+	+					
И—НЕ	+	+	+				+	+	+	+	+
И—ИЛИ—НЕ				+			+		+		
НЕ					+	+		+	+		+
Расширитель	+	+	+	+	+		+				
RS-триггер				+			+			+	
JK-триггер							+	+			+
Сумматор										+	
Дешифратор											+
Формирователь			+	+		+	+				
Усилитель					+	+					+
Регистр				+						+	
Счетчик										+	+

ствия: высокого, среднего и низкого. Параметры базовых элементов и виды микросхем ТТЛ и ТТЛШ серий представлены в табл. 4.14 [2, 10, 17].

Микросхемы ТТЛ и ТТЛШ характеризуются сравнительно высокой помехоустойчивостью, что делает устройства на их основе более устойчивыми к сбоям от воздействия помех. Принимая во внимание свойства и возможности существующих ТТЛ микросхем, целесообразно рекомендовать их для широкого применения в устройствах, работающих с частотой переключения до 20 (ТТЛ) и 50 МГц (ТТЛШ).

Микросхемы ДТЛ характеризуются средним и низким быстродействием (табл. 4.15). По помехоустойчивости они практически не отличаются от ТТЛ микросхем; как правило, совместимы с ТТЛ микросхемами по уровням сигналов. Применяются ДТЛ микросхемы в цифровых устройствах невысокого (сотни килогерц—единицы мегагерц) быстродействия.

Микросхемы РТЛ (табл. 4.16) характеризуются низким быстродействием, малой потребляемой мощностью и низкой помехоустойчивостью. По уровням сигналов и напряжению питания микросхемы РТЛ несовместимы с микросхемами других типов. Предназначены для применения в цифровых устройствах низкого быстродействия (сотни килогерц) с жестко ограниченным энергопотреблением.

Микросхемы НСТЛ на МДП-транзисторах с *р*-каналом характеризуются низким быстродействием, большим энергопотреблением и повышенной помехоустойчивостью (табл. 4.17). Существенные особенности микросхем НСТЛ большинства серий: необходимость в относительно высоковольтных (до 27 В) источниках питания, высокие

Таблица 4.16

Параметр и вид микросхем	114	115	201	211	231
$U_{\text{н.п}}$, В	4	4	4	3	4
$U^0_{\text{вых}}$, В, не более	0,2	0,2	0,3	0,3	0,2
$U^1_{\text{вых}}$, В, не менее	—	0,78	—	0,9—1,35	—
$U_{\text{п}}$, В	0,15	0,15	0,3	0,1	0,04
$K_{\text{раз}}$	4	4	2/10	4	4
$t_{\text{зд,р,ср}}$, нс	650	150	270	500	300 кГц
$P_{\text{пог,ср}}$, мВт	0,57	3	3,75	8	35[1]
И			+		
ИЛИ	+				
И—ИЛИ		+			
ИЛИ—НЕ	+	+	+	+	
ИЛИ—НЕТ	+				
НЕ	+		+	+	
Расширитель	+	+			
RS-триггер	+	+		+	
Полусумматор	+				
Регистр	+			+	
Счетчик				+	+

[1] На микросхему

Таблица 4.17

Параметр и вид микросхемы	КМДП		*p*—МДП			
	164/К176	К564	К108	К120	К172/К178	К501
$U_{и.п}$, В	9	3÷15	—27	—27; —12,6	—27	—27;
$U^0_{вых}$, В	0,5	0,01	—0,7	—3	—2	—1
$U^1_{вых}$, В	7,7	$U_{и.п}$	—9,5	—10	—7,5	—9,5
$U_п$, В, не менее	0,9	1,5	1	1	1	1
$t_{зд,р,ср}$, мкс	0,25	0,08[2]	6	0,8	0,6	200 кГц
$P_{пот,ср}$, мВт	10^{-3}	10^{-4}	25	7	34	200[1]
$К_{аз}$	50	—	10	10	15	30
И	+				+	
И—ИЛИ	+	+			+	
НЕ	+	+		+		
И—НЕ	+	+				
ИЛИ—НЕ	+	+		+		
Исключающее ИЛИ	+	+				
И—ИЛИ—НЕ			+		+	
Дешифратор	+	+		+		+
Сумматор	+	+		+		
АЛУ		+				
Мультиплексор		+				
Компаратор		+				
Преобразователь уровня	+	+				
RS-триггер		+	+		+	
D-триггер	+	+				
JK-триггер	+	+				+
Регистр	+	+		+		+
Счетчик	+	+		+		+

[1] На микросхему

[2] При напряжении питания 10 В

уровни сигналов, несовместимость с микросхемами всех рассмотренных выше типов.

Микросхемы на взаимно-дополняющих по проводимости канала МДП-транзисторах (КМДП) существенно отличаются по свойствам от микросхем на *p*-МДП-транзисторах. Они имеют положительное напряжение питания, потребляют на несколько порядков меньшую мощность, характеризуются при этом значительно бо́льшим быстродействием и более высокой помехоустойчивостью.

Функциональный состав серий 164, К564, содержащих микросхемы различных видов и разного уровня интеграции, позволяет применять эти серии для построения любых цифровых узлов с тактовой частотой до 1 МГц для серии 164 и до 5 МГц для серии К564 [17].

Однако в отличие от микросхем на *p*-МДП-транзисторах микросхемы этого типа менее технологичны, требуют для своего изготовления больше операций и, следовательно, более дорогие. Тем

не менее тенденция развития этих серий микросхем такова, что в ближайшее время они будут занимать преобладающее положение среди НСТЛ микросхем. Свидетельством постоянного совершенствования их свойств является К564 серия, микросхемы которой работают при изменении напряжения питания от 3 до 15 В, характеризуются повышенным быстродействием при значительном снижении потребляемой мощности. При напряжении питания 5 В микросхемы становятся полностью совместимыми с ТТЛ и ТТЛШ.

Таким образом, для цифровых узлов с тактовой частотой более 50 МГц следует выбирать серии микросхем ЭСЛ. Для узлов с меньшей частотой переключения — микросхемы ТТЛ и ТТЛШ, перекрывающие диапазон частот до 50 МГц. При проектировании цифровых узлов с тактовой частотой не более 1 МГц целесообразно рассмотреть варианты применения серий маломощных ТТЛ микросхем и микросхем НСТЛ на КМДП-транзисторах.

При окончательном решении вопроса о выборе серий микросхем для проектируемого узла следует оценить возможность и целесообразность применения микросхем повышенного уровня интеграции, обладающих рядом преимуществ (см. § 1.3).

При логическом проектировании цифровых узлов необходим всесторонний учет основных свойств применяемой элементной базы для достижения высоких технико-экономических показателей разработки. При этом в процессе проектирования появляется целый ряд особенностей. В частности, при разработке функциональной схемы узла, выборе серий микросхем и разработке принципиальной схемы следует иметь в виду, что микросхемы разных по схемотехническому признаку классов, как правило, не согласуются. Поэтому, если принято, например, решение в целях оптимизации проектируемого узла по энергопотреблению реализовать его на несовместимых микросхемах, то необходимо предусмотреть их сопряжение. В составе некоторых серий согласующие микросхемы (преобразователи уровня) имеются, но может потребоваться проектирование согласующих элементов на навесных компонентах. Для этого целесообразно применять различные вспомогательные микросхемы: наборы инверторов, логические элементы с открытым коллекторным (для ТТЛ) или эмиттерным (для ЭСЛ) выходом и др.

При разработке на микросхемах типа ЭСЛ цифровых узлов высокого быстродействия (тактовые частоты — десятки мегагерц) необходимо иметь в виду повышенные требования к характеристикам линий передачи и условиям согласования выходных и входных сопротивлений микросхемы с волновым сопротивлением линии. Для решения этой задачи в сериях микросхем ЭСЛ предусмотрены специальные микросхемы для работы на линию передачи и для приема сигналов с линии.

Глава пятая
МИКРОПРОЦЕССОРЫ И МИКРОСХЕМЫ ПАМЯТИ

5.1. ОБЩЕЕ ПРЕДСТАВЛЕНИЕ О МИКРОПРОЦЕССОРЕ

В начале 70-х г. зародилось и в настоящее время интенсивно развивается новое направление в разработке РЭА, основанное на широком применении программно-управляемых универсаль-

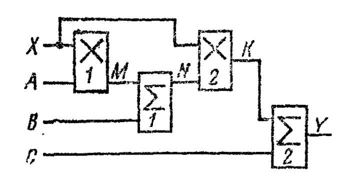


Рис. 5.1. Устройство, реализующее алгоритм (5.2) аппаратным способом

ных цифровых микроэлектронных устройств — *микропроцессоров*.

Чтобы дать общее представление об устройстве микропроцессора и его особенностях как функционального узла вычислительных средств, рассмотрим простой алгоритм преобразования информации, например алгоритм вычислений по уравнению:

$$Y=(AX+B)X+C. \qquad (5.1)$$

Алгоритм вычислений состоит из следующих шагов:

$$1)\ A\cdot X=M;\ 2)\ M+B=N;\ 3)\ N\cdot X=K;\ 4)\ K+C=Y, \qquad (5.2)$$

где A, B, C, X — исходные переменные, M, N, K, Y — переменные, присвоенные результатам выполнения соответствующих операций.

В вычислительных средствах находят применение два способа реализации алгоритмов: аппаратный и программный.

Аппаратный способ реализации алгоритмов характеризуется следующими особенностями: для выполнения каждой операции используется свое оборудование, так называемый операционный блок; распределение переменных по входам и выходам операционного блока не изменяется в процессе реализации алгоритма; порядок реализации алгоритма определяется схемой соединения операционных блоков.

Структурная схема устройства, реализующего алгоритм (5.2) аппаратным способом, включает два перемножителя и два сумматора (рис. 5.1). Недостатки этого способа состоят в том, что, во-первых, схема реализации алгоритма специализирована на решение задач только одного типа, и, во-вторых, число операционных блоков резко увеличивается с ростом сложности алгоритма.

Программный способ реализации алгоритма имеет следующие особенности: однотипные операции выполняются одним операционным блоком, но в разное время; распределение переменных по входам и выходам блоков изменяется в процессе реализации алгоритма; порядок выполнения операций определяется программой.

Программа — это описание алгоритма в форме, воспринимаемой данным вычислительным средством. Программа состоит из отдельных команд. Каждая команда предписывает определенное действие и указывает, над какими переменными это действие производится.

При реализации алгоритма (5.2) программным способом необходимы соответствующие операционные блоки — перемножитель, сумматор, а также дополнительное оборудование — ячейки памяти (ЯП) для хранения чисел: одна ячейка для одного числа.

Структурная схема, реализующая алгоритм (5.2) по программному способу, приведена на рис. 5.2. На пересечении каждой вертикальной и горизонтальной шин находится управляемый контакт, например полевой или биполярный транзистор (рис. 5.3), замыкание которого соединяет шины в точке пересечения. Каждому контакту присвоен номер.

Программа реализации алгоритма (5.2) представляет собой совокупность команд, выполняемых последовательно во времени: 1-я

Рис. 5.2. Устройство, реализующее алгоритм (5.2) программным способом

команда — выбрать из ЯП с указанными номерами числа A и X, перемножить эти числа, результат M занести в ЯП с указанным номером; 2-я команда — выбрать из ЯП с указанными номерами числа M и B, сложить их, результат N занести в ЯП с указанным номером; 3-я команда — выбрать числа N и X, перемножить их и результат K занести в ЯП с указанным номером; 4-я команда — выбрать числа K и C, сложить их, результат Y занести в ЯП с указанным номером; 5-я команда — вывести результат Y.

При реализации программного способа выполнения алгоритма вычислительное средство в своем составе должно иметь совокупность операционных блоков, называемую арифметическим устройством (АУ) или арифметико-логическим устройством (АЛУ), совокупность ЯП для хранения исходных чисел и результатов вычислений, называемую запоминающим устройством (ЗУ). Для управления процессом выполнения вычислений в состав вычислительного средства, наряду с АЛУ и ЗУ, должно входить устройство управления (УУ). Для хранения команд необходимы свои ЯП, которые составляют ЗУ команд. Согласованность в работе указанных функциональных узлов обеспечивается генератором тактовых импульсов (ГТИ), следующих с определенной частотой повторения.

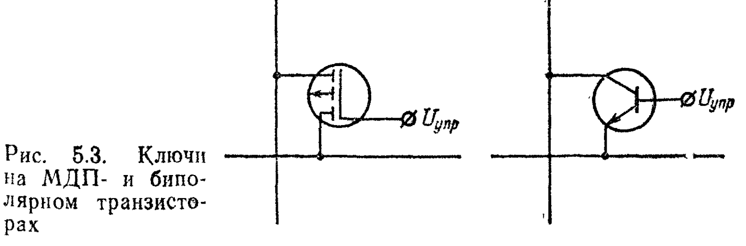


Рис. 5.3. Ключи на МДП- и биполярном транзисторах

Таблица 5.1

Номер команды	Код команды				Номер замыкаемого контакта
	КОп	A_1	A_2	A_3	
1	02	1	4	5	*1, 12, 37*
2	01	5	2	6	*21, 26, 38*
3	02	6	4	7	*6, 12, 39*
4	01	7	3	8	*23, 27, 40*
5	03	8	0	0	*40*

Каждая команда записывается кодом, состоящим например из кода операции КОп, адресов чисел, над которыми выполняется операция, A_1A_2 и адреса A_3, по которому надо отправить результат в ЗУ чисел.

Код операции определяется условным номером, которым обозначена та или иная операция, например: сложение — 01, умножение — 02, вывод результата — 03 и т. д. Номер ЯП называется адресом числа, которое записано или будет записано в ЯП. Чтобы записать все переменные, участвующие в процессе вычислений по (5.2), необходимо ЗУ из восьми ЯП. Если принять следующее распределение чисел по ячейкам памяти: $A \to ЯП_1$, $B \to ЯП_2$, $C \to ЯП_3$, $X \to ЯП_4$, $M \to ЯП_5$, $N \to ЯП_6$, $K \to ЯП_7$, $Y \to Я_8$, то программа реализации алгоритма (5.2) может быть представлена табл. 5.1.

Вычислительное устройство работает в следующем порядке. Предварительно в ЗУ команд заносится программа вычислений, а в ЗУ чисел — числа, над которыми должны быть выполнены определенные программой операции. С началом работы вычислительного средства из ЗУ команд по сигналу УУ выбирается первая команда, дешифруется в УУ и превращается в систему сигналов, управляющих состоянием контактов (см. табл. 5.1). Арифметико-логическое устройство выполняет над выбранными из ЗУ числами операцию, предписываемую сигналами УУ. Результат на выходе АЛУ записывается в ЗУ чисел по адресу, указанному в команде.

По окончании выполнения одной команды из ЗУ выбирается следующая по новому адресу, который формируется счетчиком прибавлением единицы к предыдущему адресу. Такой способ формирования адреса очередной команды, при котором команды выбираются из ЗУ в порядке номеров ЯП, где они хранятся, называется естественным.

При управлении работой вычислительного устройства УУ учитывает результат выполненных вычислений по каждой команде. Учет ведется по признакам результата: нулевой, единичный, переполнение и т. д. Признаки, представляемые 0 или 1, записываются в триггеры регистра признаков и передаются в УУ.

Итак, программный способ реализации алгоритмов имеет по сравнению с аппаратным два основных преимущества. во-первых, с усложнением алгоритма объем оборудования увеличивается незначительно, главным образом за счет ЯП, во-вторых, путем изменения программы можно на одном оборудовании решать различные задачи.

Именно эти положительные свойства программного способа реализации алгоритмов предопределили появление микропроцессоров

и сопутствующих им микросхем как элементной базы вычислительных и управляющих средств четвертого поколения.

Рассмотренное программно-управляемое вычислительное средство по своей структуре и выполняемым функциям аналогично ЭВМ. Та его часть, которая осуществляет процесс вычислений и управляет им, называется процессором.

Процессор, реализованный средствами интегральной технологии в одной или нескольких БИС, получил название микропроцессора (МП). Структура МП в общем случае (рис. 5.4) включает три основных функциональных узла: АЛУ, УУ и блок регистров: регистры общего назначения (РОН), регистры адреса и команды, регистры для кратковременного хранения чисел, участвующих в операции, а также для хранения результата вычислений. Числа и команды представляются двоичным кодом, поэтому все показаные на рис. 5.4 соединения являются многопроводными (многоразрядными) шинами.

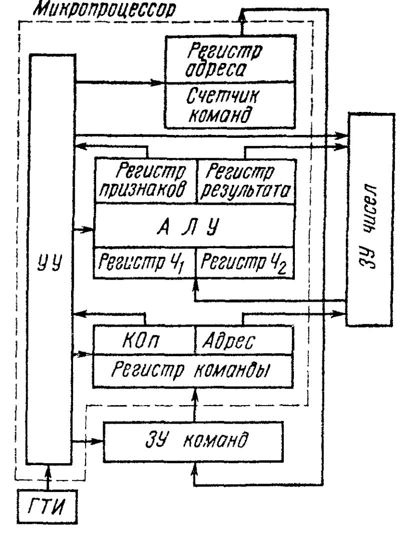


Рис. 5.4. Структура микропроцессора

В зависимости от назначения различают шины адресные (ША), шины чисел (ШЧ) и шины управления (ШУ).

Микропроцессор, выполненный на одном кристалле, т. е. в виде одной БИС, называют однокристальным. Если входящие в структуру МП функциональные узлы выполнены в виде БИС, то такой микропроцессор, иногда называемый многокристальным, собирается на печатной плате из нескольких микросхем. В состав вычислительного средства МП входят наряду с микроэлектронными ЗУ для хранения чисел и программ. В качестве ЗУ для программ нередко используют постоянные запоминающие устройства (ПЗУ), особенно удобные в тех случаях, когда вычислительное средство работает по одной программе, выполняя, например, функции устройства управления каким-нибудь объектом. Для хранения чисел используют оперативные запоминающие устройства (ОЗУ) (см. § 5.4—5.6).

Наряду с МП, ПЗУ и ОЗУ, в состав вычислительного средства входит набор микросхем вспомогательного назначения, обеспечивающих сопряжение МП с ПЗУ и ОЗУ, а также с внешними устройствами — телетайпами, внешней долговременной памятью на магнитных накопителях, дисплеями и другими устройствами самого различного назначения, принципа действия и режима работы.

Необходимость совместного применения МП с другими функциональными узлами в виде БИС для создания вычислительных средств, обусловливает целесообразность изготовления МП в комплекте с этими БИС, чтобы была обеспечена их совместимость по электрическим, конструктивно-технологическим и эксплуатационным

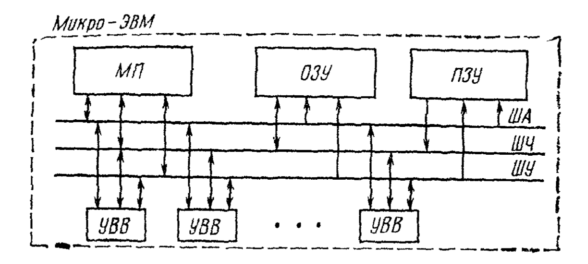


Рис. 5.5. Структура микро-ЭВМ

параметрам. В состав такого комплекта входят БИС МП, ПЗУ, ОЗУ, а также различные функциональные узлы сопряжения. Такие комплекты микросхем получили название микропроцессорных комплектов БИС.

Структура вычислительного средства, построенного с использованием МП комплекта БИС и содержащего МП, полупроводниковую память и БИС ввода/вывода для связи с периферийными устройствами, приведена на рис. 5.5. По принципу действия, структуре и выполняемым функциям такое вычислительное средство представляет собой ЭВМ, реализованную на микросхемах и поэтому получившую название микро-ЭВМ.

5.2. ПОНЯТИЕ ОБ УРОВНЯХ ПРОГРАММНОГО УПРАВЛЕНИЯ И ПРЕДСТАВЛЕНИИ ДАННЫХ В МИКРОПРОЦЕССОРЕ

Различают два уровня программного управления: командный и микропрограммный. В зависимости от реализации того или другого уровня программного управления МП делят на два класса. Кратко рассмотрим основные особенности каждого из них.

Микропроцессоры с управлением на уровне команд требуют, чтобы программа была составлена с использованием строго определенного набора (списка) команд. Эта особенность МП обусловлена принципом «жесткой логики» для реализации УУ. В соответствии с этим принципом логические связи в УУ закреплены таким образом, что каждому поступившему на вход коду команды соответствует своя система управляющих сигналов. Изменение и наращивание списка команд не допускается. Поэтому при необходимости выполнить операции, для которых нет соответствующих команд в списке, требуется подпрограммы. Каждая подпрограмма составляется из группы разрешенных для данного МП команд.

Решение задач с использованием подпрограмм значительно снижает скорость обработки и, следовательно, эффективность применения МП. Поэтому стремятся к тому, чтобы микропроцессоры с управлением на командном уровне имели гибкую и развитую систему команд. Примером МП рассмотреного класса может служить К580ИК80.

Микропроцессоры с микропрограммным управлением существенно отличаются от рассмотренных прежде всего по принципу по-

строения УУ. В составе УУ такого МП находится ЗУ с записанными в нем микрокомандами (ЗУМК). По микрокомандам (МК), как правило, выполняются простейшие операции: сложение, вычитание, сдвиг и тому подобные. Каждой МК соответствуют одно или несколько элементарных машинных действий, выполняемых за один такт и называемых микрооперациями.

В ЗУМК микрокоманды расположены в определенной последовательности и составляют микропрограмму; ЗУМК содержит несколько микропрограмм. Функции ЗУМК обычно выполняет ПЗУ.

Структура МП с микропрограммным управлением (рис. 5.6) включает АЛУ с регистром-накопителем (аккумулятором) РН, РОН и УУ, которое состоит из ЗУМК, блока формирования адреса МК (БАМК) и регистра микрокоманд (РМК), предназначенного для кратковременного запоминания той МК, которая подлежит исполнению.

Рис. 5.6. Структура микропроцессора с микропрограммным управлением

Код МК имеет одноадресную структуру [КОп. Адрес]. В нем содержится адрес только того числа, которое будет выбрано из ЗУ. Другое число, участвующее в операции, предварительно засылается в РН. В качестве сверхоперативного внутреннего ЗУ чисел используются РОН. Арифметико-логическое устройство может через свои мультиплексоры получить числа и из внешнего ЗУ. Инструкция об адресах выбираемых чисел содержится в коде МК. После выполнения в АЛУ операции, заданной КОп, результат помещается в РН. Затем выбирается из ЗУМК следующая по порядку МК, исполняется и т. д.

Существует принудительный способ формирования адреса следующей МК, при котором этот адрес указывается в предыдущей МК: код МК включает два адреса и имеет структуру [КОп. Адрес числа. Адрес МК]. Адрес следующей МК передается в БАМК по цепи, показанной на рис. 5.6 пунктиром.

Существует принципиальная возможность организации процесса решения задач только на уровне микропрограммы. Однако из-за громоздкости программ и трудностей по их составлению и контролю вводят для таких МП второй уровень программного управления — командный.

Разрабатывается система команд, каждой из которых соответствует своя микропрограмма. Можно использовать систему команд какой-нибудь большой ЭВМ с хорошо развитым математическим обеспечением и приспособить ее для данного МП. Для этого необходимо составить микропрограмму для каждой команды. Такой способ использования МП называется эмулированием другой ЭВМ.

Таблица 5.2

	Номер микрооперации							
	1	2	3	4	1	2	3	4
Место выполнения микрооперации	БАМК	ЗУМК	ЗУ чисел	АЛУ	БАМК	ЗУМК	ЗУ чисел	АЛУ
Номер цикла	n				$n+1$			

Микропрограммы различных операций хранятся в ПЗУ. Адрес ячейки ПЗУ, с которой начинается микропрограмма данной операции, служит кодом операции в составе команды. Система команд, т. е. программа, заносится во внешнее ЗУ. Процесс вычислений начинается с выборки первой команды из ЗУ команд. Она записывается в регистр команд УУ и присутствует в УУ все время, пока идет процесс выполнения одной операции программы.

Взаимодействие узлов МП вычислительного средства на рис. 5.6 можно представить через последовательность микроопераций:

1-я микрооперация: формирование адреса в БАМК→ЗУМК [адрес МК формируется в БАМК и поступает в ЗУМК];

2-я микрооперация: выборка из ЗУМК кода МК→РМК [в ЗУМК из ЯП с номером, указанным адресом в коде МК, выбирается эта МК и пересылается в РМК];

3-я микрооперация: выборка из ЗУ чисел [в ЗУ из ячейки, номер которой указан в адресной части команды, выбирается число D];

4-я микрооперация: формирование результата [в АЛУ выполняется микрооперация, заданная КОп, и формируется результат, который заносится в РН: $(РН)*D \rightarrow РН$].

Последовательность микроопераций, при выполнении которых выбирается из ЗУ и исполняется одна микрокоманда, образует микропрограмму цикла работы МП вычислительного средства (табл. 5.2).

Стремление повысить быстродействие МП вычислительных средств привело к совмещению во времени независимых микроопе-

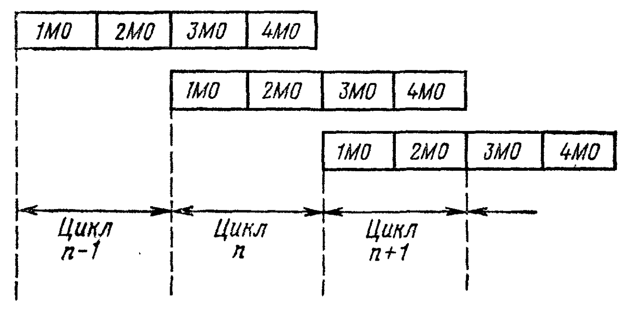


Рис. 5.7. Конвейерный способ выполнения микропрограмм

раций. Например, пока выполняется третья и четвертая микрооперации (3МО и 4МО), проводится подготовка следующего цикла, т. е. выполняются первая и вторая микрооперации (рис. 5.7). Способ выполнения микропрограмм, при котором осуществляется частичное наложение нового цикла на предыдущий, называется конвейерным. Длительность цикла указывается в качестве одной из характеристик МП. Например, для МП К589 серии оно составляет 150 нс.

Естественный порядок выполнения МК может быть нарушен *при использовании признака полученного результата. Таким образом*, МП с микропрограммным управлением допускает изменение и наращивание списка команд, что обеспечивает гибкость в использовании МП для решения разнообразных задач. Микропрограммный уровень управления характерен для многих выпускаемых промышленностью МП.

Микропроцессор работает с числами конечной и вполне определенной длины (разрядности), выражаемой в битах или байтах (один байт равен 8 битам).

По способу формирования разрядности обрабатываемых чисел МП подразделяют на МП с фиксированной и МП с наращиваемой разрядностью чисел. Микропроцессор с фиксированной разрядностью, например восьмиразрядный К580ИК80, может непосредственно обрабатывать числа в 1 байт. Увеличить разрядность можно только программным путем. Программа составляется таким образом, чтобы была обеспечена обработка числа по частям. Скорость обработки при этом существенно снижается. Такие МП имеют однокристальное исполнение.

Микропроцессоры с наращиваемой разрядностью обрабатываемых чисел составляются из нескольких функциональных узлов, каждый из которых выполняется в виде БИС. Основным функциональным узлом такого МП является центральный процессорный элемент (ЦПЭ), предназначенный для обработки нескольких (2, 4, 8, 16) разрядов чисел и допускающий объединение с другими ЦПЭ для формирования процессора с требуемой разрядностью.

Центральный процессорный элемент в своей структуре содержит АЛУ, регистры, мультиплексоры, дешифраторы микрокоманд.

Наряду с ЦПЭ для формирования МП рассматриваемого класса используются БИС блока микропрограммного управления (называемое часто «управляющей памятью»), различные сопрягающие БИС. Соединяя ЦПЭ и другие микросхемы комплекта, можно получить микро-ЭВМ с нужной разрядностью обрабатываемых чисел.

5.3. ХАРАКТЕРИСТИКА КОМПЛЕКТОВ МИКРОПРОЦЕССОРНЫХ БИС

В систему основных показателей, по которым в первом приближении оценивают свойства МП, обычно включают следующие характеристики (см. табл. 5.3) [6, 8, 53, 55].

1. *Разрядность информационных чисел обрабатываемых как единое целое.* От этого показателя в значительной мере зависят функциональные возможности МП и эффективность его применения: чем выше разрядность обрабатываемых МП чисел, тем шире круг задач, для решения которых он может быть использован.

Характеристика микропроцессора	Ком		
	К589	К582	К583
Разрядность, бит (Н-наращиваемая)	2Н	4Н	8Н
Время цикла, мкс	0,15	1,75	1,0
Число команд (микрокоманд)	(512)	(4608)	(256)
Число РОН	11	8	16
Потребляемая мощность, мВт (ток, мА)	(240)	(145)	(560)
Напряжение питания, В	5	5	5
Технология	ТТЛШ	ИИЛ	ИИЛ
Число выводов корпуса	28	48	48

Разрядность может быть, как отмечалось, фиксированной и наращиваемой. У МП серий К580 и К581 разрядность чисел фиксирована и равна 8 и 16 бит соответственно. Такой разрядности вполне достаточно для многих применений. Основная группа МП имеет наращиваемую структуру с кратностью от 2 (К589) до 16 бит (К588). На их основе можно, следовательно, строить МП вычислительные средства с различной длиной обрабатываемых чисел и для различных областей применений.

2. *Быстродействие.* Характеризуется временем цикла. Наиболее быстродействующим является МП серии К589, у которого длительность цикла 150 нс и тактовая частота 10 МГц. Большинство МП характеризуется длительностью цикла 1—2 мкс и работает при тактовых частотах 1—2 МГц.

3. *Число основных команд или микрокоманд.* Обычно число команд составляет 70—100. Чем больше разных команд, тем удобнее составлять программы.

4. *Адресуемая емкость памяти.* Информационная емкость памяти количественно определяется числом ячеек, в которых одновременно могут храниться числа. Для обращения к ячейке МП должен послать в ЗУ код ее номера — адрес хранящегося там числа. Чтобы иметь возможность обратиться к любой ячейке, надо обеспечить соответствующее число разных кодовых комбинаций, которыми определяется адрес.

Пусть число разрядов кода адреса n, тогда число разных комбинаций равно 2^n — это и будет адресуемой емкостью памяти. Память в МП вычислительном средстве является, как правило, внешней по отношению к МП и ее информационная емкость в принципе может быть очень большой, но все дело в том, какую часть этой памяти может использовать МП.

Следовательно, для определения информационной емкости адресуемой памяти надо знать разрядность кода адреса или, иначе, разрядность адресной шины, по которой код поступает в ЗУ. Например, у МП К580ИК80 разрядность адресной шины равна 16, значит по ней можно обеспечить доступ к ЗУ по $2^{16}=64$ К адресам ($1 К=2^{10}$).

5. *Число внутренних регистров общего назначения РОН.* Типичное их число 8 ... 16, но может быть и больше. Эти регистры

Таблица 5.3

плекты МП БИС					
К584	К580	К581	К587	К588	К536
4Н	8	16	4Н	16Н	8
2,0	2,0	0,4	2,0	2,0	30
(459)	78	84	(168)	(594)	168
8	6	8	8	16	—
140	750	900	50	5	70
5	±5; 12	±5; 12	9	5	−24; +1,2
ИИЛ	*n*-МДП	*n*-МДП	КМДП	КМДП	*p*-МДП
48	48	48	48	42	48

составляют внутреннюю память. Поэтому чем больше их, тем больше оперативной информации можно разместить в МП и сократить тем самым число обращений к внешней памяти. При этом, очевидно, производительность МП увеличивается.

6. *Электрические параметры:* потребляемая мощность, число и номинальные значения напряжений источников питания, уровни логических 0 и 1, выходные и входные токи и др. Знание этих параметров необходимо при решении вопроса о совместном применении МП БИС одной серии с микросхемами других серий, например с БИС памяти, многие из которых выпускают отдельными сериями. Кроме того, при оценке общих показателей вычислительного средства, особенно в условиях ограничений на энергопотребление, учет электрических показателей также необходим.

7. *Тип технологии.* Как и для микросхем стандартных серий, рассмотренных в гл. 4, во многом возможности МП БИС определяются технологией их изготовления. Знание этого фактора помогает оперативно разобраться в вопросах, касающихся электрических параметров МП, возможности их улучшения, перспективности, совместимости с микросхемами стандартных серий, особенностей применения.

Комплекты МП БИС изготавливают на основе наиболее перспективных технологических методов, за которыми традиционно установились названия реализуемых логических структур: ТТЛШ, ЭСЛ, ИИЛ, КМДП, *n*-МДП.

Технология *n*-МДП, пришедшая на смену *p*-МДП технологии, позволяет увеличить вдвое уровень интеграции и в 5 раз повысить быстродействие микросхем. По этой технологии возможна реализация МП с одним источником питания. В настоящее время *n*-МДП технология широко развивается и оценивается как перспективная.

Технология КМДП получает широкое распространение благодаря, прежде всего, возможности существенно, на 2—3 порядка, снизить потребляемую микросхемами статическую мощность, обеспечить высокую плотность размещения элементов в кристалле и сравнительно высокое быстродействие микросхем. Для работы микросхемы требуют одного источника питания с большим диапазоном допустимых значений напряжения.

Для изготовления МП БИС применяется также технология ТТЛШ и технология ИИЛ. Первая позволяет получить наиболее

быстродействующие МП при сравнительно небольшой потребляемой мощности. Технология ИИЛ позволяет за счет значительного снижения потребляемой мощности повысить уровень интеграции и на этой основе успешно решить задачу создания сложных МП вычислительных средств на одном кристалле с достаточно высоким быстродействием. Микропроцессорные БИС с инжекционным питанием, благодаря использованию в их оконечных узлах ТТЛШ элементов, оказываются совместимы с микросхемами ТТЛ и ТТЛШ.

Перспективы повышения быстродействия МП связаны с ЭСЛ технологией, которая позволяет получить МП с тактовыми частотами десятки (серия К1800) и сотни мегагерц.

Решение проблемы дальнейшего повышения степени интеграции МП БИС также в значительной мере зависит от технологии. Наибольшая степень интеграции к настоящему времени, равная 300 тыс. элементов на кристалле, получена в БИС памяти с регулярной структурой емкостью 64 К бит на МДП-транзисторах. Для однокристальных микро-ЭВМ характерна степень интеграции 50—100 тыс. элементов на кристалле. В ближайшие годы ожидается достижение уровня 1 млн. элементов на кристалле [9, 17].

8. *Состав комплекта МП БИС.* В состав комплекта может входить от одной до десятков БИС. В пределе МП вместе с ЗУ, УУ и другими узлами может быть выполнен на одном кристалле, например К1801ВЕ1 — однокристальная микро-ЭВМ. Направление однокристальных микро-ЭВМ интенсивно развивается, что создает предпосылки для дальнейшего расширения области применения микроэлектронных вычислительных средств. Однако большинство пока составляют комплекты МП БИС, содержащие вместе с МП несколько сопутствующих ему БИС. Назначение БИС разнообразно: есть среди них такие, без которых МП вычислительное средство построить невозможно, но нередко в комплекты включают БИС, без которых можно обойтись, но с ними существенно улучшаются основные показатели МП средства.

Примером может служить БИС арифметического расширителя К587ИК3, предназначенная для аппаратного выполнения умножения — самой длительной операции, существенно ограничивающей скорость обработки. Дополнение комплектов специализированными микросхемами способствует расширению их функциональных возможностей и, следовательно, области применения.

9. *Тип корпуса.* Микропроцессоры БИС выпускают в корпусах в основном двух типов: с планарными выводами и с выводами, расположенными нормально к плоскости монтажа. Число выводов от 16 до 48.

10. *Программное обеспечение.* Для простых применений можно обойтись знанием кодов команд или микрокоманд, чтобы составить программу решения задачи. Но для реализации сложных алгоритмов необходимы МП вычислительные средства с развитой системой программного обеспечения, включающей удобные языки программирования и прежде всего высокого уровня, управляющие и обслуживающие программы (трансляторы в машинные коды, редакторы, загрузчики и т. д.).

Появление МП обусловило развитие качественно нового этапа разработки и производства РЭА. В отличие от традиционных методов проектирования цифровых устройств, базирующихся на решении задач аппаратными средствами, применение МП позволило перейти к решению аналогичных, а во многих случаях и более сложных

задач программными методами. Вместо преобразований логической структурной схемы в принципиальные схемы вычислительных устройств ее структурную схему преобразуют в программу МП, записанную в ПЗУ.

Применение МП позволило существенно улучшить ряд важных показателей РЭА: уменьшить массу и габаритные размеры, повысить надежность аппаратуры за счет значительного сокращения числа микросхем; расширить ее функциональные возможности без существенного увеличения затрат; сократить приблизительно на 60—70 % время и затраты на разработку новой техники; снизить на 20—60 % стоимость изделий; повысить эксплуатационные качества аппаратуры за счет использования вычислительных возможностей МП для ускорения поиска неисправностей и проведения диагностических операций.

К этому следует добавить, что разработка и крупносерийное производство ограниченного числа МП БИС, перекрывающих широкую область применений, позволяет добиться высоких показателей качества и надежности микросхем при низкой их себестоимости.

Малые размеры и функциональная универсальность МП создают предпосылки для широкого внедрения методов резервирования на практически любом конструктивном уровне, дублирования и троирования микропроцессоров, обеспечивая, таким образом, требуемый уровень безотказности аппаратуры.

На основе МП комплектов БИС разработаны и серийно выпускаются несколько семейств микро-ЭВМ: «Электроника С5», «Электроника НЦ», «Электроника-60» и др. [8, 9, 15, 16, 53].

Применение отечественных микро-ЭВМ типа «Электроника С5» в программных абонентских пунктах вместо устройств на «жесткой логике» дало возможность сократить в 1,5 раза стоимость аппаратуры, в 3 раза уменьшить габаритные размеры и потребляемую мощность, в 10 раз повысить ее надежность. Применение микро-ЭВМ типа «Электроника НЦ» в устройствах управления способствовало повышению производительности обработки информации телеграфными аппаратами в 4—8 раз, а системой АСУ ТП в 15—30 раз. Широкое применение МП находят в измерительной технике, в управляющих устройствах различного назначения, в бытовой технике [7, 8, 9].

5.4. МИКРОСХЕМЫ ПАМЯТИ. ОБЩАЯ ХАРАКТЕРИСТИКА

Компактная микроэлектронная память находит широкое применение в самых различных по назначению электронных устройствах.

Понятие «память» связывается с ЭВМ и определяется как ее функциональная часть, предназначенная для записи, хранения и выдачи данных. Комплекс технических средств, реализующий функцию памяти, называется запоминающим устройством (ЗУ). Полупроводниковая микросхема памяти в общем случае представляет собой и функционально, и конструктивно часть ЗУ, поскольку, как будет показано далее, для построения ЗУ требуется набор микросхем памяти.

Микросхема памяти содержит выполненные в одном полупроводниковом кристалле матрицу-накопитель, представляющую собой

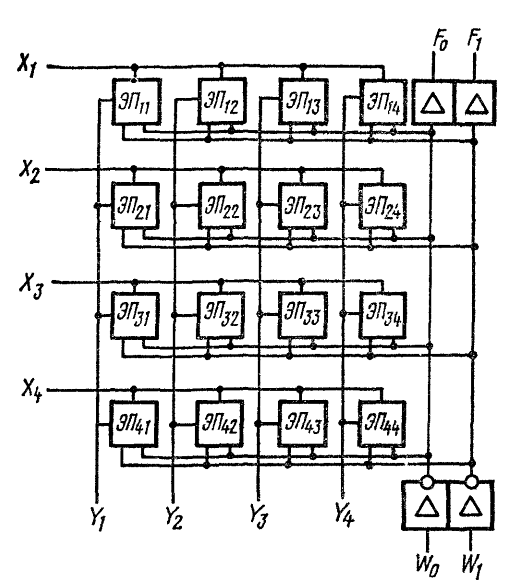


Рис. 5.8. Структурная схема микросхемы памяти К155РУ1

совокупность элементов памяти (ЭП), и функциональные узлы, необходимые для управления матрицей-накопителем, усиления сигналов при записи и считывании, обеспечения режима синхронизации.

Функции ЭП обычно выполняют или триггер (в статических ЗУ), или электрический конденсатор (в динамических ЗУ). Элемент памяти может хранить один разряд числа, т. е. один бит информации. Элементы памяти расположены на пересечениях m строк и n столбцов матрицы (рис. 5.8), так что их общее число равно произведению mn. Для обращения к нужному ЭП (выборки ЭП) сигналами

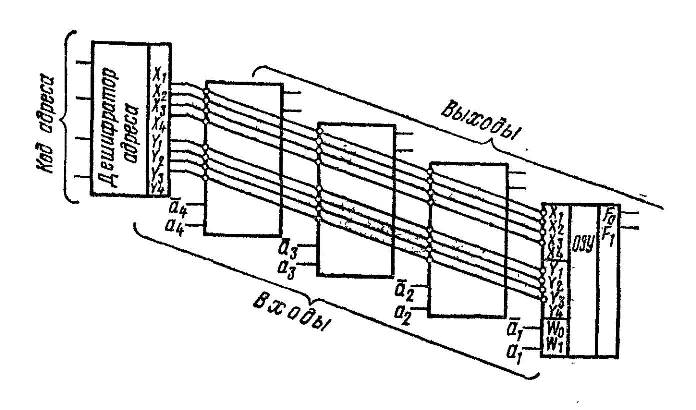


Рис. 5.9. Запоминающее устройство 16×4 бит на микросхемах К155РУ1

единичного уровня возбуждаются адресные шины строки и столбца, на пересечении которых находится данный ЭП. На всех остальных адресных шинах должны быть сигналы нулевого уровня. Такая система адресации информации (выборки ЭП) при обращении к накопителю получила название двухкоординатной.

Формирование сигналов выборки производится дешифратором кода адреса, который может быть внешним для микросхемы памяти (рис. 5.9) или ее внутренним функциональным узлом (рис. 5.12).

Элемент памяти выбирается для того, чтобы в него записать 0 или 1, либо считать хранящуюся в нем информацию. Запись и считывание производятся по информационным шинам, иначе называемым разрядными. Часто предусматриваются две шины, что обусловливает парафазное представление записываемой информации. Обычно разрядные шины снабжаются усилителями записи и считывания, назначение которых состоит в формировании сигналов с требуемыми параметрами.

Разрядные шины соединены со всеми элементами накопителя, но информацией они могут обмениваться только с выбранным ЭП. Операции записи и считывания разделяются во времени, поскольку они выполняются с использованием одних и тех же разрядных шин.

Для объединения микросхем в ЗУ с разрядностью чисел N необходимо, как показано на рис. 5.9 для $N=4$, соединить параллельно адресные входы N микросхем и подключить их к выходам дешифратора. Поскольку матрица-накопитель одной микросхемы (рис. 5.8) содержит 16 ЭП, то при параллельном соединении N таких микросхем получают ЗУ, способное одновременно хранить 16 N-разрядных чисел, или, иначе, имеющее организацию $16 \times N$ бит.

Для адресации любого из 16 чисел необходимо иметь 16 различных комбинаций адресных сигналов. Такое число различных комбинаций получается при четырехэлементном коде адреса. Например, при коде адреса 0000 появятся сигналы единичного уровня на шинах X_1 и Y_1, которыми во всех микросхемах выбирают $ЭП_{11}$. Следовательно, подведенное ко входам W_1, W_0 всех микросхем число $A = a_4a_3a_2a_1$ попадает своими разрядами именно в эти элементы памяти. Часть ЗУ, которая предназначена для хранения многоразрядного числа, называется ячейкой памяти.

Рассмотренный пример показывает, что для построения ЗУ на микросхемах нужны матрицы-накопители и дешифраторы кода адреса. Кроме того, необходимы регистры перед входами дешифратора и информационными входами для кратковременного хранения кодов и другие устройства управления. Все эти функциональные узлы имеют микроэлектронное исполнение и при построении ЗУ могут быть выбраны из серий микросхем, но тогда ЗУ будет громоздким и дорогим. Поэтому в большинстве микросхем памяти необходимые устройства управления выполнены в одном кристалле с матрицей-накопителем.

По назначению микросхемы памяти делят на две группы: для оперативных запоминающих устройств (ОЗУ) и для постоянных запоминающих устройств (ПЗУ).

Оперативные запоминающие устройства предназначены для хранения переменной информации: программ и чисел, необходимых для текущих вычислений. Такие ЗУ позволяют в ходе выполнения программы заменять старую информацию новой.

По способу хранения информации ОЗУ разделяют на статические и динамические. *Статические ОЗУ*, элементами памяти в кото-

Таблица 5.4

Технология	Тип ЗУ	Обращенная характеристика БИС ЗУ				Число источников питания, шт.
		Емкость, бит	Время выработки, нс	Мощность, мВт/бит		
				при хранении	при обращении	
ЭСЛ	ОЗУ статич.	64—1К[2]	7—40	—	0,5—8	1
ТТЛ	ОЗУ статич.	64—4К	20—100	—	0,3—5	1
	ПЗУ	64—64К	25—80	0,2—1,5	—	1
ИИЛ	ОЗУ статич.	4К	75	—	0,1	1
	ОЗУ динам.	3К—16К	100	—	0,1	1
p-МДП	ОЗУ статич.	64—1К	600—1200	—	0,5—1	2—3
	ОЗУ динам.	1К—4К	120—800	0,02—0,07	0,1—0,5	2—3
	ПЗУ	1К—16К	250—950	—	—	2
n-МДП	ОЗУ статич.	1К—16К	20—550	—	0,1—0,6	1—3
	ОЗУ динам.	1К—64К	150—350	—	0,05—0,3	1—3
	ПЗУ	1К—64К	200—800	0,01—0,05	—	1
КМДП	ОЗУ статич.	65—16К	45—800	$5\cdot10^{-4}$—10^{-3}	0,03—0,1	1

[1] $К=2^{10}=1024$

рых являются триггеры, способны хранить информацию неограниченное время (при условии, что имеется напряжение питания). *Динамические ОЗУ*, роль элементов памяти в которых выполняют электрические конденсаторы, для сохранения записанной информации нуждаются в ее периодической перезаписи (регенерации).

Постоянные запоминающие устройства предназначены для хранения постоянной информации: подпрограмм, микропрограмм, констант и т. п. Такие ЗУ работают только в режиме многократного считывания.

Основные функциональные характеристики микросхем памяти — информационная емкость, разрядность, быстродействие, потребляемая мощность.

Информационная емкость определяется числом одновременно хранящихся в матрице-накопителе единиц информации — бит. Разрядность определяется количеством двоичных символов, т. е. разрядов, в запоминаемом числе. Наибольшее распространение получила одноразрядная организация микросхем памяти, при которой микросхема обеспечивает одновременное хранение mn одноразрядных чисел. Например, микросхема К155РУ1 (рис. 5.8) имеет информационную емкость 16 бит, разрядность 1 и, следовательно, организацию накопителя 16×1 бит.

Быстродействие количественно характеризуется несколькими временными параметрами, среди которых можно выделить в качестве обобщающего параметра время цикла записи (считывания), отсчитываемое от момента поступления кода адреса до завершения всех процессов в микросхеме при записи (считывании) информации. В статических ОЗУ время цикла считывания практически равно времени выборки адреса, которое определяется задержкой выходного сигнала относительно момента поступления кода адреса. В динамических ОЗУ время цикла считывания больше времени выборки адреса, так как после завершения считывания необходимо некоторое время на установление функциональных узлов микросхемы в исходное состояние.

В систему временных параметров входят также длительности управляющих сигналов, их взаимный сдвиг, период повторения и длительность сигналов регенерации.

Потребляемая микросхемой памяти мощность обычно указывается, исходя из расчета на 1 бит. Для тех микросхем, у которых имеется существенное различие потребляемой мощности для разных режимов, приводятся два значения этого параметра: при хранении и при обращении.

Быстродействие, потребляемая мощность, уровень интеграции и другие показатели ЗУ в значительной степени зависят от технологии. Эти вопросы подробно обсуждались ранее (см. гл. 4 и § 5.3). Сравнительные данные, приведенные в табл. 5.4, показывают место каждого из технологических направлений в дальнейшем развитии микроэлектронных ЗУ. Заметим, что все приведенные в таблице технологии применяются в настоящее время и большинство из них рассматривается как перспективные в ближайшем будущем [15].

Микросхемы памяти выпускают либо в составе широко известных серий микросхем общего применения, например, в сериях К155, К500, К564, К176 и др., либо отдельными сериями.

5.5. МИКРОЭЛЕКТРОННЫЕ ОЗУ

Микросхемы статических ОЗУ имеют, как правило, матричную структуру с двухкоординатной системой адресации (выборки). Общие принципы их построения уже рассмотрены на примере микросхемы К155РУ1. Матричная структура накопителя и двухкоординатная система выборки обеспечивают возможность доступа к каждому ЭП. Быстродействующие микроэлектронные ОЗУ формируются на основе биполярных транзисторных элементов ЭСЛ, ТТЛ (ТТЛШ), ИИЛ. Микроэлектронные ОЗУ среднего и низкого быстродействия строятся на *p*-МДП, *n*-МДП и КМДП-транзисторных элементах.

Пример ЭП на многоэмиттерных транзисторах приведен на рис. 5.10. По адресным шинам X_i и Y_j, с которыми соединены эмиттеры *2*—*5*, поступают сигналы, определяющие режим ЭП: запись в триггер, считывание с его выходов или хранение информации. Режим хранения обеспечивается при поступлении сигналов нулевого уровня на обе адресные шины или на одну из них.

Разрядные шины соединены с эмиттерами *1* и *6*. Информационные сигналы подаются через усилители записи и воздействуют на состояние транзисторов T_1 и T_2 только при условии, что оба адресных сигнала равны 1. Допустим записывается 1: $W_1=1$, $W_0=0$. Поскольку усилители записи имеют инверсный выход, то на единичной разрядной шине будет 0, а на нулевой шине — 1. Этими сигналами транзистор T_1 закрывается, а T_2 открывается. При записи 0 состояния транзисторов изменятся на обратные.

В режиме считывания сигналами $W_1=W_0=0$ на разрядных шинах устанавливаются уровни 1, чтобы выходы усилителей записи не шунтировали входов усилителей считывания. При выборке ЭП входы *2*—*5* закрываются, и ток через транзистор T_2, протекавший в адресные шины, переключится в разрядную шину через эмиттерный переход *6*. Заметим, что переход *6* останется открытым при 1 на разрядной шине благодаря превышению напряжения на коллекторе транзистора T_2 над напряжением единичного уровня разрядной шины.

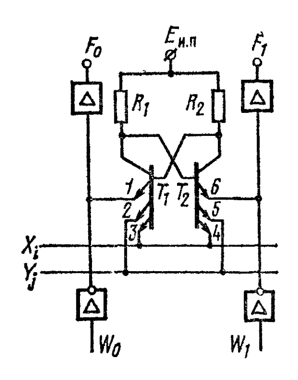


Рис. 5.10. Элемент памяти на биполярных транзисторах

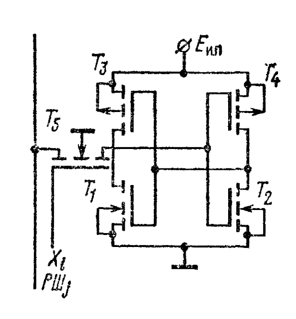


Рис. 5.11. Элемент памяти на КМДП-структурах

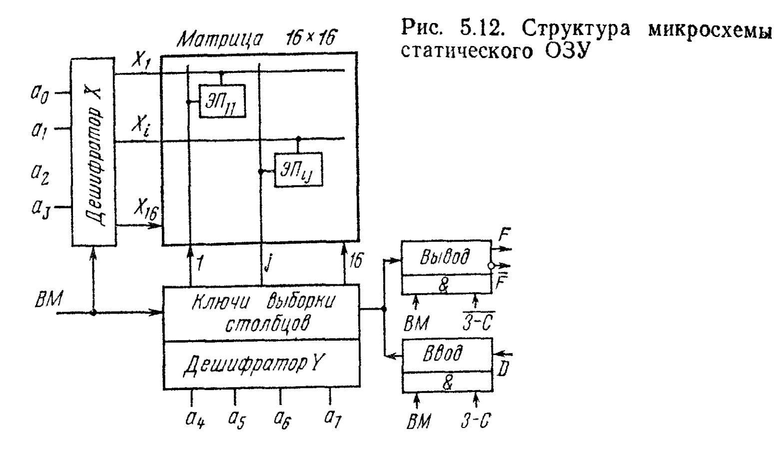


Рис. 5.12. Структура микросхемы статического ОЗУ

В результате срабатывает усилитель считывания и формирует сигнал единичного уровня, на выходе другого усилителя в это время будет сигнал нулевого уровня.

Микросхемы памяти на МДП-транзисторах для ОЗУ статического типа строятся в основном по тем же принципам матричной организации накопителя с двухкоординатной выборкой. Пример принципиальной схемы ЭП на КМДП-транзисторах приведен на рис. 5.11. Основу ЭП составляет триггер на транзисторах T_1—T_4. Транзистор T_5 выполняет функции ключа, управляемого сигналом на адресной шине строки X_i. Он соединяет триггер с j разрядной шиной, которая совмещает функции информационной и адресной шин столбца. Выборка строки производится сигналом 1 на адресной шине X_i, открывающим транзистор T_5. В результате сигнал с разрядной шины поступает в триггер на вход пары транзисторов T_2, T_4. Допустим, записывается 1, тогда транзистор T_2 откроется, а транзистор T_4 — закроется. С выхода транзистора T_2 напряжение низкого уровня (ниже порогового) переводит транзистор T_1 в закрытое, а транзистор T_3 — в открытое состояния.

Режим хранения обеспечивается подачей 0 по адресной шине строки, при этом транзистор T_5 закрывается и изолирует триггер от разрядной шины.

При считывании в адресную шину X_i подается сигнал 1, транзистор T_5 открывается, и в разрядную шину поступает ток от источника питания через открытый транзистор T_3. Если в ЭП записан 0, то транзистор T_3 закрыт, а транзистор T_1 открыт, поэтому при обращении к ЭП ток в разрядную шину не поступает.

На рис. 5.12 показана упрощенная структурная схема микросхемы статического ОЗУ К564РУ2, матрица которого состоит из 16×16 КМДП элементов памяти. Организация накопителя 256×1 бит. Для обращения к микросхеме требуется ко входам дешифраторов строк и столбцов подвести восьмиразрядный код адреса, а также сигнал «Выборка микросхемы» ($ВМ$), разрешающий обращение к накопителю по адресным входам и информационным входу и выходу. При запрещающем значении сигнала $ВМ$ накопитель изолирован от выходов дешифратора строк и шины ввода — вывода.

Ключи выборки столбцов управляются сигналами с выходов

дешифратора Y и предназначены для коммутации цепи между выбранным ЭП и шиной ввода — вывода.

Режим микросхемы устанавливается сигналом «Запись — считывание» ($З-С$). При единичном уровне сигнала $З-С$ и наличии разрешающего сигнала ВМ открыта схема ввода, и информация со входа через шину ввода — вывода и открытый ключ выборки столбца поступает в выбранный ЭП. При считывании сигнал $З-С$ имеет нулевой уровень, при котором открывается схема вывода информации на выход микросхемы F. Выходная цепь может принимать одно из трех состояний: открытое $F=0$, закрытое $F=1$ и высокоомное, при котором выход отключается от внешней шины. Высокоомное состояние выход имеет при отсутствии разрешающих сигналов BM и $З-С$.

Некоторые примеры микросхем статических ОЗУ и их параметры представлены в табл. 5.5 [17, 51].

Перейдем к рассмотрению устройства и принципа действия микросхем памяти динамического типа. Обычно такие микросхемы изготавливают по МДП-технологии. Для примера выберем микросхему динамического ОЗУ К565РУ1. Ее упрощенная структурная схема приведена на рис. 5.13, а детализация функциональных узлов одного столбца матрицы — на рис. 5.14.

Микросхема содержит выполненные в одном кремниевом кристалле матрицу-накопитель из 4096 ЭП, расположенных на пересечениях 64 шин строк и 64 шин столбцов, 64 усилителя считывания,

Таблица 5.5

Микросхема	Технология	Емкость, бит	Время цикла, нс	Потребляемая мощность, мкВт/бит
		Статические ОЗУ		
К500РУ410	ЭСЛ	256×1	40	$3\cdot10^3$
К134РУ6	ИИЛ	1024×1	650	300
К541РУ1Б	ИИЛ	4096×1	280	130
К505РУ2	*p*-МДП	1024×1	700	900
К505РУ6	*n*-МДП	1024×1	650	300
К565РУ2	*n*-МДП	1024×1	400	400
К176РУ2	КМДП	256×1	700	35
К564РУ2 (при $U_{и.п}=5$ В)	КМДП	256×1	1500	0,4 (при хранении) 50 (при обращении)
		Динамические ОЗУ		
К507РУ1	*p*-МДП	1024×1	600	75
К565РУ1	*n*-МДП	4096×1	400	5 (при хранении) 175 (при обращении)
К565РУ3	*n*-МДП	1638×1	400	5 (при хранении) 40 (при обращении)

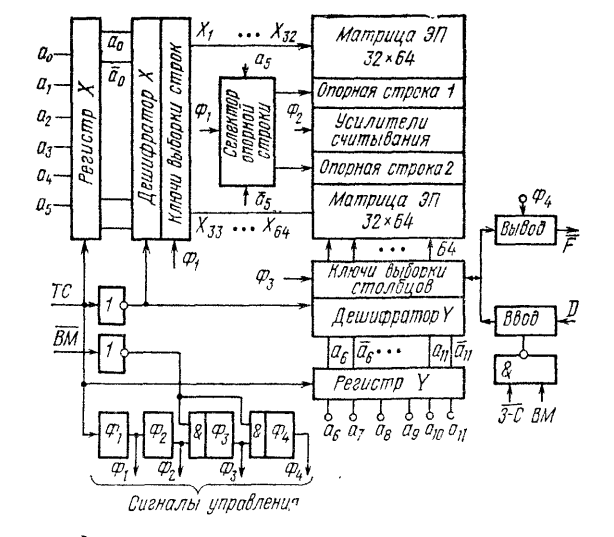


Рис. 5.13. Структура микросхемы динамического ОЗУ

два шестиразрядных регистра для хранения кода адреса, два дешифратора с 64 выходами каждый, ключи выборки строк и столбцов, устройство ввода — вывода и устройство управления и синхронизации, включающее четыре формирователя $Ф_1$—$Ф_4$ управляющих сигналов.

Матрица-накопитель разделена на две части по 32×64 ЭП в каждой. Между ними размещены усилители, так что каждый столбец состоит из двух секций, подключенных к разным плечам усилителя (рис. 5.14).

Элемент памяти построен по однотранзисторной схеме и включает конденсатор C_{ij} и транзистор T_{ij}. Транзистор выполняет функции ключа: при сигнале на адресной шине строки $X_i=1$ он открывается и соединяет конденсатор C_{ij} с j-разрядной шиной. Разрядные шины являются информационными и адресными одновременно. Выборка j-разрядной шины производится при совпадении выходного сигнала дешифратора $Y_j=1$, открывающего ключи выборки столбца T_{j1}, и управляющего сигнала $Ф_3=1$, открывающего ключи T_{j2}. В результате обе шины ввода — вывода соединяются с j-разрядной шиной и таким образом обеспечивается считывание или запись информации.

Микросхема управляется сигналами: кода адреса $\{a_0 \ldots a_{11}\}$, тактовым $ТС$, выборки микросхемы $ВМ$ и записи — считывания $З-С$ (см. рис. 5.13).

Сигналы кода адреса (выборки ЭП) поступают на регистры строк $\{a_0 \ldots a_5\}$ и столбцов $\{a_6 \ldots a_{11}\}$. Код адреса выбирает одну из строк i и один из столбцов j, на пересечении которых находится $ЭП_{ij}$ с требуемым номером.

Сигнал $ТС$ разрешает обращение к матрице по адресным входам. По его положительному перепаду код адреса записывается

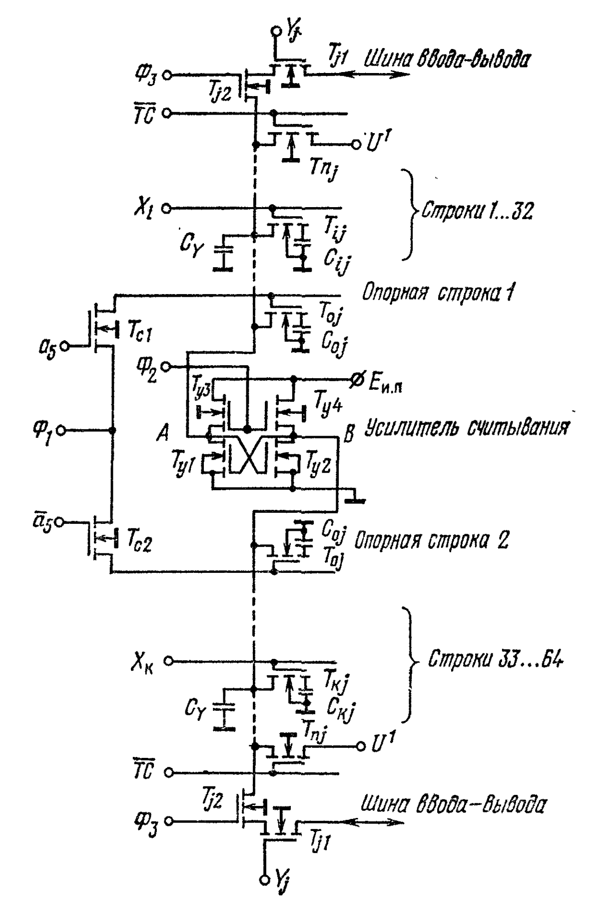


Рис. 5.14. Функциональные элементы динамического ОЗУ

в регистры и затем дешифрируется. Одновременно запускается формирователь Φ_1, а от него формирователь Φ_2. Внутренние сигналы Φ_1 и Φ_2 управляют последовательностью операций по выбору строки. Сигнал единичного уровня с выхода дешифратора открывает один из ключей выборки строк, через который на соответствующую строку матрицы поступает сигнал Φ_1. В результате все *ЭП* этой строки оказываются подключенными к своим разрядным шинам. Одновременно сигнал Φ_1 через селектор на транзисторах T_{c1}, T_{c2}, который управляется старшим разрядом a_5 кода адреса строки, воздействует на одну из опорных строк и подключает к разрядным шинам конденсаторы C_{0j} опорных элементов (назначение опорных элементов поясняется далее).

Сигнал Φ_2 включает усилитель считывания и происходит регенерация информации во всех *ЭП* выбранной строки. При наличии разрешения по входу *ВМ* сигнал Φ_2 запускает формирователь Φ_3, выходным сигналом которого затем запускается формирователь Φ_4.

Управляющий сигнал Φ_3, открывая транзисторные ключи T_{j2}, коммутирует цепь, соединяющую шины ввода — вывода с выбранной дешифратором Y через ключи T_{j1} разрядной шиной. Сигнал Φ_4 открывает схему вывода информации.

По отрицательному перепаду *ТС* все функциональные узлы микросхемы переходят в исходное состояние, при котором из-за отсутствия разрешающих сигналов Φ_1 и Φ_3 закрываются ключи выборки строк и столбцов и матрица-накопитель изолируется от всех цепей. Время, необходимое на установление этих процессов определяется одним из временных параметров — минимальной длительностью паузы между *ТС*.

Сигнал *ВМ* разрешает обращение к матрице по информационным входу и выходу. При разрешающем сигнале *ВМ* формируются сигналы Φ_3 и Φ_4, управляющие составлением цепи от выбранного ЭП до входа или выхода микросхемы. Сигнал *З — С* определяет режим микросхемы: при нулевом уровне — запись, при единичном — считывание. Последовательность поступления на входы микросхемы сигналов кода адреса, *ВМ* и *З — С* при записи и считывании показана на рис. 5.15,*а* и 5.15,*б* соответственно.

Рассмотрим подробнее процессы при считывании и регенерации информации. Для этого поясним принцип действия усилителя считывания и необходимость его включения в разрыв разрядной шины.

Разрядная шина обладает собственной емкостью C_Y (см. рис. 5.14), которая значительно превышает емкость C_{ij} запоминающего конденсатора. Поэтому при подключении $ЭП_{ij}$ к разрядной шине изменение ее потенциала, пропорциональное отношению $C_{ij}/C_Y \ll 1$, будет незначительным. Эта особенность динамических ЗУ, построенных на однотранзисторных ЭП, обусловливает необходимость в очень чувствительном усилителе считывания. Такими свойствами обладает дифференциальный усилитель триггерного типа, выполненный на транзисторах T_{y1}—T_{y4}. Введение дифференциально-

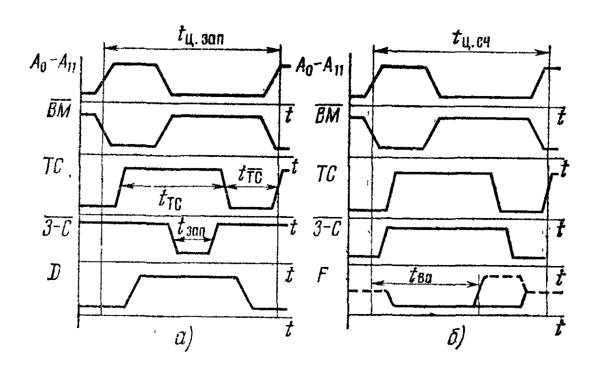


Рис. 5.15. Временные диаграммы сигналов микросхемы динамического ОЗУ:

а — при записи, *б* — при считывании

го усилителя обусловило необходимость в опорных элементах. Опорный элемент *ЭО* (T_{0j}, C_{0j}) построен по такой же схеме, как и *ЭП*, но имеет вдвое меньшую емкость конденсатора. Строки *ЭО* (опорные строки) находятся в разных половинах матрицы. К источнику управляющего сигнала Φ_1 через селектор T_{c1}, T_{c2} сигналом a_5 подключается та из двух опорных строк, которая находится в противоположной относительно выбранной информационной строки половине матрицы.

В паузе между *ТС*, т. е. при $\overline{TC}=1$, через открытые транзисторные ключи $T_{\text{п}j}$ в каждом столбце происходит разряд C_Y до напряжения логической единицы U^1. С поступлением *ТС* ключи $T_{\text{п}j}$ закрываются и шина оказывается под напряжением U^1. С некоторой задержкой относительно положительного перепада *ТС* на *i*-информационную строку и на вторую опорную строку поступает сигнал $\Phi_1=1$. В результате к *j*-разрядной шине с обеих сторон усилителя подключаются $ЭП_{ij}$ и $ЭО_j$. Напомним, что этот процесс одновременно происходит на всех разрядных шинах.

С подключением C_{ij} и C_{0j} на секциях *j*-разрядной шины, т. е. в точках *А* и *В* (см. рис. 5.14), устанавливаются потенциалы: $U_{A\max}=U^1$ при $ЭП_{ij}=1$; $U_{A\min}=U^1\alpha/(\alpha+1)$ при $ЭП_{ij}=0$; $U_B=$ $=U_{\text{оп}}=U^1 2\alpha/(2\alpha+1)$, где $\alpha=C_Y/C_{ij}$.

Следовательно, изменение потенциала в точке *А* при подключении ЭП не превышает $\Delta U=U_{A\max}-U_{A\min}=U^1/(\alpha+1)\approx U^1/\alpha$, что составляет удвоенное значение разности между уровнями U_A и $U_{\text{оп}}$: $U_{A\max}-U_{\text{оп}}=-(U_{A\min}-U_{\text{оп}})=\Delta U/2$. Таким образом, значение информационного сигнала на одном входе усилителя отсчитывается относительно опорного уровня напряжения на втором. Усилитель настроен на отрабатывание разности входных напряжений $U_A-U_B=\pm\Delta U/2$.

При $ЭП_{ij}=1$ $U_A>U_B$, транзистор T_{y2} открыт, а транзистор T_{y1} закрыт. При включении сигналом Φ_2 цепи питания усилителя в точках *А* и *В* формируются уровни напряжения 1 и 0 соответственно. Происходит восстановление частично утраченного заряда на конденсаторе C_{ij} (регенерация информации) и одновременно в шину ввода — вывода поступает усиленный считываемый сигнал. На другой секции разрядной шины в это время устанавливается нулевой потенциал.

При $ЭП_{ij}=0$ $U_A<U_B$, транзистор T_{y1} открыт, а транзистор T_{y2} закрыт. При включении питания устанавливаются уровни 0 в точке *А* и 1 в точке *В*. Через открытый транзистор T_{y1} происходит разряд полушины столбца и на запоминающем конденсаторе восстанавливается нулевой потенциал, т. е. регенерируется ранее записанный в $ЭП_{ij}$ логический 0.

При выборке $ЭП_{kj}$ в разрядной шине происходят аналогичные процессы с тем отличием, что опорный уровень напряжения формируется на полушине *А*.

Информация в выбранный ЭП записывается путем коммутации информационного входа через шины ввода — вывода на выбранную разрядную шину.

В режиме хранения сигнал *ТС* отсутствует и матрица отключена от всех окружающих ее цепей.

При построении на микросхемах памяти модуля динамического ОЗУ предусматривается специальный цикл регенерации, который представляет собой цикл считывания по адресу регенерации. Адрес регенерации формируется счетчиком, разрядность которого опреде-

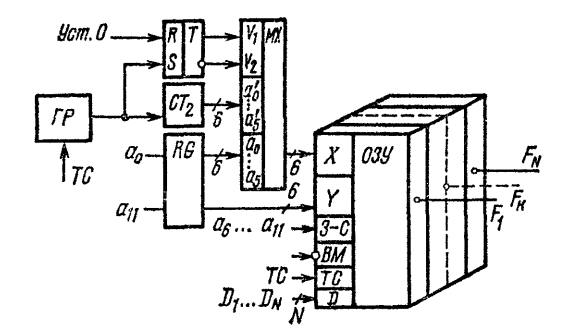


Рис. 5.16. Устройство регенерации динамического ОЗУ

ляется разрядностью кода адреса строк. Число циклов регенерации равно числу строк в матрице-накопителе. Поскольку регенерация осуществляется одновременно во всех ЭП выбранной строки, цикл обращения к матрице реализуется при отсутствии разрешающего сигнала *ВМ*, когда разрядные шины изолированы от дешифратора столбцов и шины ввода — вывода.

Время, необходимое для регенерации одной строки, равно длительности цикла считывания $t_{\text{ц.сч}}$ (см. рис. 5.15). В это время обращение к микросхеме запрещено. Для регенерации m строк требуется время $mt_{\text{ц.сч}}$, что составляет $mt_{\text{ц.сч}}/T_{\text{рег}}$ часть от периода регенерации $T_{\text{рег}}$, равного обычно 1—2 мс. В частности, для модулей ОЗУ на микросхемах К565РУ1 время занятости на регенерацию составляет 1,3 % общего времени работы ОЗУ.

Необходимое для обеспечения регенерации оборудование включает помимо счетчика мультиплексор, триггер и генератор регенерации (*ГР*), синхронизированный *ТС*. Структурная схема устройства регенерации *N* разрядного модуля ОЗУ приведена на рис. 5.16 [51].

Работает устройство регенерации следующим образом. По сигналу *ГР* счетчик изменяет свое состояние на очередное и формирует код выборки следующей строки. Триггер устанавливается в состояние $V_1=1$ и $V_2=0$, при котором мультиплексор коммутирует на входы ОЗУ сигналы кода адреса регенерации $\{a'_0 \ldots a'_5\}$, и с поступлением сигнала *ТС* в матрице происходит регенерация информации в *ЭП* выбранной строки.

С некоторой задержкой относительно положительного фронта *ТС*, определяемой параметром «время удержания адреса относительно *ТС*», триггер возвращается в исходное состояние по входу установки 0 сигналом, формируемым устройством управления (на рис. 5.16 не показано). При $V_1=0$ и $V_2=1$ на входы X поступают сигналы кода адреса обращения.

Характеристики серийных микросхем динамических ОЗУ приведены в табл. 5.5.

5.6. МИКРОЭЛЕКТРОННЫЕ ПЗУ

Микросхема ПЗУ включает матрицу-накопитель, регистр и дешифратор адреса, усилители считывания. По способу записи информации ПЗУ подразделяются на масочные ПЗУ, программируемые

Таблица 5.6

Микросхема	Тип ПЗУ	Техноло-гия	Емкость, бит	Время выборки, нс	Потребляемая мощность, мкВт/бит
К155РЕ21	ПЗУ	ТТЛ	256×4	60	400
К505РЕ3	ПЗУ	*р*-МДП	512×8	1500	250
К188РЕ1	ПЗУ	КМДП	1024×1	1100	5
К500РТ149	ППЗУ	ЭСЛ	256×4	35	500
К556РТ4	ППЗУ	ТТЛШ	256×4	75	500
К519РР2	РПЗУ	МНОП	64×4	300	15
К558РР11	РПЗУ	МНОП	1024×1	5000	300
К558РР1	РПЗУ	МНОП	2048×1	5000	150
К573РФ1	РПЗУ	*р*-МДП[1]	1024×8	900	150

[1] С плавающим затвором.

ПЗУ (ППЗУ) и репрограммируемые ПЗУ (РПЗУ). Характеристики серийных микросхем ПЗУ приведены в табл. 5.6.

Масочные ПЗУ изготавливают в основном на биполярных или полевых транзисторах. Запись информации в ПЗУ осуществляется на одной из завершающих технологических операций изготовления микросхемы путем формирования схемы подключений транзисторов к шине строки (рис. 5.17).

Организация ПЗУ может быть как одноразрядной, так и многоразрядной. В частности, на рис. 5.17 показана структура ПЗУ с организацией $m \times n$ бит. Информация записывается однократно. При кодировании может быть принято следующее условие: 0 соответствует наличие соединения базы транзистора с шиной строки, 1 — отсутствие такого соединения.

При выборке строки открываются транзисторы, соединенные с адресной шиной, и на соответствующих им разрядных шинах фиксируется 0. На остальных шинах будет уровень 1. Обычно предусматривается вход *ВМ* для сигнала разрешения считывания.

Аналогично строятся масочные ПЗУ на МДП-транзисторах.

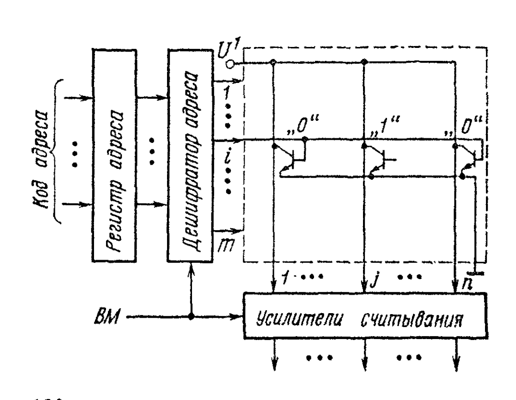


Рис. 5.17. ПЗУ на биполярных транзисторах

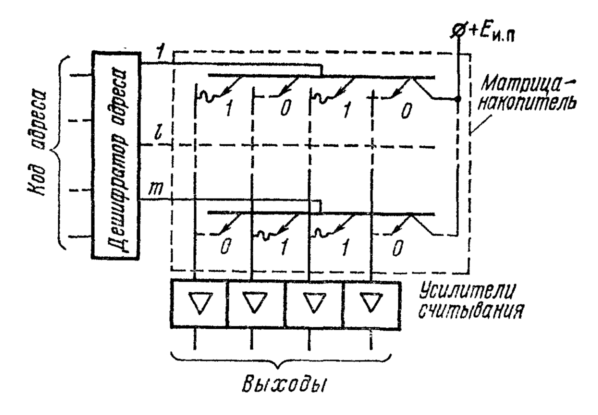
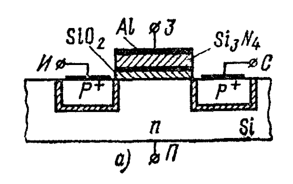


Рис. 5.18. ППЗУ на многоэмиттерных транзисторах

Программируемые ПЗУ в отличие от масочных ПЗУ позволяют записать, но тоже однократно, нужную информацию самому пользователю. Для этого с помощью специальной установки пережигают плавкие перемычки в точках соединения столбцов и строк. Один из вариантов ППЗУ на основе многоэмиттерных транзисторов показан на рис. 5.18. Один транзистор составляет строку. При выборке по адресной шине на базу транзистора поступает сигнал. Транзистор открывается, и на разрядных шинах формируются уровни напряжения, соответствующие схеме соединения с этими шинами эмиттеров данного транзистора: если эмиттер соединен с шиной, то в эту шину поступит ток от источника коллекторного напряжения, если перемычка разрушена, то тока в шине не будет. Выходными усилителями это различие в состояниях разрядных шин преобразуется в код числа.

Репрограммируемые ПЗУ обычно строят на основе структур МНОП, т. е. металл-нитрид кремния-окисел кремния-полупроводник, или МДП с плавающим затвором. Структура МНОП представляет собой (рис. 5.19,*а*) МДП-транзистор с двухслойным диэлектриком под затвором. Нижний, примыкающий к полупроводнику слой двуокиси кремния толщиной 3—4 нм, «прозрачен» для электронов. Если к затвору относительно подложки приложить импульс напряжения положительной полярности, то под действием сильного электрического поля между затвором и подложкой электроны приобретают достаточную энергию, чтобы пройти тонкий диэлектрический слой до границы раздела двух диэлектриков. Верхний слой нитрида



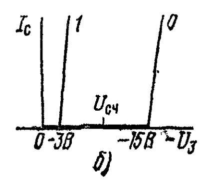


Рис. 5.19. МНОП-транзистор (*а*) и его передаточная характеристика для двух состояний (*б*)

кремния имеет значительную толщину, так что электроны преодолеть его не могут.

Накопленный на границе раздела двух диэлектрических слоев заряд электронов снижает пороговое напряжение и смещает передаточную характеристику транзистора влево (рис. 5.19,*б*). Так записывается 1. Логическому 0 соответствует состояние транзистора без заряда электронов в диэлектрике. Чтобы обеспечить это состояние, на затвор подается импульс напряжения отрицательной полярности. При этом электроны вытесняются в подложку. При отсутствии заряда электронов под затвором передаточная характеристика смещается в область высоких пороговых напряжений.

Для считывания записанной информации на затвор необходимо подать напряжение, значение которого лежит между двумя пороговыми уровнями, соответствующими 0 и 1. Тогда при записанной 1 транзистор откроется, а при 0 — останется в закрытом состоянии.

Число циклов перепрограммирования составляет несколько тысяч. Перепрограммирование осуществляется значительными по амплитуде импульсами напряжения (30—40 В), что обусловливает высокие требования к электрической прочности диэлектрических слоев и электронно-дырочных переходов.

Другое направление создания РПЗУ основано на использовании свойств МДП-структур с плавающим затвором (рис. 5.20,*а*, *б*). Особенность устройства такого элемента памяти заключается в том, что затвор формируется внутри диэлектрика и не имеет наружных выводов. Затвор отделен от подложки тонким, прозрачным для электронов слоем диэлектрика.

Для записи 1 между истоком или стоком и подложкой прикладывается обратное напряжение, достаточное для создания условий лавинного размножения электронов в электронно-дырочном переходе. Эти электроны, имея большую кинетическую энергию, попадают на затвор, накапливаются на нем и создают потенциал, достаточный для наведения канала. Если на затворе заряд отсутствует, канал не формируется. Это состояние транзистора соответствует 0.

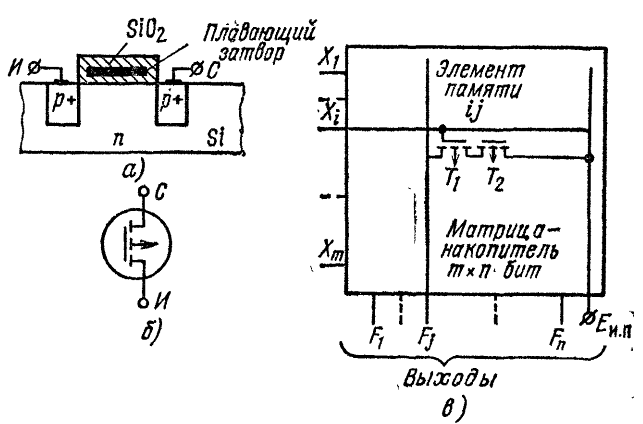


Рис. 5.20. РПЗУ на МДП-приборе с плавающим затвором:
а — МДП-прибор с плавающим затвором; *б* — условное обозначение; *в* — матрица-накопитель РПЗУ

В состав матрицы-накопителя МДП-транзистор с плавающим затвором включают в паре с обычным МДП-транзистором (рис. 5.20,*в*). Очевидно, что при проводящем состоянии транзистора T_2, когда записана 1, через транзисторы T_1 и T_2 в выходную шину потечет ток считывания. Если же записан 0, транзистор T_2 закрыт и тока в выходной шине не будет.

Стирание информации в РПЗУ такого типа производится ультрафиолетовым облучением кристалла микросхемы через окно в крышке корпуса. Количество циклов перепрограммирования около 100.

Репрограммируемые ПЗУ способны сохранять заряд при отключенном питании в течение 2—3 тыс. ч.

Глава шестая

ЦИФРОАНАЛОГОВЫЕ И АНАЛОГО-ЦИФРОВЫЕ ПРЕОБРАЗОВАТЕЛИ НА МИКРОСХЕМАХ

6.1. ЦИФРОАНАЛОГОВЫЕ ПРЕОБРАЗОВАТЕЛИ

Под цифроаналоговыми преобразователями (ЦАП) понимают устройства, позволяющие осуществить переход от информации в цифровой форме к информации в аналоговой форме. Эти преобразователи широко используют в системах цифровой обработки данных, в устройствах управления, для вывода информации из ЭВМ и передачи ее на исполнительные устройства и т. п.

В ЦАП входным сигналом является цифровой код в различных системах счисления, а выходным — соответствующее ему значение аналоговой величины в виде напряжения постоянного тока, временного интервала и т. п. В ЦАП, построенных на микросхемах, в качестве входного сигнала чаще всего используют двоичный позиционный код или построенный на его основе десятичный код. Выходным сигналом является напряжение постоянного тока. Подобные ЦАП и будут рассмотрены далее.

Цифроаналоговое преобразование состоит в суммировании эталонных значений напряжения, соответствующих разрядам входного кода, причем в суммировании будут участвовать только те эталоны, для которых в соответствующих разрядах стоит единица. Структурная схема ЦАП в общем виде показана на рис. 6.1. Для ЦАП выходное напряжение определяется следующим образом:

$$U_{\text{вых}}=U_{\text{оп}}(b_1 2^{-1}+b_2 2^{-2}+\ \dots\ +b_n 2^{-n}),$$

где $U_{\text{оп}}$ — опорное (эталонное) значение напряжения; b_1, b_2, ..., b_n — коэффициенты двоичных разрядов, принимающие значения 0 или 1.

Основными параметрами ЦАП являются:

1. Разрешающая способность, определяемая количеством двоичных разрядов входного кода и характеризующаяся возможным количеством уровней аналогового сигнала.

2. Точность, определяемая наибольшим значением отклонения аналогового сигнала от расчетного. Она обычно выражается в виде половины уровня сигнала, соответствующего младшему значащему

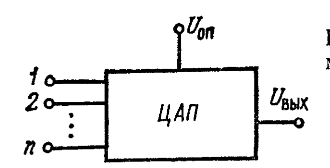


Рис. 6.1. Структурная схема ЦАП

разряду (МЗР). Суммарная ошибка, вносимая элементами ЦАП, не должна превышать указанную погрешность квантования.

3. Нелинейность, характеризующаяся максимальным отклонением линейно-нарастающего выходного напряжения от прямой линии, соединяющей точки нуля и максимального выходного сигнала (обычно не выше $\pm 1/2$ значения МЗР).

4. Время преобразования (установления), определяемое интервалом времени от момента подачи цифрового сигнала до момента достижения выходным сигналом установившегося значения.

Как правило, ЦАП содержит резистивную матрицу, с помощью которой формируются выходные сигналы, пропорциональные входному коду; набор токовых ключей, реализующих коэффициенты двоичных разрядов; выходной усилитель и источник опорного стабилизированного напряжения. Кроме того, обычно в схему включают устройство, обеспечивающее согласование входа ЦАП с цифровыми микросхемами.

Рассмотрим принципы построения основных узлов ЦАП.

Резистивная матрица может иметь различную структуру. Один из ее вариантов (с весовыми резисторами) показан на рис. 6.2,*а*. Здесь каждому разряду соответствует свой разрядный ток I_1, I_2, ..., I_n. Эти токи задаются с помощью матрицы резисторов, сопротивления которых удваиваются при переходе от старшего разряда к младшему. Основной недостаток рассмотренной структуры — широкий диапазон сопротивлений и их высокая требуемая точность, особенно при большом числе разрядов входного кода. Другой вариант резистивной матрицы (с резистивной сеткой R—$2R$), получивший широкое распространение, показан на рис. 6.2,*б*. Здесь используются резисторы только двух номиналов. Формирование тока, соответствующего данному разряду, в этой схеме осуществляется как за счет последовательных, так и параллельных цепей сопротивлений. При переходе от старшего разряда к младшему ток изменяется в два раза (как и в схеме, показанной на рис. 6.2,*а*).

Токовые ключи, предназначенные для коммутации элементов резистивной матрицы, должны иметь высокое быстродействие и не вносить заметных погрешностей в разрядные токи. Ключи для бы-

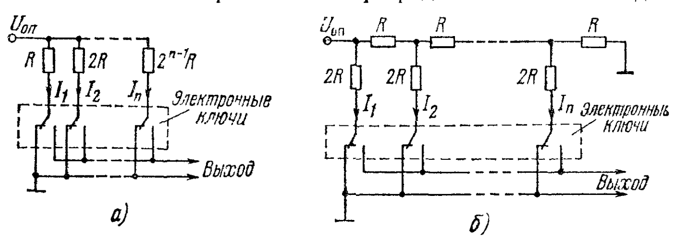


Рис. 6.2. Резистивные матрицы:

а — с весовыми резисторами; *б* — с резистивной сеткой $R - 2R$

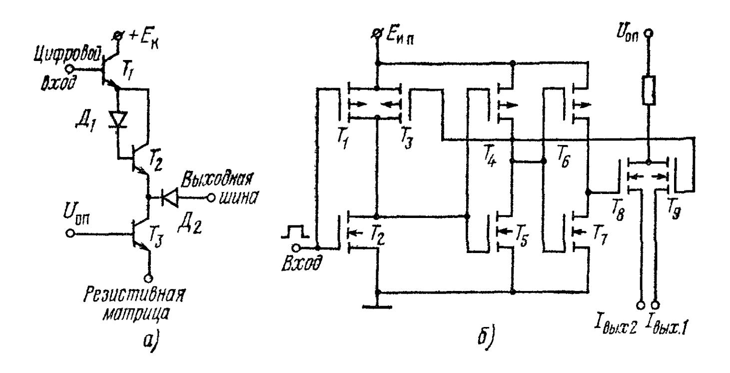


Рис. 6.3. Варианты полупроводниковых ключей:

а — на биполярных транзисторах и диодах; *б* — на КМДП-транзисторах

стродействующих ЦАП строятся обычно на биполярных транзисторах и диодах, для преобразователей среднего и низкого быстродействия широко применяются ключи на КМДП-транзисторах, характеризующихся малым потреблением энергии.

Один из вариантов ключа на биполярных полупроводниковых приборах показан на рис. 6.3,*а*. Если на цифровой вход подан сигнал 0, транзисторы T_1, T_2 и диод $Д_1$ закрыты и ток выходной шины течет через открытый транзистор T_3. При подаче на вход сигнала 1 транзисторы T_1, T_2 и диод $Д_1$ открываются, а диод $Д_2$ закрывается и отключает выходную шину. Транзистор T_3 все время открыт, поэтому через резисторы матрицы течет постоянный ток. Этим достигается отсутствие отрицательного влияния на быстродействие постоянных времени эмиттерных цепей и постоянных времени, зависящих от сопротивлений матрицы.

Вариант ключа на КМДП-транзисторах показан на рис. 6.3,*б*. В этой схеме транзисторы T_1—T_3 служат для согласования с микросхемами на входе ЦАП, транзисторы T_4—T_7 используются для управления ключевыми транзисторами T_8—T_9, которые подключают разрядные токи резистивной матрицы к одной из двух выходных шин. Через транзистор T_3 осуществляется положительная обратная связь для уменьшения времени переключения (до 500 нс).

Выходным усилителем обычно служит ОУ, который суммирует разрядные токи. Напряжение на выходе ОУ пропорционально входному коду:

$$U_{оу} = I_{\Sigma} R_{оу} = \frac{R_{оу}}{2R} U_{оп} \sum_{i=1}^{n} b_i 2^{-i} = \frac{R_{оу}}{2R} U_{оп} N,$$

где $R_{оу}$ — сопротивление обратной связи ОУ; N — входной код.

Рассмотренные основные узлы ЦАП выпускаются отечественной промышленностью в виде отдельных микросхем и в комплекте. Отдельные резистивные матрицы содержатся в микросхемах К228ПП1, К265ПП1 — 7 разрядов, К252ПН1 — 10 разрядов, К304ИД1, 3, 5 — 5, 7, 9 разрядов, 301НС1 — 10 разрядов и др.

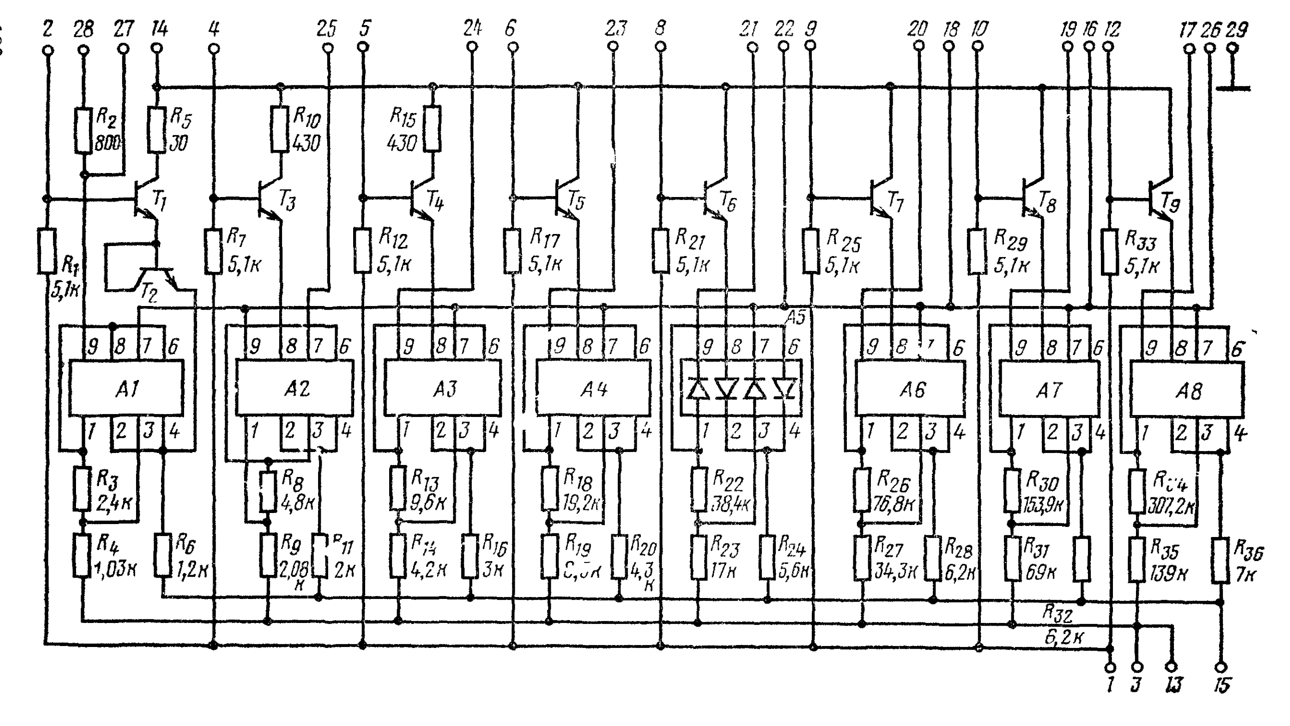


Рис. 6.4. Восьмиразрядный преобразователь двоичного кода в ток 252ПА1

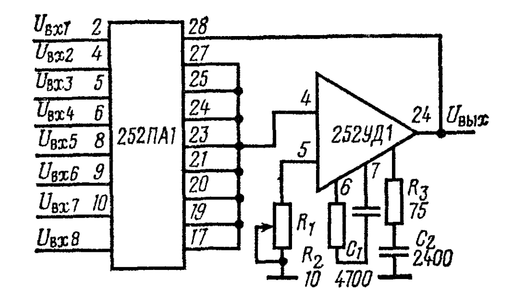


Рис. 6.5. Восьмиразрядный преобразователь двоичного кода в напряжение

Ключи в виде многоканальных коммутаторов содержатся в микросхемах: К190КТ1 (5 каналов), К190КТ2 (4 канала), 240КН1 (1 канал), 240КН2 (3 канала), 240КН3 (4 канала), К252КТ1 (4 канала), К594КТ1 (4 канала) и др.

В качестве усилителя можно использовать ОУ серий 140, 153, 240, 252 и др. Стабилизированные источники напряжения содержатся в сериях 142, 240, 275 и т. п.

Отечественная промышленность выпускает микросхемы серии К252, которые можно использовать для построения ЦАП: К252ПА1, К252ПА2, К252ПА3, К252ПН1.

Микросхема К252ПА1 — восьмиразрядный преобразователь двоичного кода в ток — содержит резистивную матрицу с весовыми резисторами и ключи на биполярных транзисторах и диодах. Схема преобразователя показана на рис. 6.4. Входной код подается на выводы *2*, *4*, *5*, *6*, *8*, *9*, *10*, *12*. С выводов *17*, *19*, *20*, *21*, *23*, *24*, *25*, *27* снимаются разрядные токи. Их величина составляет от 2,5 (для первого разряда) до 0,019 мА (для восьмого). Входное напряжение не менее 2,4 В. Относительная погрешность не более ±0,4 %.

Микросхема К252ПА2 подобна микросхеме К252ПА1, но отличается полярностью выходного тока опорного источника напряжения и включением диодов. Для того чтобы на базе указанных микросхем построить преобразователь код — напряжение, на выходе нужно подключить ОУ, как показано на рис. 6.5.

Десятиразрядный преобразователь двоичного кода в ток можно построить на двух микросхемах — К252ПА3 (рис. 6.6) и К252ПН1 (рис. 6.7). В первую входят резистивная матрица с весовыми резисторами и диодные ключи, во вторую — схемы управления ключами. Функциональная схема ЦАП на базе указанных микросхем приведена на рис. 6.8. Относительная погрешность этого преобразователя не более ±0,1 %.

Рассмотренные преобразователи построены по гибридной технологии. В последние годы все бóльшее внимание уделяется ЦАП, выполненным на базе полупроводниковой технологии с использованием тонкопленочных резисторов на кристалле. Примером такого преобразователя является десятиразрядный ЦАП — микросхема К572ПА1А, содержащая матрицу резисторов и ключи на КМДП-транзисторах. Принципиальная схема преобразователя показана на рис. 6.9. В схеме использована матрица с резистивной сеткой R—$2R$ с резисторами двух номиналов R_1—R_9, $R_{22}=10$ кОм±30 %, R_{10}—$R_{21}=20$ кОм±30 %. Параметры преобразователя: $E_{и.п}=15$ В, $U_{оп}=10{,}24$ В, $U^1_{вх}\geqslant 2{,}4$ В, $U^0_{вх}\leqslant 0{,}8$ В. По входам ЦАП согласован с ТТЛ микросхемами. Нелинейность не более ±0,8 % от полной

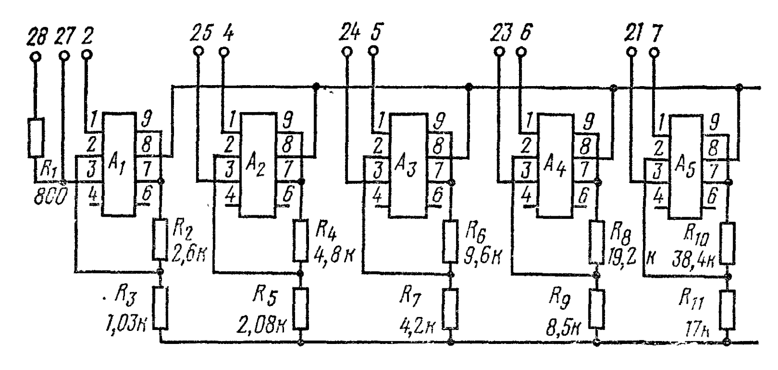


Рис. 6.6. Резистивная матрица 252ПА3

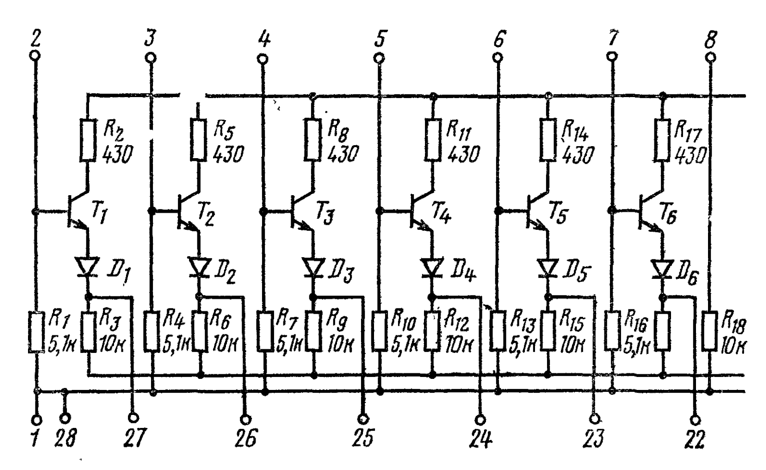


Рис. 6.7. Схема управления 252ПН1

шкалы, время установления входного тока $T_{уст}=5$ мкс. Имеются разновидности этой микросхемы: К572ПА1Б, К572ПА1В, К572ПА1Г, имеющие соответственно 9, 8 и 7 разрядов.

Схемы преобразователя код — напряжение, выполненные на базе микросхем К572ПА1А, показаны на рис. 6.10. В первом случае (*а*) выходное напряжение однополярное, во втором (*б*) — двуполярное. Значения выходного напряжения в рассматриваемых схемах при различных входных кодах показаны в табл. 6.1.

Опорное напряжение в обеих схемах может выбираться разной полярности. Это позволяет использовать схему на рис. 6.10,*а* как двухквадрантный преобразователь, а схему на рис. 6.10,*б* — как четырехквадрантный.

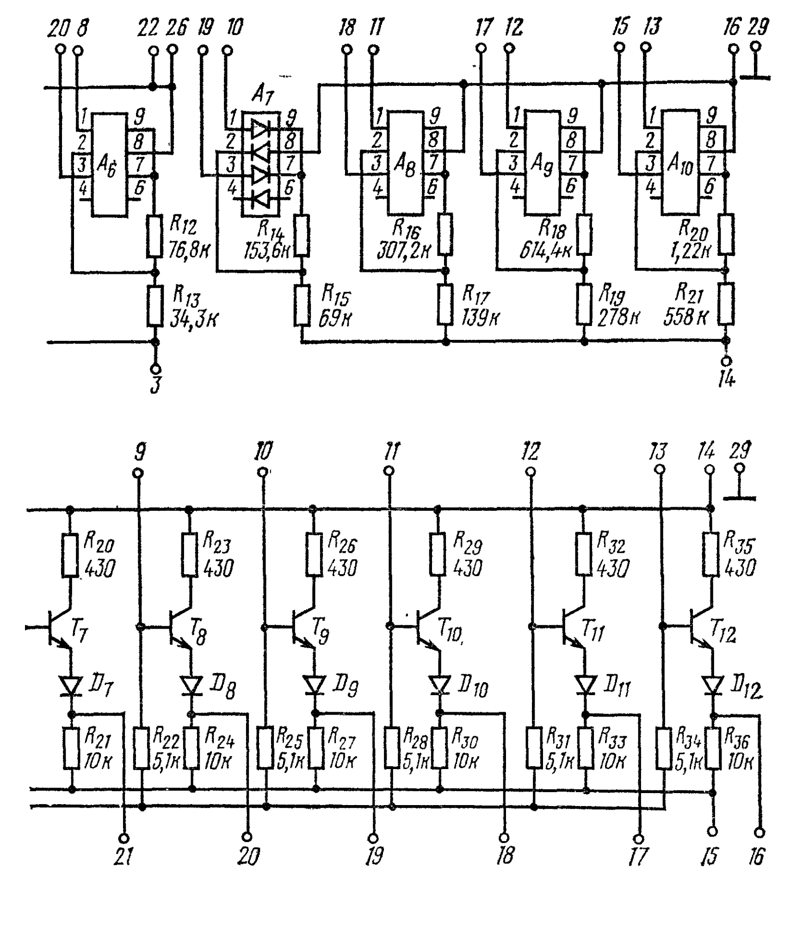


Таблица 6.1

Входной код	Схема (рис. 6.10,*а*)	Схема (рис. 6.10,*б*)
1111111111	$-U_{оп}(1-2^{-10})$	$-U_{оп}(1-2^{-10})$
1000000001	$-U_{оп}(1/2+2^{-10})$	$-U_{оп}(2^{-10})$
1000000000	$-U_{оп}/2$	0
0111111111	$-U_{оп}(1/2-2^{-10})$	$+U_{оп}(2^{-10})$
0000000001	$-U_{оп}(2^{-10})$	$+U_{оп}(1-2^{-10})$
0000000000	0	$+U_{оп}$

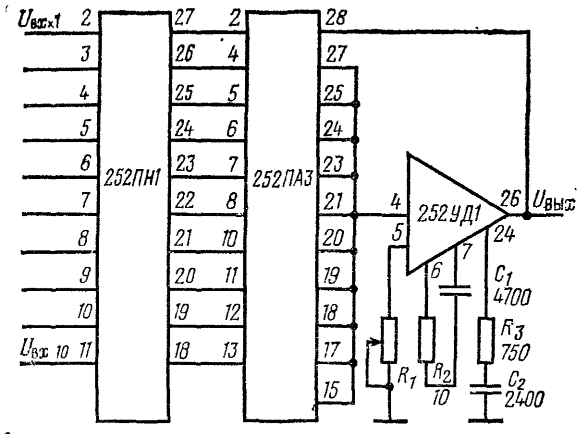


Рис. 6.8 Десятиразрядный преобразователь двоичного кода в напряжение

Рис. 6.9. Десятиразрядный ЦАП К572ПА1А

Другим примером ЦАП, выполненного на базе полупроводниковой технологии, служит двенадцатиразрядный преобразователь К594ПА1, содержащий резистивную матрицу, биполярные токовые ключи и ОУ. Он имеет меньшее, чем у рассмотренного выше преобразователя время установления $T_{уст}=3{,}5$ мкс.

Перспективы развития ЦАП: уменьшение $T_{уст}$ до десятых долей микросекунд и менее в результате повышения быстродействия ключей и уменьшения времени установки ОУ; повышение точности

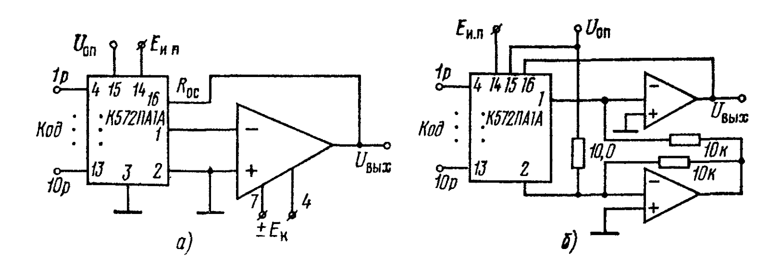


Рис. 6.10. Варианты построения преобразователей двоичного кода в напряжение на базе микросхем К572ПА1А:

а — двухквадрантный преобразователь; *б* — четырехквадрантный преобразователь

преобразователя (до 0,05—0,003 %) за счет улучшения качества резистивных матриц, ключей, стабильности источника опорного напряжения и увеличения разрядности преобразователя (до 14—16).

6.2. АНАЛОГО-ЦИФРОВЫЕ ПРЕОБРАЗОВАТЕЛИ

Под аналого-цифровыми преобразователями (АЦП) понимают устройства, позволяющие осуществить переход от информации в аналоговой форме к информации в цифровой форме. Эти преобразователи широко используют для ввода в ЭВМ аналоговых данных, при цифровом измерении аналоговых сигналов, для перехода к цифровым сигналам в цепях автоматического регулирования и т. п. Вместе с ЦАП рассматриваемые преобразователи начинают использоваться в системе обработки данных, построенных на базе микропроцессоров.

В микроэлектронных АЦП входным сигналом является напряжение, выходным — соответствующее ему значение цифрового (обычно двоичного) кода. Структурная схема АЦП в общем виде показана на рис. 6.11. В рассматриваемом преобразователе происходит квантование входного напряжения на конечное число дискретных уровней.

Основные параметры АЦП: разрядность, точность преобразования, зависящая от шага квантования и ошибок, вносимых основными узлами АЦП, а также время преобразования, необходимое для представления мгновенного значения аналогового сигнала в цифровой форме.

Состав АЦП в отличие от ЦАП может изменяться в значительной степени в зависимости от метода преобразования и способа его реализации. Наибольшее распространение получили три основных метода: последовательного счета, поразрядного кодирования и считывания.

Метод последовательного счета основан на уравновешивании входной величины суммой одинаковых и минимальных по величине эталонов. Момент уравновешивания определяется с помощью одного сравнивающего устройства, а количество эталонов, уравновешивающих входную величину, подсчитывается с помощью счетчика.

Метод поразрядного кодирования (уравновешивания) предусматривает наличие нескольких эталонов, обычно пропорциональных

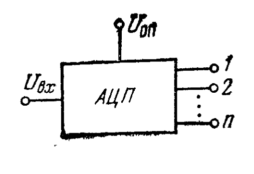


Рис. 6.11. Структурная схема АЦП

Рис. 6.12. АЦП последовательного счета с ЦАП в цепи обратной связи

по величине степеням числа 2, и сравнение этих эталонов с аналоговой величиной. Сравнение начинается с эталона старшего разряда. В зависимости от результата этого сравнения формируется значение старшего разряда выходного кода. Если эталон больше входной величины, то в старшем разряде ставится 0 и далее производится уравновешивание входной величины следующим по значению эталоном. Если эталон равен или меньше входной величины, то в старшем разряде выходного кода ставится 1 и в дальнейшем производится уравновешивание разности между входной величиной и первым эталоном.

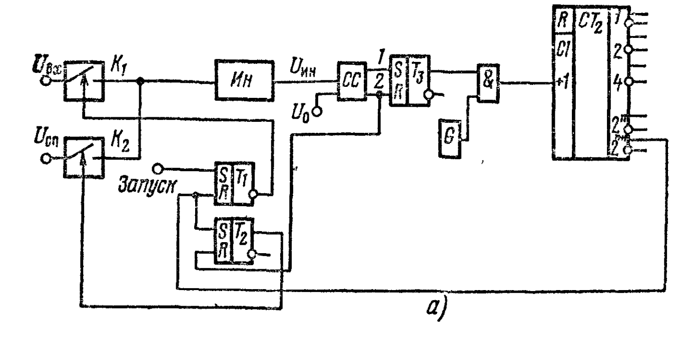
Метод считывания подразумевает наличие 2^n-1 эталонов при n-разрядном двоичном коде. Входная величина одновременно сравнивается со всеми эталонами. В результате преобразования получается параллельный код в виде сигналов на выходах 2^n-1 схем сравнения (компараторов).

Рассмотрим примеры АЦП, реализованных в микроэлектронном исполнении.

Схема АЦП последовательного счета с ЦАП в цепи обратной связи показана на рис. 6.12. По сигналу «Пуск» на вход счетчика начинают подаваться импульсы генератора тактовой частоты. По мере поступления этих импульсов растет входной код ЦАП и повышается напряжение на его выходе ($U_{цап}$). Оно подается на компаратор вместе с $U_{вх}$. В момент, когда указанные напряжения сравниваются, компаратор срабатывает и прекращает работу счетчика. На выходах счетчика устанавливается код, являющийся цифровым эквивалентом входного сигнала. Погрешность преобразования зависит от значения ступеней $U_{цап}$, погрешности в их формировании и ошибки компаратора в определении равенства $U_{вх}$ и $U_{цап}$. Время преобразования непостоянно и зависит от $U_{вх}$.

Одной из разновидностей АЦП последовательного счета, характеризующейся повышенной точностью, является преобразователь с промежуточным преобразованием во временной интервал с двойным интегрированием.

Поясним принцип действия такого преобразователя, схема которого и временные диаграммы работы показаны на рис. 6.13. Импульс запуска через T_1 открывает ключ K_1 и $U_{вх}$ подается на вход интегратора *Ин*. Напряжение интегратора вместе с постоянным напряжением U_0 подаются на входы компаратора *СС*. В момент t_1, когда $U_{ин}$ становится равным U_0, с *СС* подается сигнал на триггер T_3, он перебрасывается и открывает устройство совпадения, через которое на счетчик CT_2 начинают поступать импульсы тактовой частоты. Интегрирование ведется до момента t_2, когда счетчик



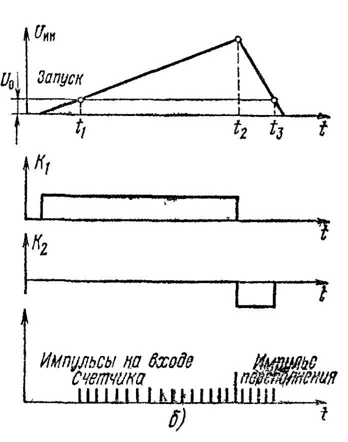


Рис. 6.13. АЦП с двойным интегрированием:

а — функциональная схема; *б* — временные диаграммы работы

переполняется, сбрасывается в исходное состояние и выдает сигнал на триггеры T_1 и T_2. При этом K_1 закрывается, а K_2 открывается, и на вход интегратора подается $U_{оп}$, имеющее полярность, обратную $U_{вх}$. Напряжение на выходе интегратора начинает падать. В момент t_3, когда $U_{ин}$ станет равным U_0, с компаратора поступает сигнал, который приводит T_2 и T_3 в исходное состояние. При этом $U_{оп}$ отключается от входа интегратора и работа счетчика прекращается. На нем будет записан код

$$N = \frac{t_3 - t_2}{\tau_т} = \frac{U_{вх}(t_2 - t_1)}{U_{оп}\tau_т} = \frac{U_{вх}}{U_{оп}} 2^n,$$

где $\tau_т$ — период тактовой частоты; n — число разрядов в счетчике.

В рассмотренной схеме за счет использования одних и тех же узлов на обоих этапах интегрирования $U_{вх}$ и $U_{оп}$ исключаются погрешности в формировании линейно-изменяющегося напряжения, ошибки в срабатывании компаратора, погрешности в стабильности источника тактовой частоты. К недостаткам преобразователя можно отнести невысокое быстродействие.

Для построения преобразователей с более высоким быстродействием используется метод поразрядного кодирования. Схема одного из вариантов подобного преобразователя приведена на рис. 6.14. При подаче импульса запуска триггер старшего разряда T_n устанавливается в состояние 1, а остальные триггеры (T_{n-1}—T_1) — в 0, одновременно записывается 1 в старший разряд регистра сдви-

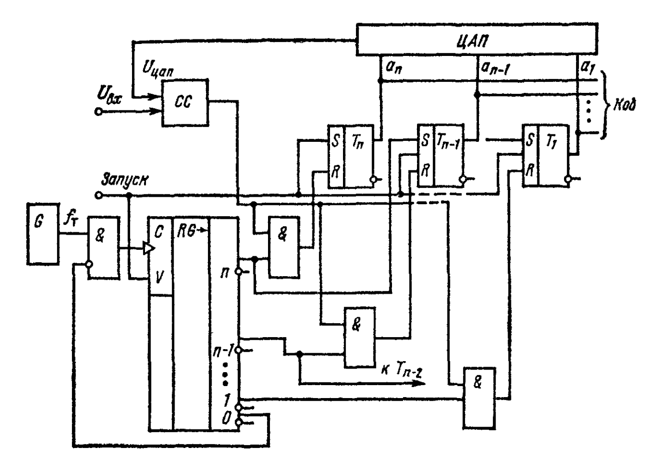


Рис. 6.14. АЦП поразрядного кодирования

га. В первом такте работы на компаратор подаются $U_{вх}$ и $U_{эn}$, снимаемое с выхода ЦАП и соответствующее 1 старшего разряда. Если $U_{вх}>U_{эn}$, на выходе *СС* сигнала не будет и в старшем разряде (T_n) сохранится 1. Если $U_{вх}<U_{эn}$, то *СС* выдает сигнал, который через компаратор вернет T_n в состояние 0. Одновременно произойдет сдвиг 1 в регистре в (n—1) разряд, что обеспечит подачу эталонного напряжения $U_{э(n-1)}$ с *ЦАП* на *СС*. Далее процесс преобразования идет аналогично. В результате преобразования $U_{вх}$ уравновешивается суммой эталонных напряжений, снимаемых с ЦАП:

$$U_{вх}=\sum_{i=1}^{n} a_i U_{эi},$$

где a_i — коэффициенты 1 и 0 в разрядах выходного кода, снимаемого с триггеров T_n—T_1; $U_{эi}$ — эталонное напряжение ЦАП, соответствующее i-разряду.

В рассмотренном АЦП время преобразования постоянно и определяется числом разрядов и тактовой частотой $T_{пр}=n/f_т$. Погрешность преобразования зависит от ошибок ЦАП и чувствительности *СС*. Имеются более сложные модификации рассмотренного преобразователя, которые характеризуются повышенным быстродействием и точностью.

Наибольшим быстродействием обладают преобразователи, построенные по методу считывания. Пример такого преобразования показан на рис. 6.15. В этом преобразователе 2^n—1 опорных напряжений формируются с помощью резистивного делителя. Каждое из опорных напряжений подается вместе с $U_{вх}$ на соответствующий компаратор. Срабатывают лишь те компараторы, у которых $U_{вх}>$ $>U_{опi}$. Результат сравнения через фиксирующие триггеры подается на шифратор, преобразующий его в код. Преобразование производится за два такта, время преобразования 10—100 нс. Недостаток

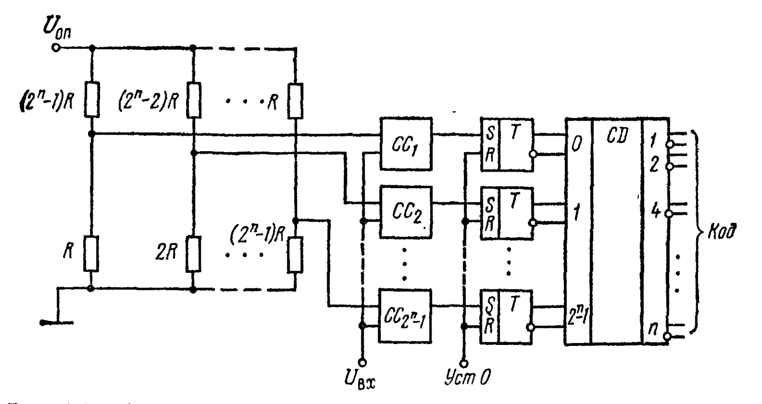


Рис. 6.15. АЦП, построенный по методу считывания

Рис. 6.16. Компаратор напряжения 240СА1

этого преобразователя в большом числе компараторов, которое быстро возрастает с ростом числа разрядов *n*.

Как видно из рассмотренных схем преобразователей, нашедших применение на практике, в их состав входят различные аналоговые и цифровые узлы. В настоящее время отечественная промышленность выпускает для построения АЦП наборы микросхем. Из наборов можно строить различные по точности и быстродействию преобразователи. Для построения аналоговых частей преобразователей можно использовать микросхемы серий 240, 252, а также 228, 265 и др.

Серия 240 включает кроме цифровых микросхем набор схем, предназначенных для построения десятиразрядных АЦП с диапазоном входных напряжений ±5 В и временем преобразования до 100 мкс. В серию входят шесть типов аналоговых микросхем: 240СА1, 240УД1, 240КН1, 240КН2, 240КН3, 240ЕН1.

240СА1 (рис. 6.16) — компаратор, который предназначен для сравнения двух напряжений, имеет следующие параметры: разрешающая способность не ниже 2 мВ, входное сопротивление 1 МОм, напряжение смещения нуля на входе менее 2 мВ, максимальное значение сравниваемых напряжений 5 В, ток нагрузки до 12 мА, скорость нарастания выходного напряжения не менее 10 В/мкс.

240УД1 рис. 6.17,*а* — операционный усилитель. Имеет коэффициент усиления при разомкнутой цепи обратной связи не ниже 8000 в полосе частот более 100 кГц, входное сопротивление 1 МОм, входной ток не более 1,5 мкА, напряжение смещения нуля на входе до 2 мВ, максимальное выходное напряжение 5 В, ток нагрузки не более 5 мА, скорость нарастания выше 2,1 В/мкс. Схема включения усилителя показана на рис. 6.17,*б*.

240КН1, 240КН2 — аналоговые ключи, соответственно на 1 и 3 канала, предназначенные для подключения на выход положительного или отрицательного эталонного напряжения в зависимости от входных сигналов.

Принципиальная схема одного канала ключа 240КН2 приведена на рис. 6.18. При подаче на вывод *20* потенциала 1, а на вывод *17* — 0, на выводе *35* формируется положительное эталонное напряжение, а на выводе *3* — напряжение, близкое к 0. Если сигналы на выводах *20* и *17* поменять на противоположные, то на выводе *3* появится отрицательное эталонное напряжение, а на выводе *35* — напряжение, близкое к 0.

Погрешности передачи эталонных напряжений при переключении (±0,5 В) и токах нагрузки от 0 до 0,5 мА составляют ±2,5 (240КН1А), ±5 (240КН1Б) и ±10 мВ (240КН2).

240КН3 — четырехразрядный коммутатор, предназначенный для подключения на выход напряжений ±5 В в зависимости от уровней управляющих сигналов. Принципиальная схема одного разряда коммутатора показана на рис. 6.19. При подаче на вывод *18* потенциала 1, а на вывод *19* — 0 ключ открывается и сигнал с вывода *17* проходит на вывод *20*. При смене потенциалов на выводах *18* и *19* ключ закрывается и цепь передачи сигналов между выводами *17* и *20* разрывается. Коммутатор имеет остаточное напряжение на открытом ключе не более 1 мВ при сопротивлении менее 100 Ом, ток утечки в закрытом состоянии менее 100 нА, время включения не более 1 мкс.

240ЕН1 (рис. 6.20,*а*) — стабилизатор напряжения ±5 В, обеспечивающий нестабильность выходного напряжения не более 0,06 %,

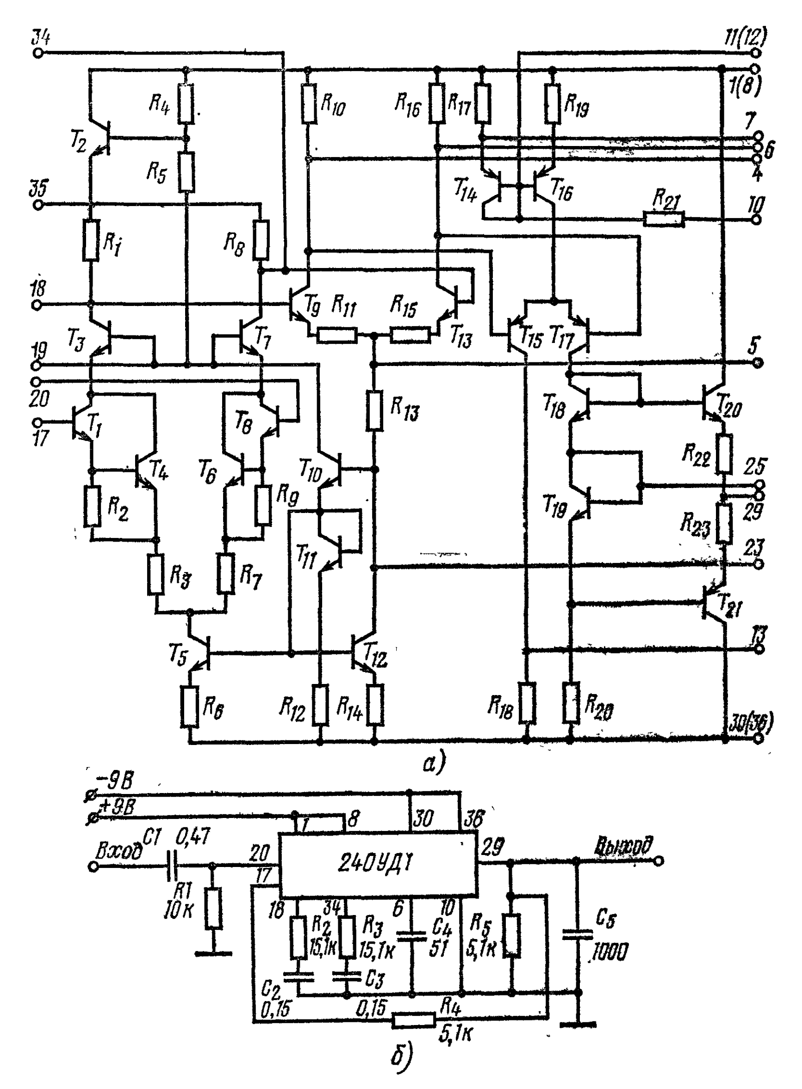


Рис. 6.17. Операционный усилитель 240УД1

ток нагрузки по каждому из двух выходов 25 мА. Источники опорных напряжений собраны на внешних стабилитронах, выходные напряжения регулируются резисторами R_3, R_5 (рис. 6.20,*б*).

Микросхемы серии 240 работают от источников питания ±9 В±10 % и ±5 В±10 %. Эта серия разработана для построения АЦП поразрядного кодирования и последовательного счета

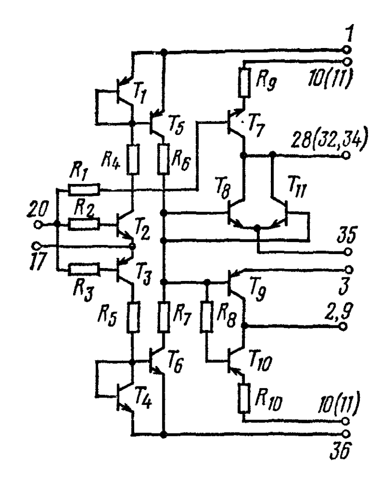


Рис. 6.18. Один канал аналогового ключа 240КН2

Рис. 6.19. Один разряд коммутатора 240КН3

с двойным интегрированием. В качестве примера на рис. 6.21 показана структурная схема АЦП поразрядного кодирования, построенного на базе серии 240 с использованием матрицы 301НС1.

Добавление резистивной матрицы в состав серии, например 301НС1, значительно расширяет ее функциональные возможности — матрица может быть использована для построения АЦП других типов, а также ЦАП.

Другим набором микросхем, предназначенным для построения АЦП (и ЦАП), является серия 252, состоящая из семи типов микросхем: 252СА1, 252УД1, 252КН1, 252ПА1, 252ПА2, 252ПА3, 252ПН1.

252СА1 — три компаратора (рис. 6.22), имеющие разрешающую способность не ниже 2 мВ, скорость нарастания выходного напряжения более 30 В/мкс при напряжении входного сигнала 10 мВ. Компаратор может включаться как с высоким входным сопротивлением через эмиттерные повторители T_1, T_5 (выводы *2* и *3*), так и с низким — при подаче сигналов на базы транзисторов T_2, T_4 (выводы *1*, *4*).

252УД1 — два операционных усилителя (рис. 6.23) со следующими параметрами: коэффициент усиления не менее 7000 при полосе частот до 1 МГц, входное сопротивление до 0,9 МОм, входной ток не более 0,1 мкА, напряжение смещения нуля менее 3 мВ, скорость нарастания выходного напряжения до 5 В/мкс. За счет изменения параметров внешних элементов R_1, R_2, C_1, C_2 (рис. 6.23,*б*) можно изменять частотную зависимость коэффициента усиления и получить полосу частот до 5,5 МГц (при малом сигнале).

252КН1 — четырехканальный коммутатор (рис. 6.24), предназначенный для коммутации сигналов с частотой до 60 МГц, имеет коэффициент передачи сигнала 0,8, отношение коэффициентов передачи открытого и закрытого ключа — 40 дБ, максимальный коммутируемый ток 2 мА. Коммутатор работает от источников питания

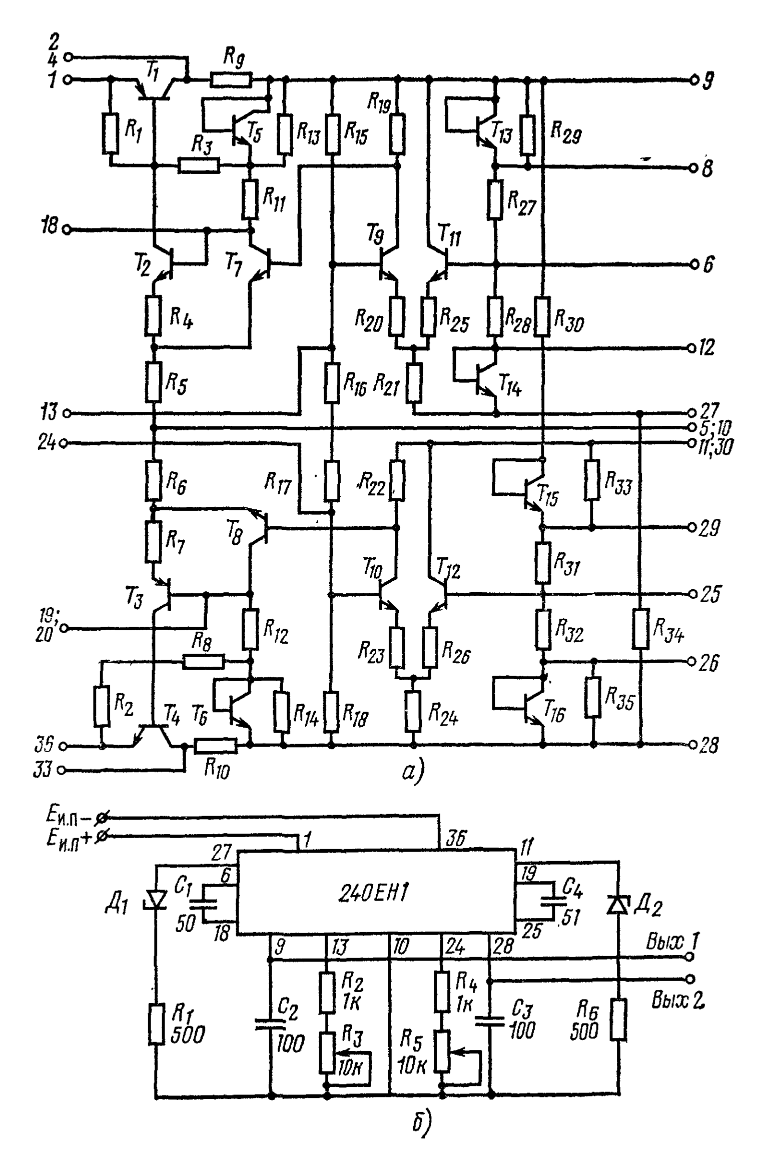


Рис. 6.20. Стабилизатор напряжения 240ЕН1:
а — принципиальная схема; *б* — схема включения

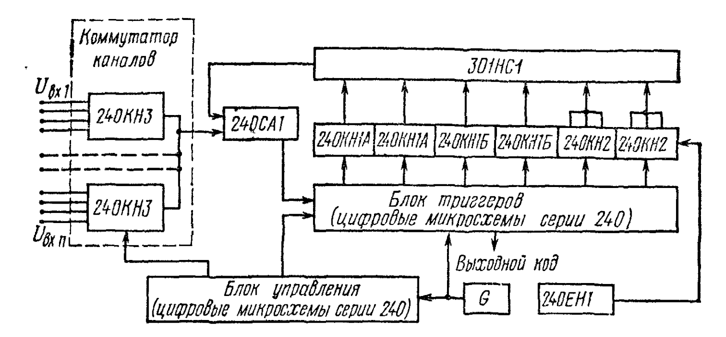


Рис. 6.21. Многоканальный десятиразрядный АЦП поразрядного кодирования

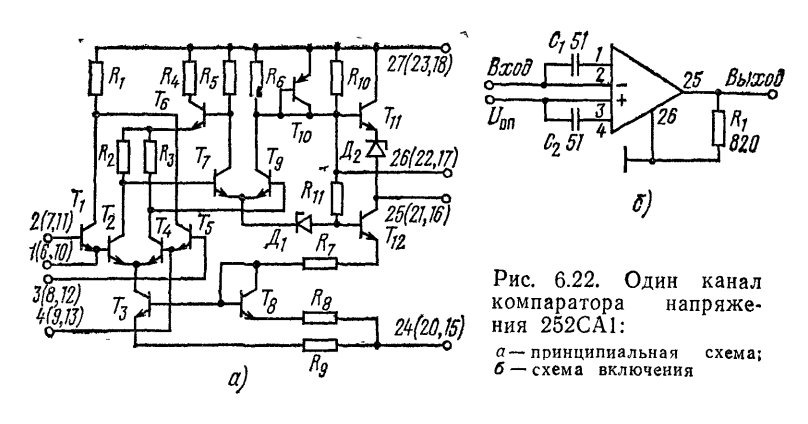


Рис. 6.22. Один канал компаратора напряжения 252СА1:
а — принципиальная схема;
б — схема включения

± 6 В± 10 %. Управляющие сигналы подаются на выводы *2*, *5*, *8*, *11*, при этом коммутируются цепи соответственно между выводами *4—25*, *7—22*, *10—19*, *13—16*.

Остальные микросхемы, входящие в серию 252, были описаны в § 6.1.

Основные направления развития АЦП — повышение быстродействия основных узлов, в частности, компараторов до 10—15 нс, повышение их точности до 0,05—0,005 %, увеличение разрядности преобразователей до 12—16, использование микропроцессоров в преобразователях. Заметим, что одновременная реализация высоких требований по точности и быстродействию затруднена, поэтому создаваемые микроэлектронные АЦП (как и ЦАП) можно разделить на три основные группы — общего применения, быстродействующие и прецизионные.

Более подробно сведения о ЦАП и АЦП на микросхемах можно получить в [17, 29, 30, 33].

Рис. 6.23. Один канал ОУ 252УД1:

а — принципиальная схема, *б* — схема включения

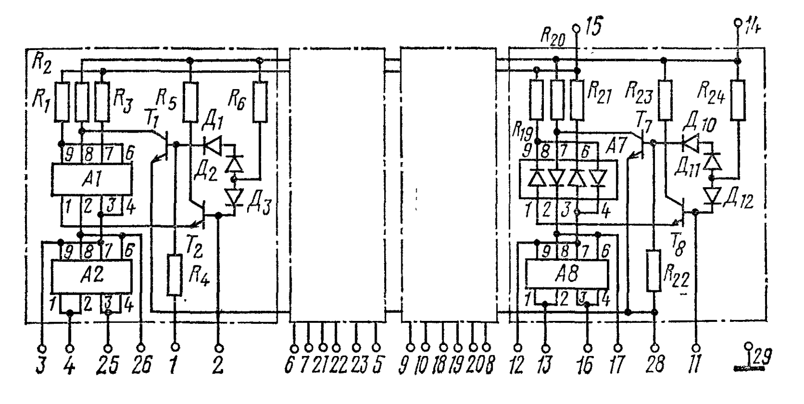


Рис. 6.24. Коммутатор 252КН1

Глава седьмая

ПРИМЕНЕНИЕ ЦИФРОВЫХ МИКРОСХЕМ В ЭЛЕКТРОННОЙ АППАРАТУРЕ

7.1. ОСОБЕННОСТИ И ОСНОВНЫЕ ОБЛАСТИ ПРИМЕНЕНИЯ ЦИФРОВЫХ МИКРОСХЕМ

Применение цифровых микросхем по сравнению с аналоговыми характеризуется рядом особенностей. Цифровые микросхемы имеют большую функциональную законченность и универсальность, что позволяет создавать аппаратуру с минимальным количеством дискретных компонентов. При этом в значительной степени облегчается монтаж и его автоматизация. Особенно это касается микросхем высокой степени интеграции.

Цифровые микросхемы имеют менее жесткие допуски на параметры, что позволяет обходиться без точных регулировок. Число контролируемых параметров ограничено и имеется достаточно полная информация о них в справочной литературе.

В настоящее время хорошо разработаны автоматизированные методы проектирования сложной аппаратуры на цифровых микросхемах. Немаловажную роль играет отработанность и широкие функциональные возможности базовых серий микросхем 100, 133, К155, К176, К564 и других, а также большой опыт их применения.

Цифровые устройства проще, чем аналоговые реализуются на микросхемах. Так, если в аппаратуре радиосвязи на микросхемах может быть построено в среднем 70 % узлов, то в вычислительных устройствах более 95 %. Практически в цифровой аппаратуре пока нельзя построить в микроэлектронном варианте только датчики, исполнительные органы, устройства ввода и вывода информации и электромеханические узлы.

Основные области использования цифровых микросхем — вычислительная техника, промышленная автоматика, устройства связи и обработки данных, бытовая аппаратура.

На базе цифровых микросхем серий К137, К155, К187, К500, К583 и некоторых других создана единая система ЕС ЭВМ (Ряд1, Ряд2), представляющая собой семейства универсальных цифровых вычислительных машин, обладающих высокой производительностью (до 1,5 млн. операций в секунду и выше) и предназначенных для решения широкого круга научно-технических и экономических задач.

Кроме больших ЭВМ в последнее время все большее развитие получают мини-ЭВМ (например, семейство СМ ЭВМ) и особенно микро-ЭВМ. Микро-ЭВМ представлены целым рядом машин: «Электроника С-5» (01, 11, 12, 21, 41 и т. п.), для построения которых используются микропроцессорные наборы К536, К586 и др.; «Электроника НЦ» (03Т, 03Д, 04Т, 05Т, 31, 80—01 и др.) на базе серий К587, К588, К564; «Электроника 60» на основе комплекта К581; «Электроника К1-10», построенная на микросхемах серий К580, К589, К505 и др. Эти микро-ЭВМ представляют собой много- или одноплатные устройства массой в 10—25 кг, с потребляемой мощностью 50—120 Вт, работающие со скоростью до 1 млн. простых операций в секунду. Они чаще всего содержат

несколько микросхем. Имеются и однокристальные микро-ЭВМ, например «Электроника С5-31», «Электроника НЦ-80». Последняя имеет массу 0,01 кг, $P_{потр}=1,5$ Вт при производительности свыше 0,5 млн. операций в секунду.

Микро-ЭВМ рассмотренных семейств позволяют значительно расширять области применения вычислительной техники в низовых звеньях автоматизированных систем управления. Микро-ЭВМ работают обычно в реальном масштабе времени и используются в устройствах управления промышленным оборудованием, в частности, станками с числовым программным управлением, технологическими процессами, в системах передачи данных, сбора и обработки информации, в контроллерах и терминалах, а также для решения сложных инженерно-технических задач.

На базе цифровых микросхем создаются измерительные приборы переносного типа — вольтметры, частотомеры и т. п. Так, электронно-счетный частотомер Ч3—34 совместно с блоком интервалов содержит 110 микросхем (в основном триггеров и логических элементов серий 201, 202, 204). Цифровые микросхемы широко используются и в щитовых измерительных приборах. Рассматриваемые микросхемы находят применение в генераторах сигналов, в частности в генераторах импульсов типа Г5. В них число микросхем достигает нескольких сотен (серии 100, 130, 133, 134, К564 и др.).

Широко используются цифровые микросхемы в аппаратуре связи квазиэлектронных АТС, аппаратуре управления импульсно-кодовых сигналов, телефонных аппаратах, в устройствах радиосвязи. Здесь все бо́льшее применение находят микропроцессоры, которые управляют работой системы связи, находят оптимальные пути соединений абонентов, осуществляют диагностику неисправностей и решают много других задач. В телефонии, например, микропроцессоры обеспечивают клавишный набор номера (в 2 раза экономится время по сравнению с существующим набором), индикацию набранного номера, повторение вызова. С их помощью возможен переход к цифровым телефонным аппаратам с кодированием и декодированием звуковых сигналов, записью номеров звонивших, избирательным ответом на определенные вызовы и т. п.

В бытовой аппаратуре цифровые микросхемы используют в наручных и настольных электронных часах, характеризующихся высокой точностью хода, надежностью, отсутствием необходимости в уходе. Микросхемы применяются в игровых автоматах, микроволновых нагревательных печах, бытовой радиоаппаратуре. Особенно широкие возможности появляются с внедрением в нее микропроцессоров. Так, при использовании микропроцессоров вместе с приемниками и магнитофонами можно включать и выключать их по заданной программе, вести автоматический поиск нужного канала, станции, дорожки записи, регулировать громкость, тембр, стереобаланс, подавлять шумы, корректировать АЧХ в зависимости от типа магнитной ленты и т. п.

На базе микропроцессоров можно сделать домашнее информационное устройство, имеющее связь с большой ЭВМ и использующее телевизор в качестве приемника информации.

Сейчас трудно себе представить современное устройство обработки дискретной информации, которое было бы построено без использования микросхем. Достоинства цифровых микросхем, от-

работанность методов построения цифровой аппаратуры обусловливает широкое внедрение цифровых методов обработки информации в традиционно аналоговые узлы. В последние годы все шире применяют цифровые синтезаторы частот, фильтры, линии задержки и т. п. Разработка и внедрение цифроаналоговых и аналого-цифровых микросхем еще более расширила области внедрения цифровых методов обработки информации.

Из многочисленных применений приведем лишь некоторые примеры использования микросхем в устройствах и узлах, которые представляют, на наш взгляд, наибольший интерес для радиолюбителей и могут быть ими реализованы, а также примеры микроэлектронной аппаратуры, с которой радиолюбители часто сталкиваются в повседневной жизни.

7.2. УЗЛЫ ИНДИКАЦИИ

Для визуального определения состояния логических устройств, снятия цифровой информации со счетчиков и многих других целей широко используют световую индикацию. Согласование между выходами микроэлектронных устройств и элементами индикации по уровням сигналов и кодам осуществляют с широким использованием цифровых микросхем. В качестве индикаторов в микроэлектронной аппаратуре применяют: миниатюрные лампы накаливания и накальные знакосинтезирующие индикаторы; газоразрядные индикаторные лампы; вакуумные люминесцентные индикаторы; светодиодные индикаторы; жидкокристаллические индикаторы.

Миниатюрные лампы накаливания, например НСМ 6,3—20, включаются непосредственно на выходы микросхем. Пример включения лампы накаливания на выход микросхемы приведен на рис. 7.1,*а*.

Накальные знакосинтезирующие индикаторы (ИВ-9, 10, 13, 16, 19, 20 и др.) работают при напряжении 3—5 В, что обусловливает удобство их согласования с микроэлектронными устройствами. Однако для управления сегментами (нитями накаливания) при синтезе цифр требуется специальная схема управления. При выборе микросхем для этой цели следует учитывать сравнительно большой ток потребления рассматриваемых индикаторов (17—22 мА на знак) и то, что нить накала в холодном состоянии имеет сопротивление во много раз меньше, чем в рабочем. Поэтому накальные индикаторы включают на выход микросхем через ограничительные резисторы.

Схема включения одного сегмента индикатора ИВ-9 приведена на рис. 7.1,*б*. При управлении семисегментным накальным инди-

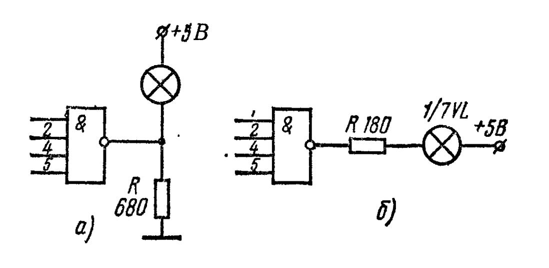


Рис. 7.1. Включение ламп накаливания и накальных индикаторов на выход микросхемы К155ЛА7:

а — включение лампы накаливания; *б* — включение одного сегмента индикатора ИВ-9

катором от счетчика необходим преобразователь кодов. Пример подобного преобразователя будет рассмотрен далее.

Газоразрядные индикаторные лампы (ИН-1, 2, 4, 8, 14, 16, 17, 18 и др.) имеют повышенное напряжение питания (до —220 В), поэтому при работе с микросхемами они требуют специальных согласующих устройств уровня сигналов.

Пример счетчика с устройством индикации на двуханодной цифровой индикаторной лампе ИН-4 приведен на рис. 7.2,*а*. Устройство включает двоично-десятичный счетчик на триггерах 217ТК1, дешифратор на микросхемах 155ЛА1 и 155ЛА3, устройство согласования высоковольтного цифрового индикатора с низковольтными микросхемами, выполненное на транзисторных сборках — микросхемах К166. Цифровой индикатор питается от схемы удвоения напряжения, что исключает превышение предельно допустимых напряжений транзисторов (300 В) и в то же время обеспечивает нормальную работу ИН-4.

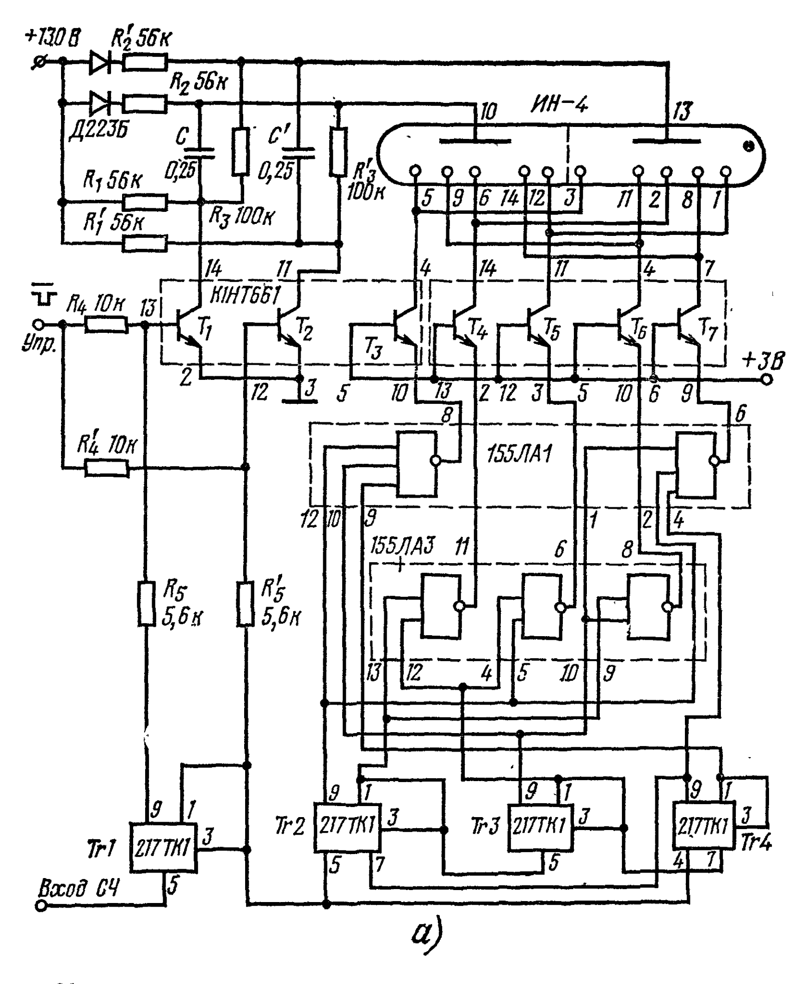
В исходном состоянии один из транзисторов T_1, T_2 закрыт, а другой — открыт (в зависимости от состояния триггера $Тг_1$). Через открытый транзистор, резистор R_2 и диод заряжается конденсатор *С*. В момент поступления на управляющий вход отрицательного импульса открытый транзистор закрывается и к одному из двух анодов индикатора через резистор R_1 прикладывается сумма напряжения питания и напряжения, накопленного на конденсаторе. При любой комбинации состояний триггеров $Тг_2$—$Тг_4$ только на одном выходе дешифратора будет потенциал, равный нулю, что обеспечит подачу через один из транзисторов T_3—T_7 нулевого потенциала на два катода. Однако светиться будет только тот из них, который связан с анодом, находящимся под напряжением (в зависимости от состояния $Тг_1$). Таким образом, на индикаторе высвечивается цифра, соответствующая числу импульсов, записанному в счетчике. Время свечения индикатора определяется емкостью конденсатора *С* и при указанных на схеме параметрах элементов составляет 10 мс. Для устранения мелькания цифр частоту управляющих импульсов берут равной 50 Гц или выше. Сопротивления резисторов R_1 и R_2 выбирают таким образом, чтобы ток через транзисторы не превышал допустимого. Резисторы R_3 устраняют подсветку неработающей группы катодов, обеспечивая совместно с конденсатором неработающего анода снижение потенциала анода во время поступления высокого напряжения на другой анод.

Счетчик может согласоваться с газоразрядным индикатором с помощью преобразователя двоично-десятичного кода в десятичный, выполненного в виде микросхемы К155ИД1. На выходе микросхемы включены транзисторы с открытыми коллекторами, имеющие рабочее напряжение более 60 В. Пример управления газоразрядным индикатором от счетчика с использованием преобразователя К155ИД1 приведен на рис. 7.2,*б*. Выходы счетчика подключаются к четырем входам преобразователя, десять его выходов непосредственно подсоединяются к катодам лампы. Анод индикатора через ограничительный резистор 22—91 кОм подключается к источнику постоянного или пульсирующего напряжения. Подбором этого резистора устанавливают номинальный анодный ток.

Вакуумные люминесцентные знакосинтезирующие индикаторы (ИВ-3, 6, 12, 17, 22 и др.) работают при напряжениях 10—30 В,

что также требует специальных мер согласования с микроэлектронными устройствами.

Пример управления семисегментным люминесцентным индикатором показан на рис. 7.3,*а*. В этой схеме диоды $Д_1$—$Д_{12}$ представляют собой преобразователь десятичного кода в код, необходимый для формирования цифр. Другой вариант схемы управления вакуумиым люминесцентным индикатором с помощью низковольтного преобразователя кодов К514ИД2 приведен на рис. 7.3,*б*. Уровни 0 на выходе микросхемы закрывают транзисторы, что вызывает свечение соответствующих сегментов индикатора.



а)

Светодиодные индикаторы применяют в виде отдельных диодов (АЛ 101, 102, 301, 306 и др.) и семисегментных индикаторов (АЛ 104А, 105, 113, 305 и др.). Эти индикаторы имеют низкие напряжения питания 1,5—3 В. Устройства их управления подобны соответствующим устройствам для накальных индикаторов. Схемы включения отдельных диодов на выходы микросхем показаны на рис. 7.4,*а*, *б*.

Для управления светодиодными индикаторами может быть использована микросхема К514ИД2 (для индикаторов с общим анодом) и К514ИД1 (для индикаторов с общим катодом). Эти же микросхемы могут применяться как преобразователи кодов для вакуумных накальных индикаторов. Схема управления светодиодным индикатором приведена на рис. 7.4,*в*. Подбором резисторов R_1—R_7 можно добиться необходимой яркости свечения индикатора.

Жидкокристаллические индикаторы (1,5ЖКИЦ18; 5,5ЖКИЛ12; 5,5ЖКИУ18 и т. п.) также имеют низковольтное питание (3 В и более). Они характеризуются очень низким потреблением энергии и используются обычно с автономными источниками питания. Поэтому для управления этими индикаторами обычно используют микросхемы на КМДП-структурах.

Более подробно сведения об устройствах индикации можно получить в [28, 31, 32].

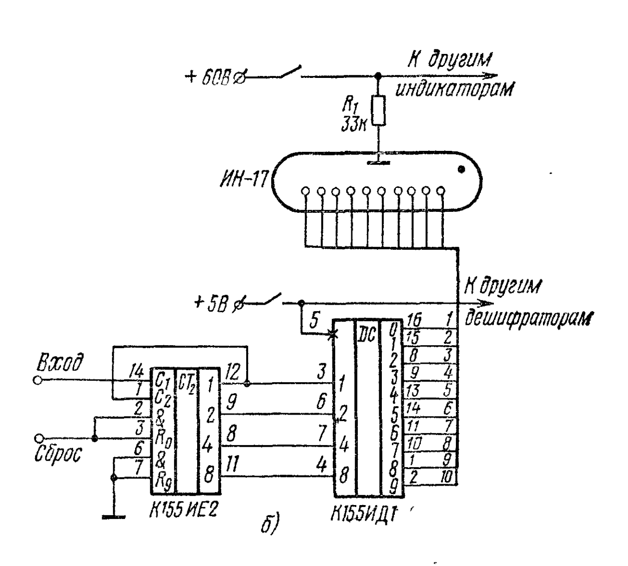


Рис. 7.2. Устройства управления цифровыми индикаторными лампами:

а — с использованием дешифратора на микросхемах и высоковольтных транзисторов; *б* — с применением микросхемы К155ИД1

Рис. 7.3. Устройства управления семисегментными вакуумными люминесцентными индикаторами:

а — с использованием диодного дешифратора; *б* — с применением микросхемы К514ИД2

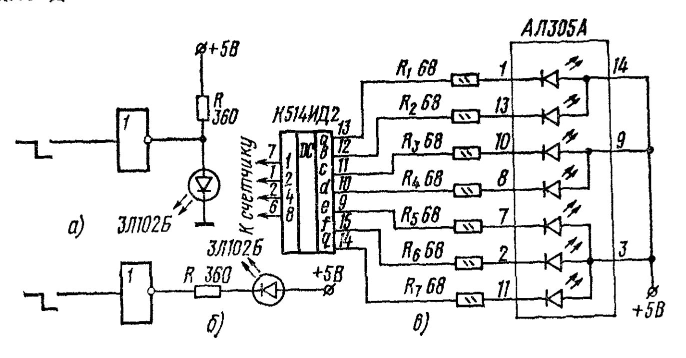


Рис. 7.4. Устройства управления светоизлучающими диодами:

а, *б* — с включением светодиода соответственно от высокого и низкого уровней напряжения с выхода микросхемы К155ЛА7; *в* — устройство управления семисегментным индикатором с помощью микросхемы К514ИД2

7.3. ФОРМИРОВАТЕЛИ И ГЕНЕРАТОРЫ ИМПУЛЬСОВ

Формирователи предназначены для получения импульсов определенной формы и длительности.

Формирователи типа триггера Шмитта, с помощью которых получают прямоугольные импульсы, могут выполняться как на готовых микросхемах, содержащихся в некоторых сериях (см. § 4.3), так и на базе элементов И—НЕ и ИЛИ—НЕ с использованием навесных элементов. На рис. 7.5,*а* приведен пример подобного устройства, преобразующего синусоидальный сигнал в прямоугольные импульсы. Положительная обратная связь, создающая крутые фронт и срез выходных импульсов, вводится включением резистора между выходом второго и входом первого инвертора. Входное напряжение в этом формирователе подается через дополнительный резистор сопротивлением 470 Ом. Диоды, подключенные ко входу первого инвертора, ограничивают значение входного напряжения.

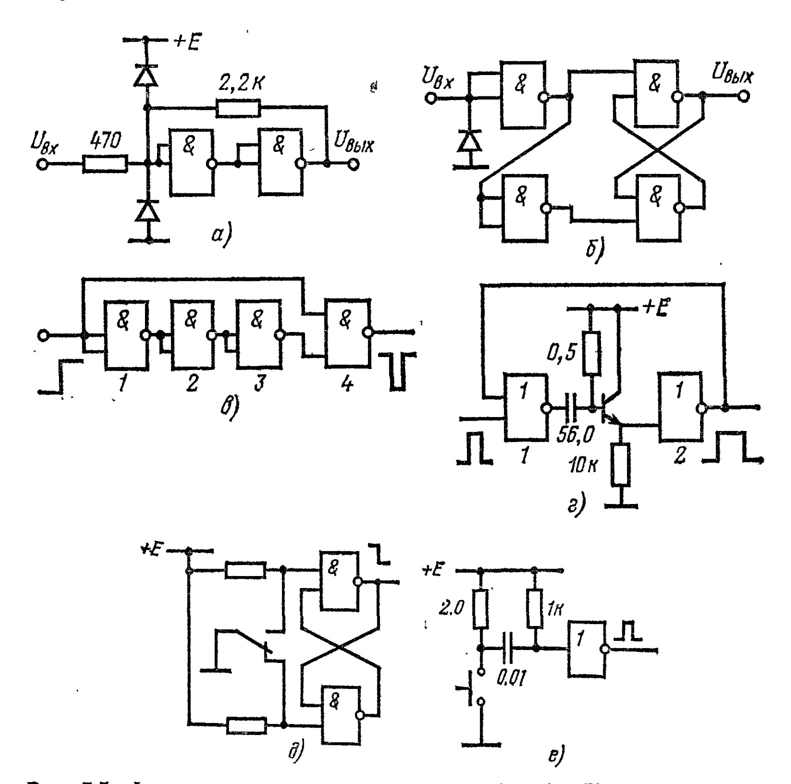


Рис. 7.5. Формирователи импульсов на микросхемах:

а, *б* — формирователи прямоугольных импульсов; *в* — формирователь коротких импульсов; *г* — формирователь длинных импульсов; *д*, *е* — формирователи с запуском от механических переключателей

Вариант построения триггера Шмитта без дополнительных резисторов показан на рис. 7.5,*б*. Устройство содержит предварительный усилитель (левые инверторы) и *RS*-триггер (правые инверторы). Предварительный усилитель улучшает фронт и срез формируемого напряжения и управляет триггером, с выхода которого снимают прямоугольные импульсы.

Формирователь коротких импульсов на элементах И — НЕ приведен на рис. 7.5,*в*. На входы элемента *4* поданы взаимно-инверсные сигналы со входа и выхода цепи инверторов. Сигнал 0 на выходе элемента *4* появляется только в том случае, когда сигнал на входе элемента *1* переходит из 0 в 1. При этом, пока переключаются элементы *1—3*, на оба входа элемента *4* будут поданы единичные сигналы. Длительность выходного импульса формирователя можно изменять числом последовательно включенных инверторов (их число обязательно должно быть нечетным).

Формирователь длинных импульсов на элементах ИЛИ — НЕ показан на рис. 7.5,*г*. В исходном положении сигнал на выходе элемента *2* равен 0, так как на его вход через открытый транзистор эмиттерного повторителя подается положительный потенциал. При подаче на вход элемента *1* кратковременного положительного импульса отрицательный скачок напряжения передается через конденсатор на эмиттерный повторитель и далее на вход элемента *2*. На его выходе установится сигнал 1, который по цепи обратной связи будет удерживать элемент *1* в состоянии 0, даже если входной импульс закончится. Формирователь будет в таком состоянии до тех пор, пока напряжение на конденсаторе не достигнет порога срабатывания транзистора. После этого выходной сигнал элемента *1* станет равным 1, а сигнал элемента *2* — 0. Рассмотренная схема позволяет получить длительность выходного импульса более 10 с.

Для радиолюбительской практики представляют интерес формирователи с запуском от механических контактов, например кнопки. Особенностью управления от механического переключателя является появление в момент переключения дребезга контактов (многократного перехода в течение малого промежутка времени от замкнутого состояния к разомкнутому и обратно). Это может вызвать появление вместо необходимого одиночного импульса пачки импульсов, приводящих к сбою в работе устройства.

Простейший формирователь перепада потенциала, построенный на элементах И — НЕ показан на рис. 7.5,*д*. Нулевой потенциал, прилагаемый с помощью переключателя к одному из входов триггера, опрокидывает его. Причем при каждом срабатывании переключателя триггер реагирует только на первое замыкание соответствующей контактной пары и последующий дребезг уже не изменяет его состояния.

Для ликвидации дребезга может использоваться конденсатор, который при замыкании кнопки быстро заряжается и при последующем дребезге контактов практически не пропускает ток из-за большой постоянной времени. На рис. 7.5,*е* показана схема формирователя импульсов с использованием конденсатора.

Генераторы импульсов могут быть построены по схеме с обратной связью (рис. 7.6,*а*), с использованием кольца из нечетного числа логических инверторов. При этом возникает режим автоколебаний с частотой, определяемой суммарной задержкой распространения сигнала в инверторах. Частоту на выходе этого

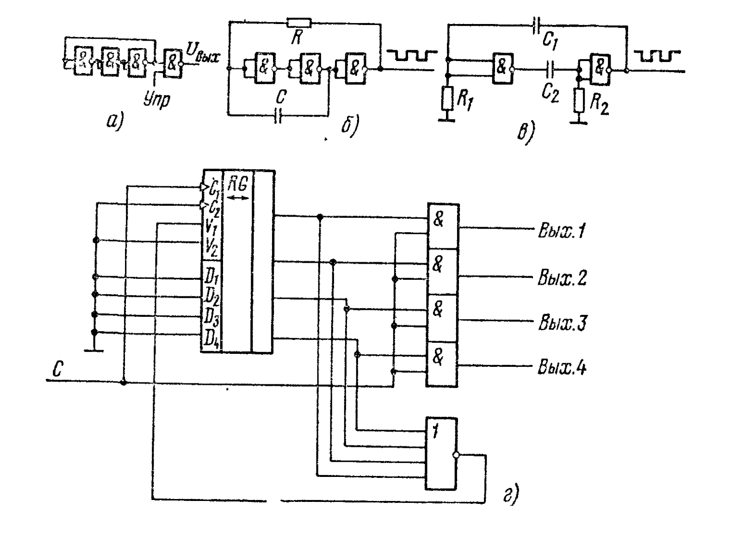


Рис. 7.6. Генераторы импульсов:

а — с использованием кольца из нечетного числа логических инверторов; *б*, *в* — с *RC*-времязадающими цепями; *г* — с многофазными выходами

устройства можно понизить, если использовать шунтированне выходов микросхем конденсаторами. Для регулировки длительности импульсов можно также использовать шунтирование одного или нескольких микросхем конденсатором и резистором. Пример генератора прямоугольных импульсов с времязадающей цепью *RC* показан на рис. 7.6,*б*. При использовании микросхем К511ЛА1, если $C=300$ пФ, $R=25$ кОм, длительность импульсов составляет 10 мс. На рис. 7.6,*в* представлена схема генератора, в котором можно менять длительность импульсов (с помощью R_2, C_1, C_2) и их скважность (R_1). Если $C_1=1$ мкФ, $C_2=0{,}5$ мкФ, $R_1=15$ кОм, $R_2=45$ кОм, длительность импульса будет 5 мкс.

Следует учитывать, что генераторы, подобные приведенным на рис. 7.6,*а*—*в*, не отличаются высокой стабильностью.

В ряде случаев для управления требуются генераторы с многофазными выходами. Пример такого генератора показан на рис. 7.6,*г*. Выходы регистра через элемент ИЛИ — НЕ соединяют с его последовательным входом. При наличии на одном из выходов регистра 1 в регистр будет записываться 0. После появления 1 на последнем выходе регистра на входе элемента ИЛИ — НЕ появятся 0, что приведет к записи в регистр 1. На выходе регистра вновь появится последовательность импульсов, при которой 1 будет каждый раз только на одном выходе. Устройство совпадения на выходах регистра используется для синхронизации с целью предотвращения наложения выходных импульсов.

В практике радиолюбителей при создании электронных часов широко применяют генераторы секундных и минутных импульсов.

Для создания таких генераторов целесообразно использовать микросхемы К176ИЕ5 или К176ИЕ12. Принципиальные схемы при-

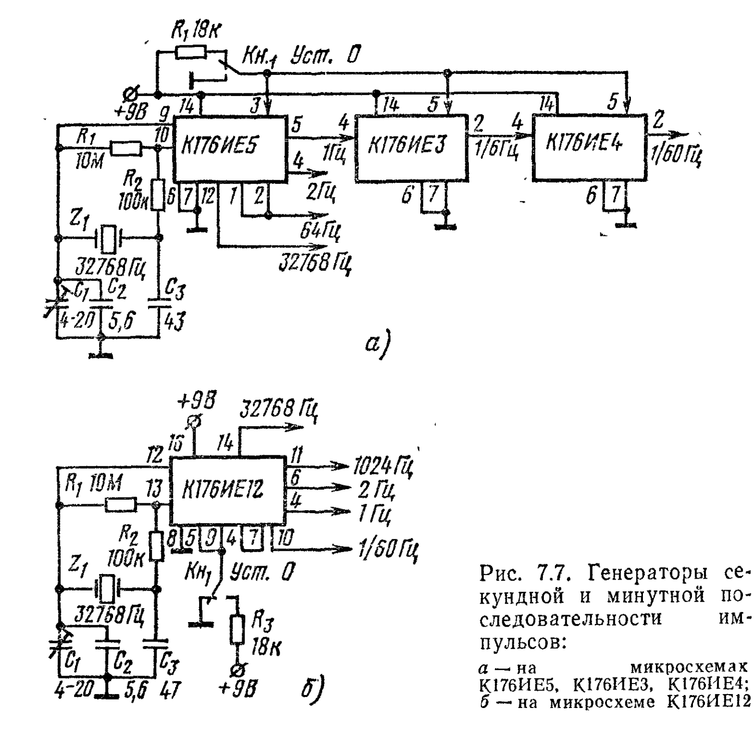


Рис. 7.7. Генераторы секундной и минутной последовательности импульсов:

а — на микросхемах К176ИЕ5, К176ИЕ3, К176ИЕ4; *б* — на микросхеме К176ИЕ12

ведены на рис. 7.7. Микросхема К176ИЕ5 (рис. 7.7,а) состоит из инвертора и трех делителей частоты, обеспечивающих деление в 512; 32 и 2 раза. Общий коэффициент деления 32768. Это позволяет получить импульсы частотой следования 1 Гц при использовании часовых кварцевых резонаторов с частотой 16384 или 32768 Гц. Для получения минутной последовательности импульсов производят деление секундной последовательности на 6 и на 10 с помощью микросхем К176ИЕ3 и 176ИЕ4. Инвертор используют как активный элемент задающего кварцевого генератора. Резонатор, резисторы и конденсаторы — навесные, их подключают между выводами *9* и *10*. Установку 0 всех делителей частоты осуществляют подачей положительного перепада на установочные входы *3* (К176ИЕ5) или 5 (К176ИЕ3, К176ИЕ4). Для работы делителей необходимо эти выводы соединить с общим проводом.

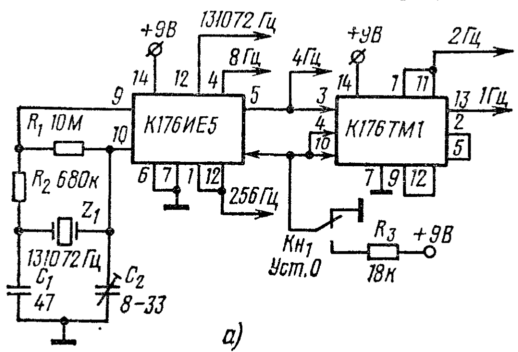
Микросхема К176ИЕ12 имеет в своем составе четвертый делитель на 60, позволяющий получать минутную последовательность импульсов (рис. 7.7,*б*).

Рассмотренные устройства требуют применения специальных кварцевых резонаторов.

Для радиолюбителей представляют интерес варианты использования кварцевых резонаторов и на другие частоты. Максимальная рабочая частота микросхем К176ИЕ5 и К176ИЕ12 1 МГц, следовательно, частота задающего генератора, определяемая исполь-

зуемым резонатором, должна быть не более 1 МГц. Если частота резонатора кратна 10, то можно получить частоту 1 Гц, используя микросхему К176ИЕ4. При частоте резонатора 100 кГц делитель реализуется на пяти микросхемах. Основные делители микросхем К176ИЕ5 или К176ИЕ12 при этом использовать нельзя. Если необходимо получить еще и минутную последовательность импульсов, то при микросхеме задающего генератора К176ИЕ5 придется ввести еще делитель на 60, как показано на рис. 7.7,*а*. Если задающий генератор выполнен на микросхеме К176ИЕ12, то целесообразно использовать делитель на 60 этой микросхемы (вход *7*, выход *10*). В целом генератор на резонаторе 100 кГц реализуется на шести — восьми микросхемах.

Если имеющийся у радиолюбителя кварцевый резонатор не герметизирован, то в цепях сокращения числа микросхем изменить его частоту можно подточкой кварцевой пластины. Так как делители микросхем работают в двоичном коде, то наименьшее число разрядов делителя для получения секундной последовательности импульсов будет в том случае, когда частота кварцевого генератора будет равна 2^n, где n — число разрядов делителя. При частоте резонатора 32768 Гц необходимо 15 разрядов, при частоте 65536 Гц — 16, при частоте 131072 Гц—17 разрядов делителя.



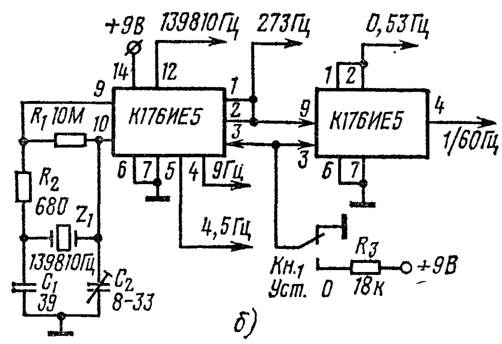


Рис. 7.8. Генераторы импульсов на микросхемах К176ИЕ5:
а — секундной последовательности; *б* — минутной последовательности

Для получения минутной последовательности импульсов при одном и том же числе разрядов делителя частоту кварца нужно взять в 60 раз меньше. При 21 разряде счетчика частота резонатора должна быть 34952 Гц, при 22—69905 Гц, при 23—139810 Гц и т. д. Если резонатор имеет частоту от 70 до 130 кГц, то подточка должна производиться до частоты 131072 Гц (для секундной последовательности или до частоты 139810 Гц (для минутной последовательности). В этом случае делители должны иметь 17 или 23 разряда соответственно.

Схема генератора секундной последовательности импульсов на кварцевом резонаторе с частотой 131072 Гц, изготовленном из фильтрового резонатора на частоту 127 кГц, приведена на рис. 7.8,*а*. Генератор выполнен на микросхемах К176ИЕ5 и К176ТМ1, реализующих задающий генератор и делитель частоты с 17 разрядами. Вместо микросхемы К1761М1 можно применить микросхемы К176ТМ2, К176ТВ1, но схемы их включения другие.

Схема генератора минутной последовательности импульсов при использовании резонатора на частоту 139810 Гц и двух микросхем К176ИЕ5 приведена на рис. 7.8,*б*. Минутная последовательность импульсов снимается с выхода *4* второй микросхемы и подается на счетчик минут. Последовательности импульсов с частотами следования 139810,9 и 4,5 Гц могут быть использованы для установки времени в различных вариантах часов, с частотой 273 Гц — для сигнального устройства будильника или для стробирования сигналов, подаваемых на жидкокристаллические индикаторы, с частотой 0,53 Гц — в качестве тактовых импульсов в коммутаторе часов с индикацией на одной лампе.

Различные варианты формирователей и генераторов приведены в [2, 35].

7.4. ЦИФРОВОЙ ЧАСТОТОМЕР С ДИНАМИЧЕСКОЙ ИНДИКАЦИЕЙ[1]

В частотомере использован метод измерения частоты путем подсчета импульсов контролируемой частоты за фиксированный интервал времени. Он предназначен для измерения частоты колебаний синусоидальной и прямоугольной формы. Частотомер (без устройства питания) собран на 27 микросхемах (в основном серии 155), восьми транзисторах и газоразрядной индикаторной сегментной панели ГИП-11. Схема частотомера приведена на рис. 7.9.

Прибор работает следующим образом. Необходимый фиксированный интервал времени формируется с помощью кварцевого генератора (1000 кГц) и делителя частоты, построенных на логических элементах (микросхема *D1* и счетчики *D2—D7*). В зависимости от положения переключателя S_2, на вход счетного триггера *D10,1* поступает сигнал с выхода одного из счетчиков *D4—D7*. При этом фиксированный интервал времени счета будет составлять соответственно 1, 10, 100 или 1000 мс.

Сигнал измеряемой частоты через усилитель-ограничитель *D8.1* и формирователь *D11.1* подается на один из входов элемента И — НЕ (*D8.2*). На второй его вход поступает разрешающий сигнал с триггера *D10.1*.

[1] Частотомер разработан инж. Земцовым О. Е. и отмечен дипломом на Всесоюзной выставке научно-технического творчества молодежи в 1980 г.

Управление триггером *D10.1* осуществляется тактовым генератором, построенным на логических элементах *D9.1, D9.2,* конденсаторе C_2 и резисторах R_4—R_9. Сигнал тактового генератора дифференцируется цепью R_3, C_3 и подается на вход *R* триггера *D10.2*. При этом триггер *D10.1* подготавливается к срабатыванию от первого импульса, поступающего с делителя частоты через переключатель S_2. При прохождении этого импульса триггер *D10.2* срабатывает и обеспечивает подачу импульсов контролируемой частоты через *D8.2* на вход двоично-десятичных четырехразрядных счетчиков *D12—D19*. С приходом второго импульса с делителя частоты триггер *D10.1* возвращается в исходное состояние и блокируется до поступления следующего разрешающего сигнала с тактового генератора. В частотомере предусмотрены периоды выдачи этих сигналов (через 2, 4, 16, 30 с), выбор которых осуществляется переключателем S_1.

С выходов счетчиков сигналы подаются на входы коммутаторов восьми каналов на один со стробированием (*D20—D23*), которые управляются тактирующим кодом со счетчика *D4*. При подаче на входы X_{10}, X_{11}, X_{12} коммутаторов тактирующего кода 1—2—4 к выходу каждого из них подключается сигнал одного из восьми входов, номер которого соответствует десятичному эквиваленту тактирующего кода. Сигналы с одноименных входов всех коммутаторов подаются на преобразователь *D25* двоичного кода в код, необходимый для управления сегментами индикатора. В частотомере использована динамическая индикация, поэтому информация о состоянии одного из счетчиков *D12—D19* с выходов преобразователя через согласующие транзисторы (*D26—D27*) подается параллельно на соответствующие катоды индикаторов всех разрядов. Управление зажиганием нужного разряда осуществляется с помощью дешифратора *D24*. Его выходы соединены с базами ключей T_1—T_8, нагруженных на аноды индикаторов. При поступлении тактирующего кода 1—2—4 на входы дешифратора на одном из его выходов в каждый момент времени присутствует логическая 1, которая закрывает соответствующий ключ. На коллекторе закрытого транзисторного ключа появляется напряжение, почти равное напряжению источника питания, что создает условия для зажигания нужного разряда индикатора.

В приборе можно использовать любой источник питания, обеспечивающий напряжение +5 В±10 % при токе 0,75 А и +200 В (схемы источников питания на рис. 7.9 не показаны).

Частотомер измеряет частоту до 10 МГц. Погрешность измерения зависит от стабильности резонатора и погрешности дискретности. Относительная погрешность дискретности при максимальной частоте —10^{-7}. Число разрядов индикатора восемь. Использование динамической индикации позволило значительно снизить количество соединительных проводов, идущих от дешифраторов к индикаторам.

7.5. ГЕНЕРАТОР ТЕЛЕГРАФНЫХ ЗНАКОВ[1]

Генератор предназначен для формирования буквенных (русских и латинских) и цифровых неповторяющихся текстов для обучения и совершенствования радиотелеграфистов.

---

[1] Генератор разработан инженером Вычугжаниным С. А.

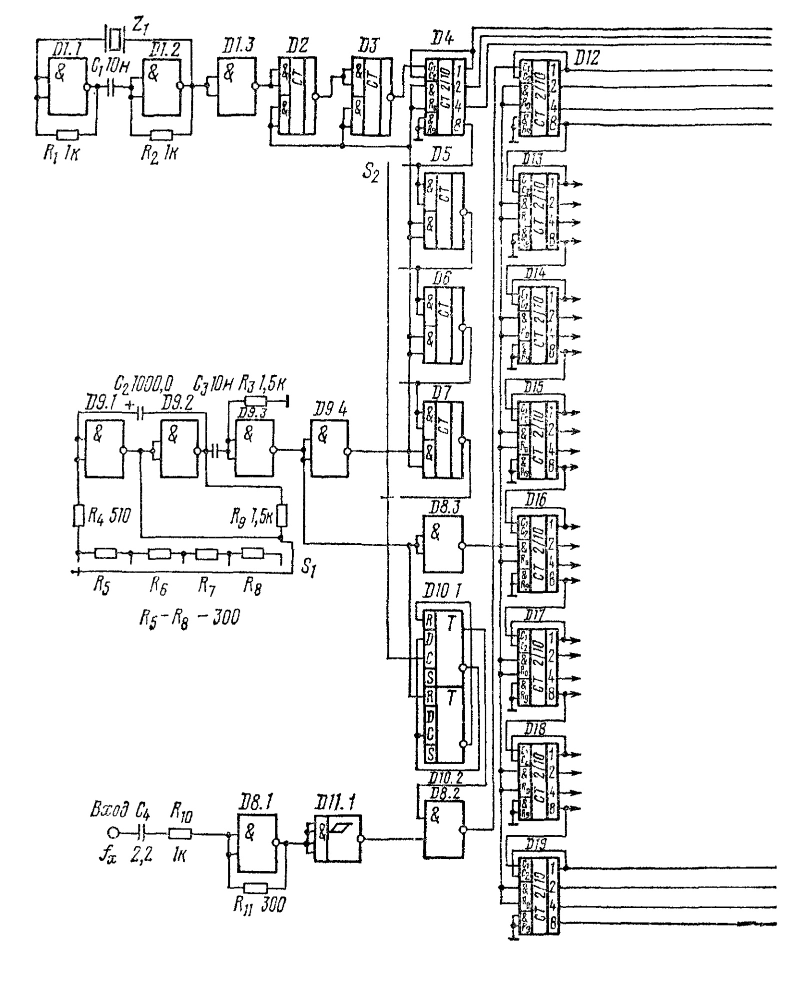


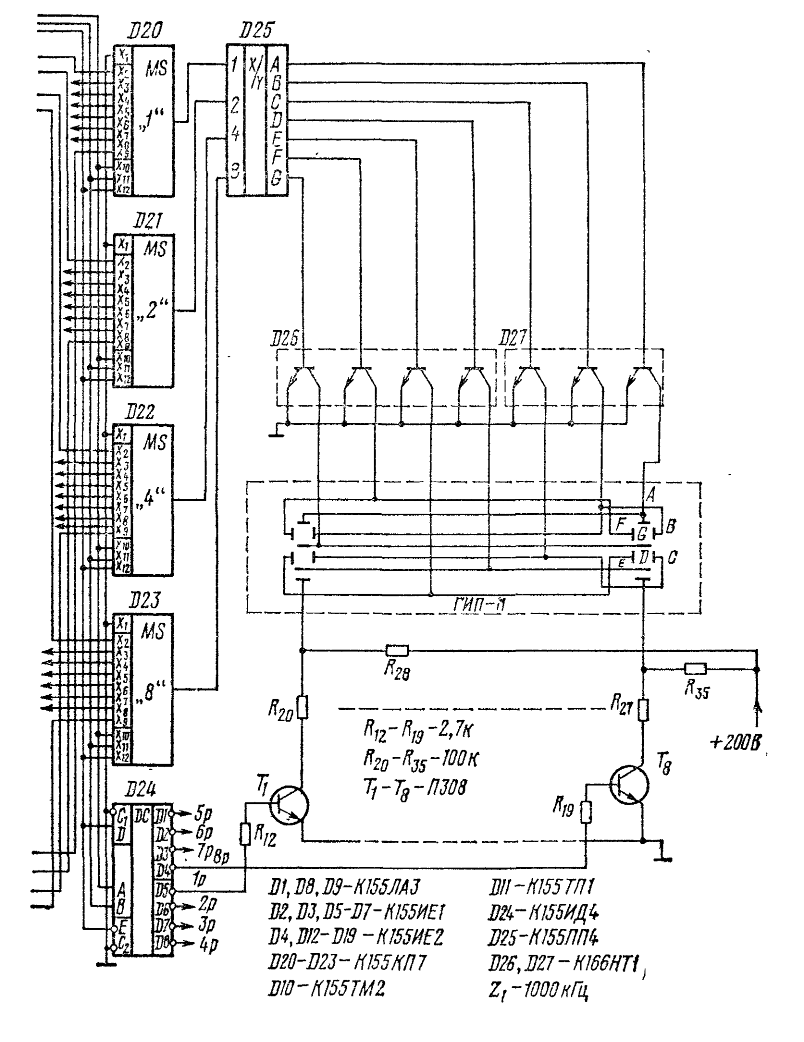
Рис. 7.9. Принципиальная схема частотомера

Структурная схема генератора телеграфных знаков (ГТЗ) приведена на рис. 7.10. Она содержит следующие функциональные узлы:

генератор тактовых импульсов (ГТИ), синхронизирующий работу ГТЗ и задающий скорость формирования текста;

комбинационное устройство, формирующее все виды элементов кода Морзе: точки, тире, паузы, разделы;

формирователь пауз и разделов, выполняющий деление элементов текста на буквы и цифры;



формирователь регистра, обеспечивающий такие сочетания точек и тире, которые свойственны только буквенному или цифровому тексту в зависимости от выбранного режима работы;

генератор шумоподобного сигнала (ГШС), предназначенный для управления формирователями регистра, паузы и разделов и придающий текстам случайный, неповторяющийся характер.

Принципиальная схема ГТЗ показана на рис. 7.11.

Генератор тактовых импульсов построен на транзисторах T_1 и T_2, резисторах R_1—R_6 и конденсаторе C_1. Частота ГТИ может ре-

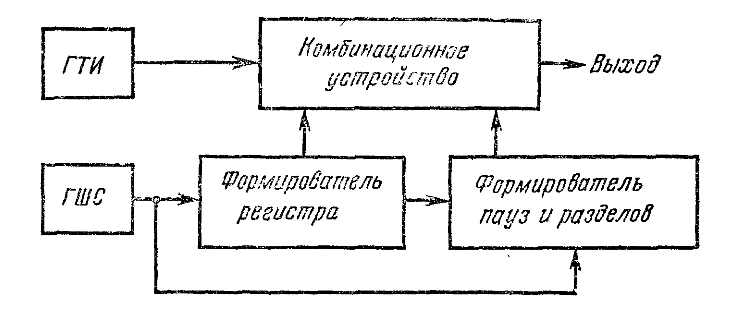


Рис. 7.10. Структурная схема генератора телеграфных знаков

гулироваться с помощью R_1. Сжатость передаваемого текста изменяется резистором R_6.

С выхода ГТИ сигналы подаются на вход комбинационного устройства (элементы *D2, D4.4, D10.1, D10.2, D13.1, D14.1, D14.4, D15*). При передаче знаков импульсы ГТИ управляют триггером *D13.1* через логический элемент *D4.4*. Триггер *D10.2*, на который также подаются импульсы ГТИ, блокирован сигналом, снимаемым с *D10.1*. Скорость выдачи сигналов выходным триггером *D2* в этом случае максимальна. При формировании раздела между группами снимается запрет с входов *6* и *7* триггера *D10.2*, и он начинает работать в режиме деления частоты, что замедляет работу ГТЗ в 2 раза. При формировании точек отсутствуют управляющие сигналы на входах логических элементов *D14.1*, *D14.4* и выходной триггер *D2* повторяет работу триггера *D13.1*. При формировании тире подается сигнал на вход *13 D14.4*. При этом поступление очередного тактового импульса на счетный вход триггера *D15.2* вызовет его срабатывание и на выходе *13* появится низкий потенциал, запрещающий выключение выходного триггера *D2*. В следующем такте *D2* остается в том же состоянии, поскольку на другой вход триггера будет подан запрещающий сигнал с *D13.1*.

Таким образом, выходной триггер будет находиться во включенном состоянии в течение трех тактов, что и требуется для формирования тире. Для предотвращения сбоев в работе при формировании тире с выхода *10* триггера *D12.1* снимается сигнал на вход *13* элемента *D14.4*, что запрещает изменение его состояния.

При формировании паузы сигнал подается на вход *9 D14.1* и через триггер *D15.1* выключает выходной триггер *D2*.

Работой комбинационного устройства управляет формирователь пауз и разделов, содержащий счетчики знаков и элементов. Счетчик знаков выполнен на триггерах *D6* и *D7.2*. После окончания каждого пятого знака на выходе *D7.2* появляется сигнал, который опрокидывает триггер *D10.1*, снимая запрет с триггера *D10.2* и формируя раздел.

Счетчик элементов в знаке построен на триггерах *D5* и *D8*. Он имеет коэффициент деления 5 — для формирования цифр (каждая цифра содержит пять элементов) и 4 — для формирования букв. Коэффициент деления изменяется при включении дополнительной обратной связи через логический элемент *D4.3*. Выходной

триггер *D2* подключается к счетчику, подсчитывается число переданных элементов и выдается команда на включение паузы. Счетчик управляется с помощью элементов *D9.2*, *D12.2*. Переход от цифрового текста к буквенному, и наоборот, осуществляется с помощью переключателя S_1.

Особенность работы при передаче букв состоит в том, что число элементов в букве произвольно, но не более четырех. Для придания буквенному тексту реальных статистических свойств к счетчику во время паузы подключается ГШС. При этом происходит многократное переполнение счетчика элементов, а в момент окончания паузы он останавливается в произвольном состоянии. Это состояние определяет число элементов в букве, равное остатку до заполнения счетчика. При этом буквы, содержащие 1, 2, 3 и 4 элемента, очевидно, распределяются равномерно. Как известно, алфавит содержит две одноэлементных буквы, четыре двухэлементных, восемь трехэлементных и 16 четырехэлементных. Для того чтобы буквы равномерно распределялись в тексте (четырехэлементные встречались бы в 2 раза чаще трехэлементных и т. д.) сигнал с ГШС специально обрабатывается в одном из узлов формирователя регистра — статистическом выравнивателе.

Статистический выравниватель построен на триггерах *D1*, *D3*, *D7.1* и логических элемента *D4.1*, *D4.2*, *D9.1*. Выравниватель подает на счетчик элементы тактовой сетки с изменяющейся скважностью, что обеспечивает нахождение счетчика в состоянии с большим номером в 2 раза дольше, чем в состоянии с номером, меньшим на единицу.

При генерации латинских текстов, используется формирователь, предназначенный для исключения из русского текста букв Ш, Ч, Ю, Я, отсутствующих в латинском. Формирователь состоит из регистра сдвига, на который подается текст с ГШС, формирователя продвигающих импульсов *D16.1*, *D17.1* и дешифратора нелатинских сочетаний *D19.1*, *D21.1*, *D21.2*. Дешифратор воздействует на установочные входы первого и последнего триггеров регистра и корректирует проходящую по регистру последовательность, исключая указанные буквы. Формирователь латинского текста включается переключателем S_2 (одновременно включается длинный нуль при передаче цифрового текста).

При передаче цифр к элементу *D14.4* через *D12.1* подключается формирователь цифровых комбинаций, построенный на элементах статистического выравнивателя, который переводится в данном случае в режим деления на 10 подачей сигнала на вход *5 D3*. Формирователь цифровых комбинаций выдает последовательность точек и тире вида (111110000011...). Счетчик элементов разделяет эту последовательность на фрагменты по пять элементов, представляющие собой цифры. Для того чтобы цифры не повторялись систематически, формирователь цифровых комбинаций устанавливается во время паузы в произвольное состояние при помощи ГШС. Элемент *D11.1* производит опознавание таких внутренних состояний ГТЗ, которые предшествуют передаче 0 в цифровом тексте. При необходимости передачи текста с коротким 0 выход *D11.1* подключают к шине сброса счетчика элементов. При появлении состояния ГТЗ, соответствующего 0, этот счетчик сбрасывается и на выходе формируется короткий 0.

Генератор шумоподобного сигнала состоит из генератора пилообразного напряжения и преобразователя напряжение — частота.

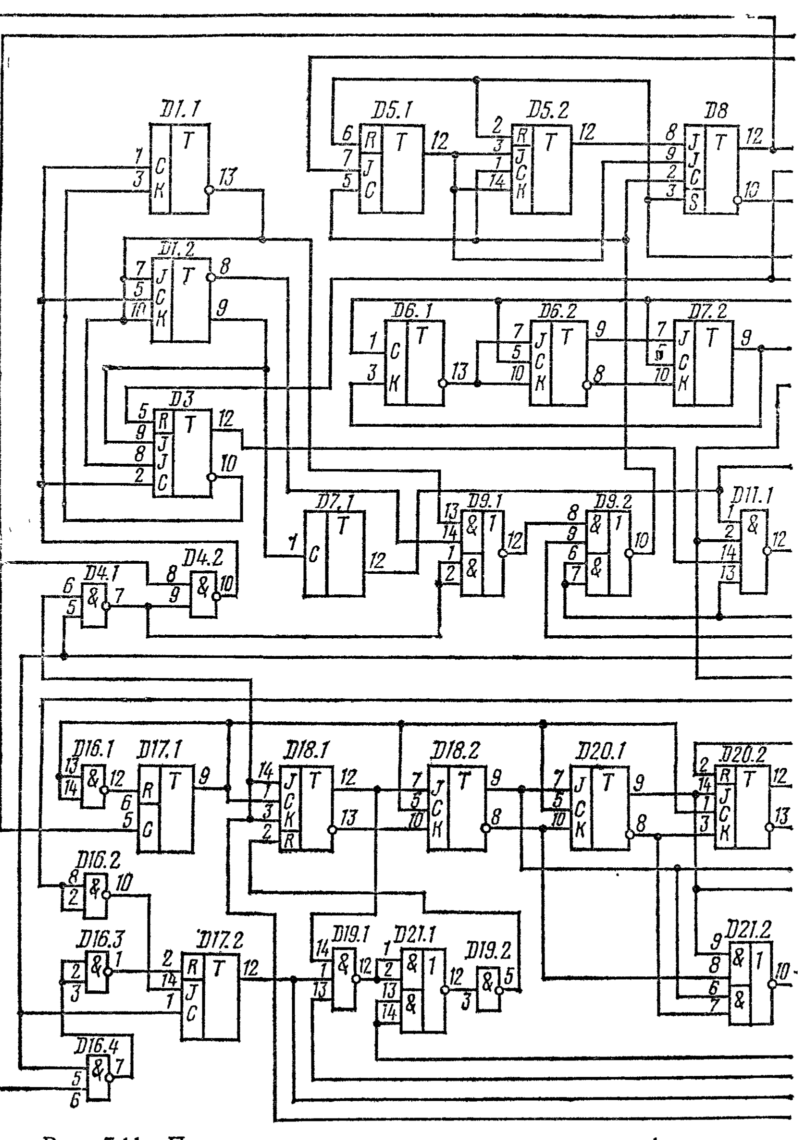
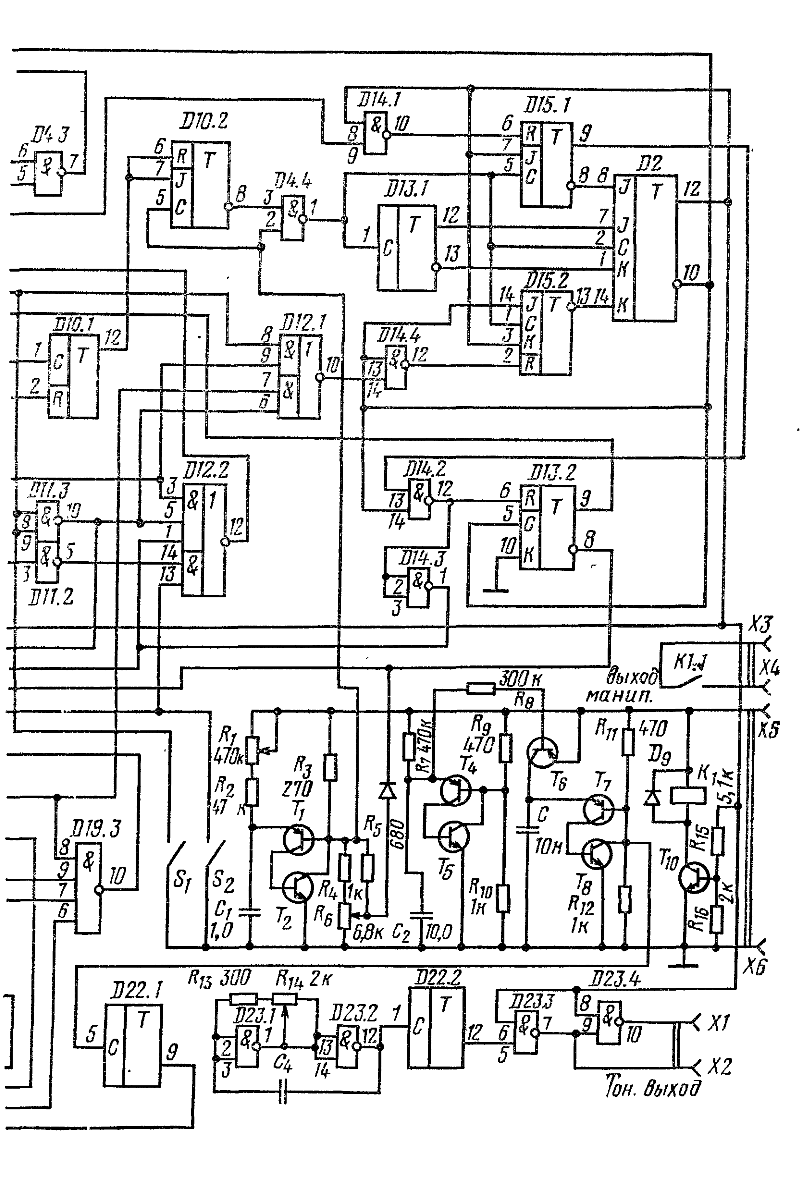


Рис. 7.11. Принципиальная схема генератора телеграфных знаков


D4.3
D10.2
D14.1
D15.1
D2
D4.4
D13.1
D15.2
D10.1
D12.1
D14.4
D11.3
D12.2
D11.2
D14.2
D13.2
D14.3
K1.1
Выход манип.
X3
X4
X5
300 к
R8
R1 470к
R2 47 к
R3 270
T1
T2
R4 1к
R5
R6 6,8к
680
R7 470к
T4
T5
C2 10,0
R9 470
R10 1к
T6
C 10н
R11 470
T7
T8
R12 1к
D9
K1
R15 5,1к
T10
R16 2к
S1
S2
C1 1,0
D19.3
X6
D22.1
R13 300
R14 2к
D23.1
C4
D23.2
D22.2
D23.3
D23.4
X1
X2
Тон. выход

Он построен на элементах T_4—T_8, R_7—R_{12}, C_2, C_3. Переменная частота подается на вход триггера *D22.1*, формирующего стандартные импульсы. Поскольку моменты включения генератора произвольны, то и частота будет случайной.

С выхода комбинационного устройства *D2* текст поступает на тональный манипулятор (*D22.2—D23*). Задающий генератор выполнен на логических элементах *D23.1* и *D23.2*, откуда напряжение звуковой частоты поступает на триггер *D22.2*. На выходе включены два инвертора, улучшающие качество манипулированного тонального сигнала за счет исключения щелчков.

Основные данные ГТЗ:

текст буквенный (русский, латинский) и цифровой (с длинным и коротким 0);

скорость передачи с разделом через пять знаков 5—40 групп в минуту;

длительность раздела — 6 точек;

пределы плавной регулировки паузы — 3—9 точек;

элементная база — серия микросхем 134;

напряжение питания — 3,5—5 В;

мощность потребления — менее 0,25 Вт;

время непрерывной работы от встроенного источника питания (элемент «Рубин») — не менее 100 ч;

габаритные размеры — 145 × 80 × 60 мм (со встроенным телефоном);

масса с источником питания — менее 0,5 кг.

Прибор имеет выход манипуляции и тональный, к которым подключают оконечные устройства. Предусмотрена регулировка скорости передачи разделов, пауз и тона.

7.6. ЭЛЕКТРОННЫЕ ЧАСЫ

Серия К176 состоит из целого ряда микросхем, позволяющих создавать различные варианты часов от простейших до часов-будильников на цифровых индикаторах с динамической индикацией.

Структурная схема простейших часов представлена на рис. 7.12. Часы содержат генератор импульсов минутной последовательности и четыре идентичных декады, состоящих из делителя частоты, де-

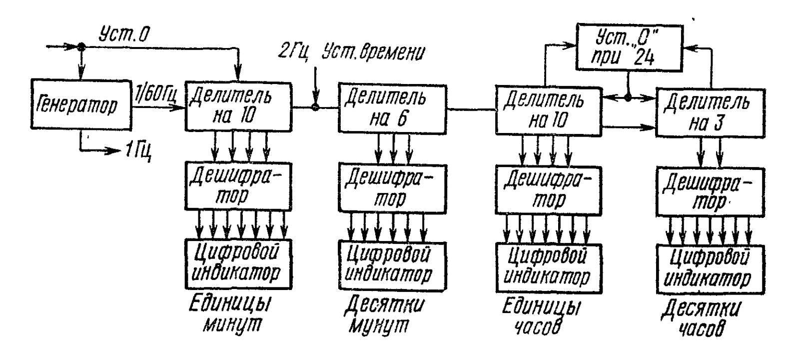


Рис. 7.12. Структурная схема часов настольного или настенного типа

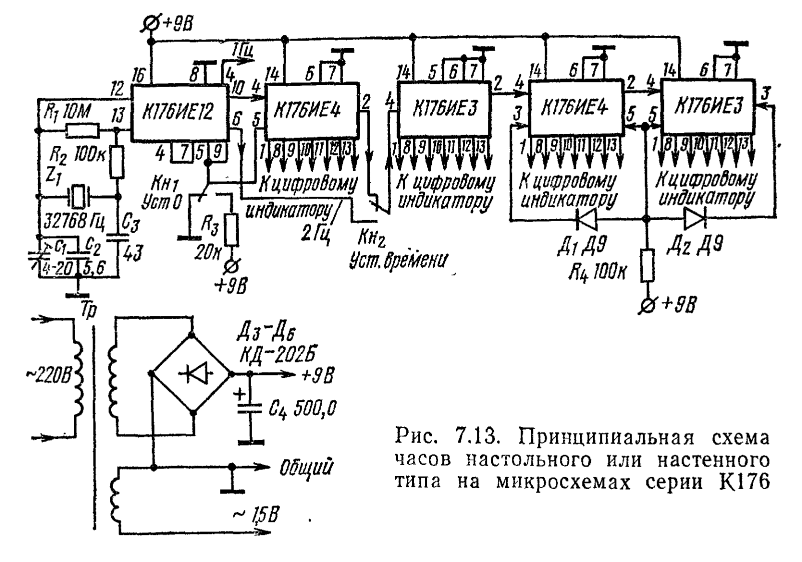


Рис. 7.13. Принципиальная схема часов настольного или настенного типа на микросхемах серии К176

шифратора и цифрового индикатора. Первоначально время устанавливается подачей импульсов частотой следования 2 Гц на вход декады десятков минут. Установка «нуля» осуществляется подачей положительного перепада на делители генератора импульсов и декаду единиц минут. Таким образом, точная установка времени часов возможна каждые 10 мин.

При показании 24 ч — делители частоты единиц и десятков часов сбрасываются в нуль отдельным устройством.

Для создания эффекта «мигающей точки» импульсы частотой следования 1 Гц подаются на индикатор единиц часов.

Часы питаются от сети переменного тока 220 В. Питающее устройство создает напряжение +9 В для работы микросхем и индикаторов, а также переменное напряжение 1,2—1,5 В для накала катодов индикаторов.

Часы настольного или настенного типа реализованы на пяти микросхемах (рис. 7.13). Генератор импульсов минутной последовательности выполнен на микросхеме К176ИЕ12. В задающем генераторе использован кварцевый резонатор с номинальной частотой 32 768 Гц. Кроме минутной, микросхема позволяет получить последовательности импульсов с частотами следования 1, 2, 1024 и 32768 Гц. В данной схеме используются последовательности импульсов частотами следования 1/60 Гц (вывод *10*) — для работы делителя единиц минут, 2 Гц (вывод *6*) — для первоначальной установки времени, 1 Гц (вывод 4) — для мигающей точки. При отсутствии микросхемы К176ИЕ12 или кварцевого резонатора на частоту 32768 Гц генератор может быть выполнен на других микросхемах и резисторах с учетом рекомендаций, изложенных в § 7.3.

Делители и дешифраторы единиц минут и единиц часов выполнены на микросхемах К176ИЕ4, обеспечивающих деление на

10 и дешифрацию двоичного кода в код семисегментного цифрового индикатора. Делители и дешифраторы десятков минут и десятков часов выполнены на микросхемах К176ИЕ3, обеспечивающих деление на 6 и дешифрацию двоичного кода в код цифрового индикатора.

Для работы делителей частоты микросхем К176ИЕ3 и К176ИЕ4 необходимо, чтобы на выводы *5* и *6* подавался логический 0.

Установка 0 делителей микросхемы К176ИЕ12 и микросхемы К176ИЕ4 декады единиц минут осуществляется подачей на выводы *6* и *9* (для микросхемы К176ИЕ12) и на вывод *5* (для микросхемы К176ИЕ4) положительного перепада кнопкой $Кн_1$ через резистор R_3.

Исходное состояние времени остальных декад устанавливается подачей на вход *4* декады десятков минут импульсов частотой следования 2 Гц. Полный цикл установки времени не превышает 72 с. Схема установки 0 делителей единиц и десятков часов при достижении значения 24 выполнена на диодах $Д_1$ и $Д_2$ и резисторе R_4, реализующих логическую операцию И. Аноды диодов соединены между собой и входами установки 0 (выводы *5*) микросхем. Катоды диодов соединены с выводами *3* соответствующих микросхем. На этих выводах появляется положительное напряжение после каждого второго (для микросхемы К176ИЕ3) или каждого четвертого (для К176ИЕ4) импульса, поступающего на входы этих микросхем.

Если хотя бы на одном из выводов имеется сигнал логического 0, то соответствующий диод будет открыт и напряжение на входах *5* микросхем будет близким к нулю. Развязка по входным цепям в этой схеме обеспечивается тем, что положительное напряжение, действующее на каком-либо входе закрывает соответствующий диод и, следовательно, не попадает на другой вход.

Если на катодах обоих диодов будут действовать положительные напряжения (что возможно только при появлении числа 24), то оба диода будут закрыты и на выходе схемы появится положительное напряжение, которое осуществит сброс делителей единиц и десятков часов в нулевое состояние.

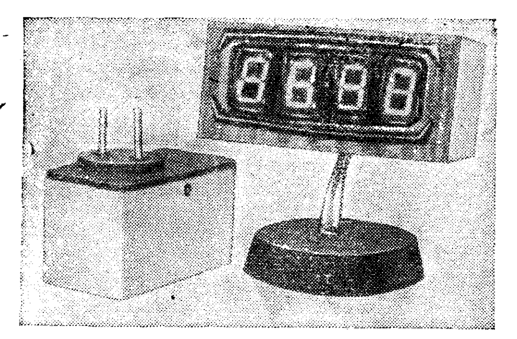
В устройстве могут быть применены диоды $Д_9$ с любым буквенным индексом, однако перед установкой диодов необходимо убедиться в их исправности. Для часов целесообразно использовать семисегментные вакуумные люминесцентные цифровые индикаторы ИВ-11, ИВ-12, ИВ-22.

На сетку и анод индикаторов подается одинаковое напряжение

Таблица 7.1

Индикатор или микросхема	Сегмент анода индикатора								Сетка	Катод	Общий
	а	б	в	г	д	е	ж	точка			
ИВ-11	6	8	5	7	9	3	10	4	4	11	1
ИВ-12	6	10	7	9	1	6	5	—	2	2	3
ИВ-22	7	8	4	3	10	2	11	1	6	12	5
К176ИЕ3, К176ИЕ4	9	8	10	1	13	11	12	—	—	—	7
К176ИЕ12	—	—	—	—	—	—	—	4	—	—	8

Рис. 7.14. Внешний вид часов настольного типа с цифровыми индикаторами ИВ-22



до 27 В. Один из выводов катода, соединенный с токопроводящим слоем (экраном), желательно соединять с общим проводом схемы.

В данной схеме на аноды и сетки подают напряжение +9 В, так как более высокое напряжение требует дополнительно 24 транзистора для согласования выходов микросхем, рассчитанных на 9 В. Снижение напряжения, подаваемого на сетку и анод, уменьшает яркость свечения индикаторов, однако яркость остается вполне достаточной для большинства применений.

Напряжение накала индикаторов ИВ-11, ИВ-12—1,5 В, ИВ-22—1,2 В, потребляемый ток 80—100 мА.

Номера выводов цифровых индикаторов и порядок их соединения с выводами микросхем приведен в табл. 7.1.

Питающее устройство содержит понижающий трансформатор с двумя выходными обмотками, выпрямитель и фильтрующий конденсатор. Трансформатор и выпрямитель использованы от питающего устройства ПМ-1, предназначенного для детских электрифицированных игрушек. Дополнительно установлен конденсатор C_4 и намотана обмотка для питания накальных цепей индикаторов. При напряжении накала 1,2 В необходимо намотать 24 витка проводом ПЭВ-0,31, при напряжении 1,5 В — 30 витков.

Конденсатор C_4 емкостью 500 мкФ кроме уменьшения пульсаций питающего напряжения позволяет обеспечить работу делителей часов (сохранение времени) примерно в течение 1 мин при выключении сети, например, при переносе часов из одной комнаты в другую. Если предполагается длительное выключение напряжения сети, то параллельно конденсатору следует включить батарею «Крона» или аккумулятор типа 7Д-0,1 с номинальным напряжением 9 В.

Один из возможных вариантов конструктивного выполнения часов показан на рис. 7.14. Часы выполнены в виде двух блоков: основного и питающего устройства. Основной блок имеет размеры 115×65×50 мм, питающее устройство 80×40×50 мм. Основной блок установлен на подставке от письменного прибора.

Электронный секундомер может быть выполнен по схеме простейших часов, приведенной на рис. 7.13. Различие заключается лишь в том, что генератор выдает секундную последователь импульсов, а также в схеме установки нуля. Секундомер может иметь любое число цифровых индикаторов, но в большинстве применений достаточно трех, что обеспечивает индикацию до 10 мин.

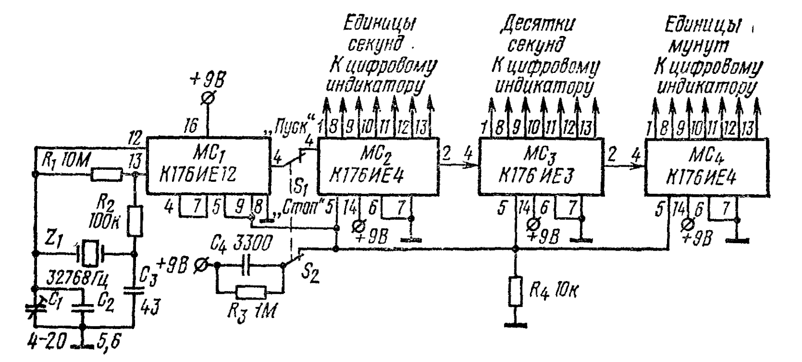


Рис. 7.15. Принципиальная схема электронного секундомера

Принципиальная схема секундомера приведена на рис. 7.15. Генератор секундной последовательности импульсов выполнен на микросхеме MC_1 и кварцевом резонаторе на частоту 32 768 Гц. Импульсы через переключатель S_1 подаются на вход 4 микросхемы MC_2, которая обеспечивает деление на 10 и индикацию единиц секунд. Далее производится счет и индикация десятков секунд и единиц минут (микросхемы MC_3, MC_4). В положении «Стоп» поступление секундных импульсов на вход MC_2 прекращается и на индикаторах отображается число секунд и минут, истекших с момента «Пуск».

При переводе в положение «Пуск» переключатель S_2 автоматически устанавливает 0 всех делителей схемы секундомера. Для этого на входы установки 0 микросхем подается положительный импульс сброса, сформированный цепью R_3, C_4, R_4. Затем начинается счет секунд.

В качестве переключателей S_1 и S_2 может быть использован сдвоенный тумблер МТД3, сдвоенный кнопочный переключатель ПДМ2-1 или любая кнопка с двумя парами контактов на замыкание.

Автомобильные часы выполнены также по аналогичной схеме и различаются лишь типом цифровых индикаторов и питающим устройством. Принципиальная схема часов приведена на рис. 7.16.

В простейших автомобильных часах целесообразно применять цифровые индикаторы ИВ-6. Для повышения яркости свечения индикаторов в данной схеме используется все напряжение, создаваемое генератором автомобиля при работающем двигателе (13,2—14,2 В), а питаются микросхемы через стабилизатор. Это требует разделения цепей питания, причем общий провод микросхем должен быть отделен от общего провода («массы») автомобиля. Кроме того, для лучшей различимости цифр часов желательно их размещать в глубине приборного щитка автомобиля, чтобы исключить сильное прямое освещение индикаторов.

Люминесцентный индикатор ИВ-6 имеет конструкцию, аналогичную рассмотренным выше цифровым индикаторам. Напряжение накала 1,2 В, ток накала 50 мА, на сегменты анода и сетку может быть подано постоянное напряжение до 25 В.

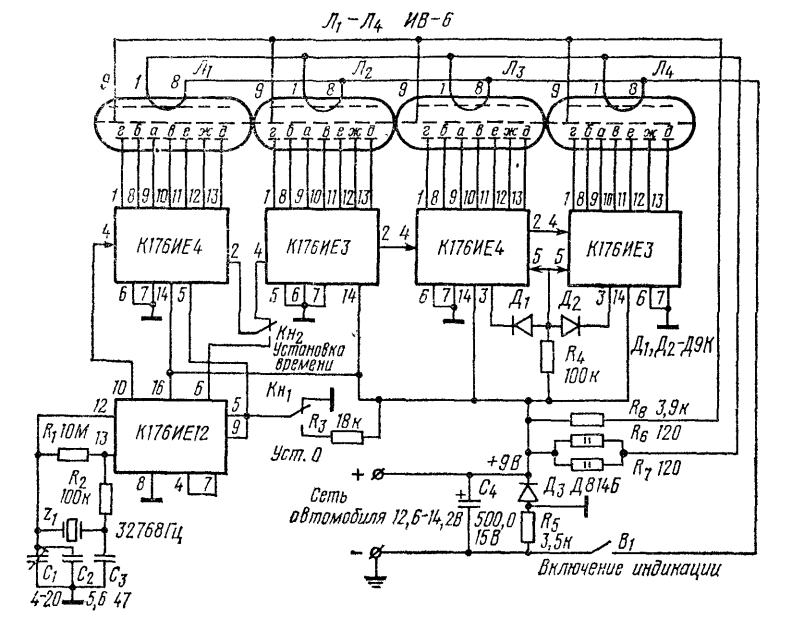


Рис. 7.16. Принципиальная схема автомобильных часов на цифровых индикаторах ИВ-6

В данном устройстве питание нитей катодов ламп осуществляется от постоянного напряжения сети автомобиля. Напряжение 1,2 В получается с помощью гасящего резистора сопротивлением 60 Ом. Сетки ламп питаются через резистор R_8. Напряжение 9 В для питания микросхем создается стабилизатором напряжения $Д_3$, R_5, причем общий провод микросхем соединяется с катодом стабилитрона.

Конструктивно часы выполнены на плате размером 90×50 мм. Цифровые индикаторы установлены перпендикулярно плате и закрыты плотной черной бумагой с отверстием 20×60 мм, чтобы видны были только цифры часов. Затем часы устанавливают в щитке автомобиля. В нижней части щитка располагают кнопки $Кн_1$, $Кн_2$ и тумблер включения индикации S. Так как при выключенной индикации часы потребляют менее 1 мА, то целесообразно их не отключать полностью, если автомобиль используется регулярно.

Часы председателя собрания (преподавателя). При ведении собраний и в учебном процессе возникает задача регламентировать время выступлений. Часы должны индицировать время, истекшее с момента пуска, включать звуковую сигнализацию. Часы ведут отсчет времени в минутах и имеют возможность устанавливать сигнализацию на любое число минут от 0 до 100.

Структурная схема часов представлена на рис. 7.17. Часы состоят из генератора минутной последовательности импульсов и двух трактов по две декады (единиц и десятков минут). Один из трактов (верхний по схеме) предназначен для отсчета и индикации

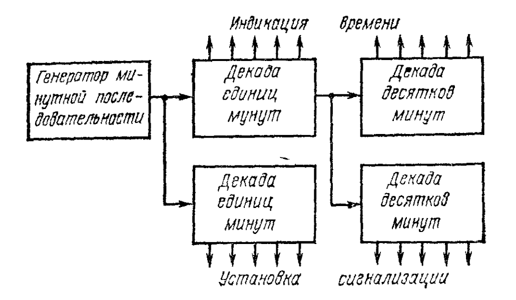


Рис. 7.17. Структурная схема часов председателя собрания (преподавателя)

времени с помощью семисегментных цифровых индикаторов, другой — для установки интервала времени по истечении которого срабатывает звуковая сигнализация.

Принципиальная схема часов представлена на рис. 7.18. Генератор минутной последовательности импульсов выполнен на микросхемах MC_1 и MC_2 и кварцевом резонаторе на частоте 139810 Гц. Импульсы с периодом следования 1 мин снимаются с выхода *4* микросхемы MC_2 и подаются на входы *4* делителей единиц минут (MC_3, MC_5). С выходов *1* и *5* микросхемы MC_1 снимаются импульсы с частотами следования 270 и 4 Гц, которые используются для звуковой сигнализации.

Тракт индикации времени выполнен на микросхемах MC_3, MC_4 и цифровых индикаторах ИВ-11. Микросхема К176ИЕ4 содержит делитель частоты на 10 и дешифратор для вывода информации на семисегментный цифровой индикатор.

Тракт установки времени сигнализации выполнен на микросхемах MC_5—MC_8. Декада единиц минут состоит из делителя на микросхеме MC_5 (К176ИЕ1) и дешифратора двоичного кода в десятичный на MC_7. Так как микросхема К176ИЕ1 представляет собой двоичный шестиразрядный делитель, то для того, чтобы выполнить на нем делитель на 10, потребовалось ввести устройство сброса показаний делителя в 0 при достижении числа 10 (в двоичном коде 1010). Схема сброса выполнена на диодах $Д_3$, $Д_4$ и резисторе R_3, реализующих логическую операцию 2И. На катоды диодов подаются сигналы со второго и четвертого разрядов делителя MC_5. Когда с этих разрядов одновременно поступает сигнал 1, на выходе устройства сброса появляется положительный импульс, устанавливающий делитель в исходное состояние. Так как микросхема К176ИЕ1 имеет один вход установки 0 (вывод *13*), а установка 0 должна осуществляться также от кнопки $Кн_1$, то потребовалось еще два диода $Д_1$, $Д_2$, осуществляющих логическую операцию 2ИЛИ. Если использовать микросхему К176ИЕ2, которая реализует делитель на 10, то диоды $Д_1$—$Д_4$ и резистор R_3 не потребуются.

Выходы дешифратора через переключатель на 10 положений установки единиц минут соединены со входом микросхемы сигнализатора (MC_9), содержащей два элемента 4И — НЕ. Для увеличения громкости звучания выходы и входы двух схем 4И — НЕ попарно соединены. Сигнал с переключателя единиц минут подается на входы *5* и *12*, с переключателя десятков минут — на *4* и *11*. На входы *3* и *10* подаются импульсы с частотой следования 4 Гц, на входы *2* и *9* — 270 Гц. Это обеспечивает прерывистый сигнал. На выходы

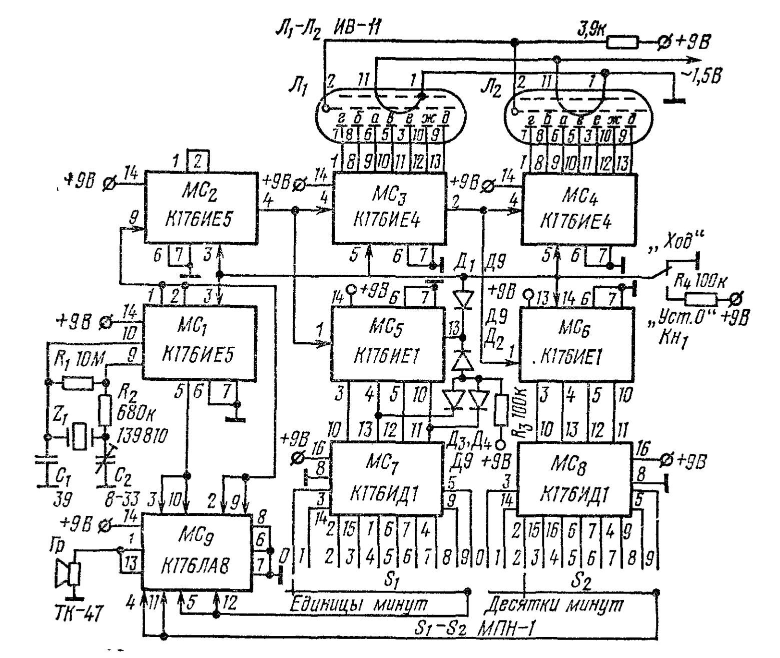


Рис. 7.18. Принципиальная схема часов председателя собрания (преподавателя)

элементов 4И—НЕ (выводы *1* и *13*) включен микрофонный капсюль типа ТК-47.

Декада десятков минут выполнена аналогично (микросхемы MC_6 и MC_8), однако здесь нет необходимости в устройстве сброса, так как данные часы рассчитаны на установку сигнализации до 100 мин, что обеспечивается и без сброса.

Переключатели S_1 и S_2 — любого типа, например МПН-1. Вместо цифровых индикаторов ИВ-11 можно использовать индикаторы ИВ-12, ИВ-22, ИВ-6. Питающее устройство — аналогично использованному в часах, схема которых приведена на рис. 7.13.

Часы с индикацией на одной лампе. Для микросхем серии К176 нагрузка в виде цифровых индикаторов типа ИВ-11, ИВ-12, ИВ-22 является предельно допустимой. Поэтому, если необходимо обеспечить от одних часов работу нескольких индикаторов, расположенных в разных местах, то можно использовать динамическую индикацию. В этом случае каждый цифровой индикатор подключается к дешифратору на определенный промежуток времени. Если частота подключения каждого индикатора более 25 Гц, то мелькания незаметны. Поскольку микросхемы работают в импульсном режиме, то нагрузка может быть увеличена до двух индикаторов, включенных параллельно. Перспективные индикаторы для часов типа ИВ-Л1-7/5 работают только в динамическом режиме. Это сделано для уменьшения числа выводов, увеличения яркости свечения и долговечности работы цифрового индикатора.

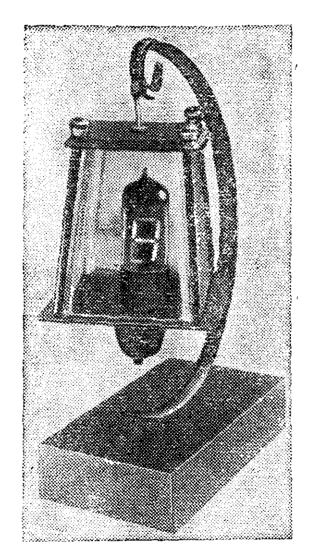


Рис. 7.19. Часы с индикацией на одной лампе

В данном варианте часов динамическая индикация применена для уменьшения числа ламп в индикаторе до одной, что позволяет создать малогабаритный индикатор, поместив его в фонарик (рис. 7.19) или игрушку, висящую на стене. Кроме того, такие часы позволяют иметь до 8 индикаторов.

Индикация четырех цифр (часы и минуты) производится последовательно во времени. Вначале идет пауза (индикатор гаснет), затем высвечивается цифра десятков часов, например 1; единиц часов, например 2; десятков минут, например 4; и единиц минут, например 5. В результате получается число 1245. Каждая цифра высвечивается 1 с, весь цикл индикации занимает 5 с. Для опознавания минут можно сделать индивидуальную «подкраску» с помощью высвечивания точки цифрового индикатора. Это в ряде случаев может уменьшить период отсчета времени.

Структурная схема часов с индикацией на одной лампе представлена на рис. 7.20. Часы состоят из элементов обычных часов (без индикатора), распределителя импульсов, коммутатора и цифрового индикатора. Для обычных часов может быть использована любая схема, например, приведенная на рис. 7.13.

Распределитель импульсов предназначен для создания четырех импульсов, сдвинутых по времени на 1 с. Импульсы управляют коммутатором. Принципиальная схема распределителя импульсов представлена на рис. 7.21. Распределитель имеет пять D-триггеров, со-

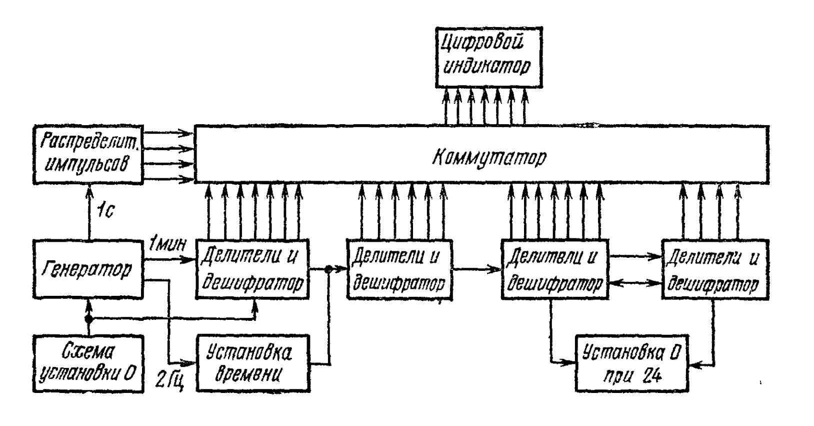


Рис. 7.20. Структурная схема часов с индикацией на одной лампе

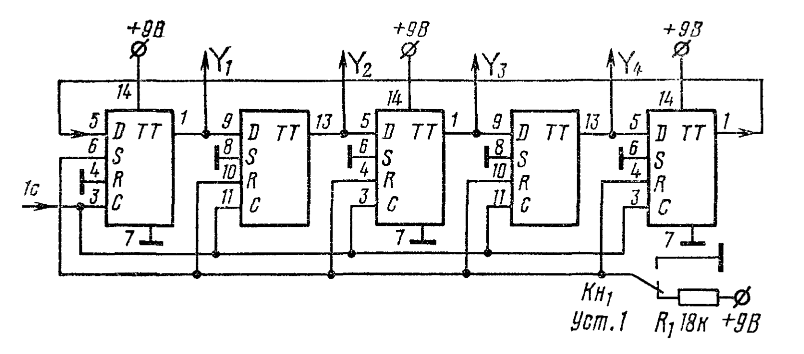


Рис. 7.21. Принципиальная схема распределителя импульсов часов с динамической индикацией

единенных в кольцевой регистр. С помощью кнопки *Кн*1 первый триггер устанавливается в состояние логической 1, остальные — в 0. При подаче тактовых импульсов на входы *С* состояние 1 устанавливается во втором, затем третьем, четвертом, пятом, первом триггерах. Цикл непрерывно повторяется. С прямых выходов первых четырех триггеров импульсы подаются на коммутатор. Пятый триггер обеспечивает паузу в индикации.

Коммутатор предназначен для подключения семи элементов цифрового индикатора поочередно к одному из четырех дешифраторов часов. Рассмотрим коммутацию одного из элементов индикатора, например элемента «а». В обычных часах он соединяется с выходом *9* микросхем К176ИЕ3 или К176ИЕ4. В данной схеме он соединяется поочередно с одной из этих четырех микросхем с помощью коммутатора. Принципиальная схема коммутатора для одного элемента цифрового индикатора приведена на рис. 7.22. Он состоит из четырех логических элементов 2И — НЕ и одного 4И—НЕ (микросхемы К176ЛА7 и К176ЛА8). На один из выходов элемента 2И — НЕ подается напряжение с вывода *9* соответствующей микросхемы часов. На второй вход подается разрешающий импульс от распределителя импульсов. Затем выходы всех четырех элементов подаются на объединяющий элемент 4И — НЕ, а с его выхода — на элемент «а» индикатора. Так как от распределителя подается толь-

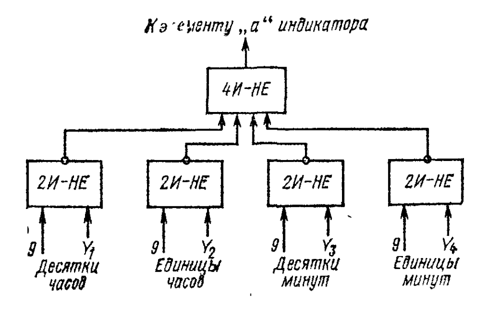


Рис. 7.22. Принципиальная схема коммутатора для одного элемента цифрового индикатора

ко один импульс, то возможна индикация информации только с одного дешифратора. Весь коммутатор содержит семь таких схем, т. е. требуется 28 элементов 2И — НЕ и 7 элементов 4И — НЕ. Однако число элементов 2И — НЕ можно уменьшить до 24 путем объединения нескольких входов элементов 4И — НЕ при отображении цифр десятков часов и десятков минут. Соответствующие выходы микросхемы К176ИЕ3 не используются. В микросхеме десятков часов не используются выходы *10*, *12*, *13*, а в микросхеме десятков минут — выход *12*.

Так как микросхема К176ЛА7 содержит четыре элемента 2И — НЕ, а микросхема К176ЛА8 — два элемента 4И — НЕ, то весь коммутатор может быть выполнен на 10, а все часы — на 18 микросхемах.

При отключенном индикаторе часы потребляют около 1 мА от источника напряжения 9 В, при подключенном индикаторе — около 1 Вт. Для подключения еще двух индикаторов необходимо иметь второй аналогичный коммутатор и распределитель импульсов.

7.7. МИКРОКАЛЬКУЛЯТОРЫ

В последние годы широкое распространение получили небольшие по размерам вычислительные устройства для цифровой обработки информации, так называемые микрокалькуляторы. Рассмотрим их структуру и порядок работы на примере микрокалькулятора Б3—18А.

В состав устройства (рис. 7.23, рис. 7.24) входят: большая интегральная микросхема (БИС), индикатор для отображения промежуточных и окончательных результатов, клавишное устройство для ввода информации, источник питания.

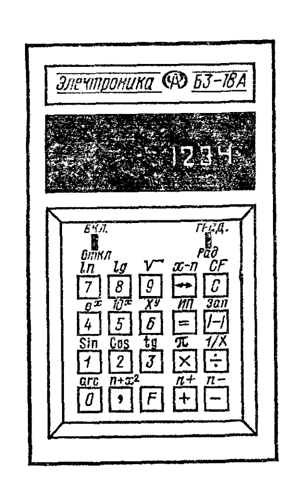


Рис. 7.23. Внешний вид микрокалькулятора Б3-18А

БИС содержит следующие функциональные узлы:

устройство ввода — вывода, предназначенное для приема информации с клавишного устройства и выдачи информации на индикатор;

арифметико-логическое устройство (АЛУ), обеспечивающее выполнение математических операций над числами;

постоянное запоминающее устройство (ПЗУ), используемое для хранения микропрограмм выполнения всех вычислительных функций (сложения, вычитания, умножения, деления, определения тригонометрических функций, логарифмов и т. п.) и функций управления (ввод данных и команд, вывод результатов, защита от дребезга контактов, нажатия одновременно двух клавиш и т. п.);

оперативное запоминающее устройство (ОЗУ), служащее для хранения чисел, которые участвуют в вычислениях, а также промежуточных результатов;

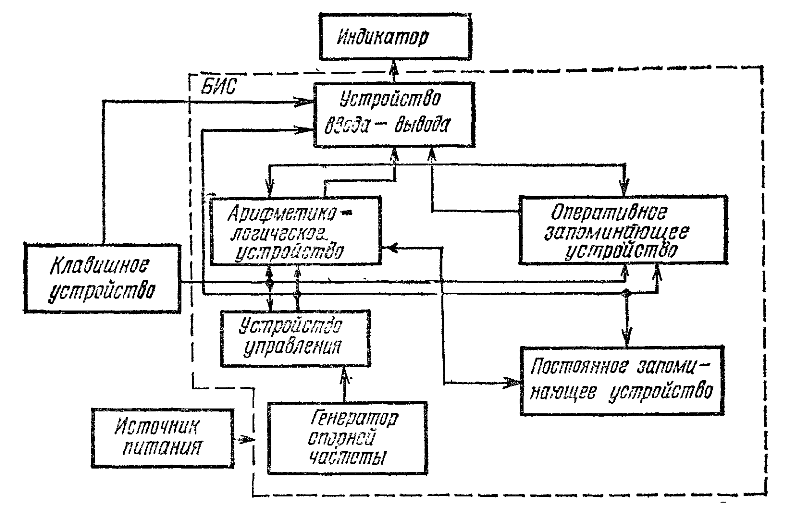


Рис. 7.24. Структурная схема микрокалькулятора Б3-18А

генератор опорной частоты, предназначенный для выработки синхронизирующих сигналов;

устройство управления (УУ), формирующее последовательность сигналов, которые координируют работу всех элементов БИС.

Рассмотрим последовательность работы микрокалькулятора на примере выполнения сложения двух чисел.

При подаче питания специальный триггер подготавливает ПЗУ к выдаче микрокоманд на приведение всех элементов в исходное состояние. Через 100—500 мс начинает выполняться микропрограмма, которая обеспечивает подготовку ОЗУ и УУ к работе. Следующая микропрограмма производит опрос клавишного устройства и выдачу информации на индикатор. Если ни одна из клавиш не нажата, на индикаторе будет высвечиваться только 0 и точка.

Вычисление начинается с введения первого числа. Оно вводится в десятичном коде последовательно, начиная со старшего разряда. При нажатии на клавишу в УУ срабатывает соответствующий триггер, который фиксирует нажатие клавиши. Информация передается в ОЗУ и отображается на индикаторе. В процессе ввода цифр обеспечивается задержка начала следующей микропрограммы по вводу числа и его кодированию во избежание сбоев в работе в результате дребезга контактов.

При нажатии клавиши, соответствующей действию (сложению), которое должно быть выполнено с введенными числами, эта команда запоминается в ОЗУ и оно подготавливается к принятию следующего числа. Последнее вводится и запоминается аналогично первому и также высвечивается на индикаторе.

При нажатии клавиши, соответствующей выдаче результата, начинает выполняться микропрограмма сложения. Вычисления осу-

Тип	„+“, „—“, „×“, „:“	Выполняемые функции			
		$\frac{1}{x}$	$\sqrt{x}$	sin x, cos x, tg x, arc (sin, cos tg), lg x, e^x, 10^x, x^y	Доп. функция
Б3-09М	+	+	—	—	%
Б3-14М	+	+	+	—	—
Б3-23	+	—	—	—	%
Б3-24Г	+	—	—	—	—
Б3-25А	+	—	—	—	—
Б3-26	+	—	+	—	%
С3-27	+	—	—	—	—
Б3-30	+	+	+	—	%
С3-33	+	+	—	—	%
Б3-39	+	+	+	—	%
С3-15	+	+	+	+ (нет 10^x)	$\sqrt{x^2+y^2}$ |(||)|, π
Б3-18А	+	+	+	+	г—р, π
Б3-19М	+	+	+	+ (нет 10^x)	—
Б3-32	+	+	+	+ (нет arc)	г—р, π, |[(||)]|
Б3-36	+	+	+	+	г—р, π |[(||)]|, $n!$
Б3-37	+	+	+	+	г—р, π
Б3-21	+	+	+	+ (нет arc)	x^2, π, e^{ix}
Б3-34	+	+	+	+	x^2, π, e^{ix}

* Вакуумный люминесцентный дисплей;
** Светодиоды
*** Жидкокристаллические индикаторы

Таблица 72

Операции с памятью	Программирование	Тип индикатора	Потребляемая мощность, мВт	Масса, г	Габаритные размеры, мм
—	—	ВЛД*	—	300	158×86×36
—	—	ВЛД	—	300	158×86×36
—	—	СД**	450	200	155×78×28
п+	—	СД	450	200	155×78×28
—	—	ВЛД		360	155×78×28
п+, п−	—	ВЛД	700	360	140×75×25
—	—	ВЛД		200	165×78×21
—	—	ЖК***	10	100	109×66×8,5
п+, п−	—	СД	350	120	130×70×12
—	—	ЖК	65	65	100×66,5×10,5
п+, п− х←→п	—	СД	1200	500	170×90×32
п+, п− $n+x^2$, $x\leftarrow\rightarrow n$	—	ВЛД	700	400	160×90×46
доп. регистр памяти	—	СД	900	400	166,5×86×41
2 доп. регистра памяти	—	СД	—	300	120×73×30,4
$n+$, $n-$, $n\div$, n_x, $n\leftarrow\rightarrow x$	—	СД	200	200	145×78,5×15
$n+$, $n-$, $n+x^2$ $x\leftarrow\rightarrow n$	—	СД	450	200	155×78×28
В соотв. с прогр.	+	СД	1000	390	185×100×43
В соотв. с прогр.	+	СД	1000	390	185×100×143

ществляются в АЛУ. Результат поступает в ОЗУ и отображается на индикаторе. Ранее записанная в ОЗУ информация стирается.

Аналогично выполняются и другие вычислительные операции, однако объем их может быть значительно бо́льшим. Вычисление тригонометрических, логарифмических и подобных функций производится с помощью микропрограмм, которые хранятся в ПЗУ.

Время вычисления зависит от сложности операции. Например, сложение двух восьмиразрядных чисел осуществляется примерно за 0,05 с, а вычисление $\operatorname{arctg} x$ — за 3 с.

Микрокалькулятор Б3-18А реализован на базе БИС К145ИП12 и выполняет четыре арифметических действия, вычисление функций $1/x, \sqrt{x}, \ln x, \lg x, e^x, 10^x, x^y, \sin x, \cos x, \operatorname{tg} x, \arcsin x, \arccos x,$ $\operatorname{arctg} x$ (угол может быть задан в градусах и радианах), операции с числом π, обмен чисел на индикаторе и в рабочем регистре («←→») или в регистре памяти («x←→п»), использование памяти для суммирования или вычитания числа на индикаторе («$п^+$», «$п^-$») или суммирование квадрата числа на индикаторе («$п^+$») и еще ряд дополнительных действий. Для сокращения числа клавиш совмещают две операции на одной клавише с общим управлением перехода от основных к дополнительным операциям.

Число рабочих разрядов — восемь. Операции с десятичными дробями ведутся с плавающей запятой: при вводе десятичной дроби запятая ставится в нужном месте, а затем ее положение определяется автоматически.

По назначению отечественные микрокалькуляторы можно разделить на три группы в соответствии с функциональными возможностями: 1) для выполнения несложных операций (арифметические действия, вычисления $1/x$, $\sqrt{x}$, %, некоторые операции с памятью); 2) для выполнения инженерных и научно-технических расчетов без программирования (арифметические действия, вычисление ряда функций, операции с памятью); 3) для выполнения инженерных и научно-технических расчетов с возможностью использовать программирование.

К первой группе относятся микрокалькуляторы Б3-04, Б3-14М, Б3-23, Б3-24Г; Б3-26Л, Б3-30, Б3-39, С3-07, С3-22, С3-27, С3-33 и др. Ко второй группе относится рассмотренный микрокалькулятор Б3-18А, а также его модификации Б3-18, Б3-18М и еще ряд подобных устройств (Б3-19М, Б3-36, Б3-37, С3-15 и т. п.). У наиболее совершенных микрокалькуляторов второй группы, например, С3-15, Б3-36, предусмотрено выполнение операций в скобках |(I I)|, что значительно облегчает проведение вычислений, нахождение факториала ($n!$) (Б3-36) и ряд дополнительных функций. К третьей группе относятся микрокалькуляторы Б3-21, Б3-34 и др. Одной из особенностей микрокалькуляторов рассматриваемой группы является увеличение объема памяти. Если в БИС микрокалькуляторов для простейших и научно-технических расчетов без программирования имеется два — четыре регистра памяти, то в Б3-21 их 14. Кроме двух основных регистров в этом микрокалькуляторе есть еще семь дополнительных, предназначенных для хранения исходных данных и промежуточных результатов, а также дополнительное ОЗУ из шести ячеек памяти, которое вместе с одним из основных оперативных регистров образует замкнутое кольцо из семи регистров. Объем памяти в Б3-21 сопоставим с объемом памяти у первых образцов стационарных ЭВМ.

Таблица 7.3

Микросхема	Число элементов на кристалле	Параметр		
		$U_{вх}$, В	$U_{вых}$, В	$P_{потр}$, Вт
К145АП1А	378	5,2	9,2	6,6
К145АФ1	12	—	18	—
К145ПП1А	642	4,6	9,2	6,6
К145ИП1А	3400	4,4	4,6	3,3
К145ИП2А	1492	4,6	4,6	3,3
К145ПН1	4	—	—	5

Увеличение объема и гибкости памяти в БИС программируемых микрокалькуляторов позволяет записывать несколько десятков отдельных команд — шагов и выполнять такие логические операции, как условный и безусловный переход, использование подпрограммы и т. д. В Б3-21 число шагов вводимой пользователем программы составляет 60, в Б3-34—98.

Отечественная промышленность выпускает несколько типов настольных калькуляторов, например «Искра-125», у которой имеются более широкие возможности программирования, поскольку объем памяти, отводимой под программу и ОЗУ, достигает 1024 кбайт.

Параметры ряда отечественных микрокалькуляторов приведены в табл. 7.2.

Элементная база микрокалькуляторов — БИС, построенные на МДП-транзисторах. Наиболее широко используют МДП-транзисторы с p-каналом и особенно комплементарные структуры.

В отечественных микрокалькуляторах широко применяют микросхемы серии 145. Различные микрокалькуляторы содержат в своем составе одну или несколько микросхем. Например, Б3-04 построен на шести микросхемах: К145АП1А (формирователь импульсов), К145АФ1 (селектор цифр), К145ПП1А (устройство управления) — обеспечивают работу устройства индикации, К145ИП1А — выполняет арифметические и логические операции, преобразование информации в двоично-десятичный код, а также в код, необходимый для устройства индикации, К145ИП2А — регистр памяти, К145ПН1 — преобразователь напряжения.

Параметры указанных микросхем приведены в табл. 7.3.

В состав микрокалькулятора Б3-21 входят три микросхемы: К145ИК501 (502, 503) — оперативное устройство, ПЗУ которого запрограммировано на выполнение различных функций согласно исполнению; К145ИР1 — динамический регистр сдвига на 1024/1008 бит; К165ГФ2 — четырехфазный генератор импульсов. Указанные микросхемы содержат соответственно 9800, 6167 и 188 элементов на кристалле.

Микрокалькуляторы Б3-23, Б3-24Г, Б3-37 построены на двух микросхемах: К145ИП11 (К145ИП7 для Б3-37) — АЛУ с памятью и устройствами управления; К145КГ1 — устройство согласования с индикатором на светодиодах, выполненное на биполярных транзисторах.

Ряд микрокалькуляторов, например Б3-18А, Б3-36, построен на одной микросхеме. БИС микрокалькулятора Б3-18А К145ИП12 со-

держит 16 тыс. транзисторов, резисторов и конденсаторов. Эти элементы соединены с помощью 25 тыс. соединительных линий. Все элементы и соединения размещены на кристалле размером 5×5,2 мм, установленном в керамическом корпусе. БИС микрокалькулятора Б3-36 (К145ИП15) содержит 18 тыс. транзисторных структур, выполненных по *p*-МДП-технологии на кристалле 5,2×5,5 мм.

Число разрядов индикаторного табло в микрокалькуляторах составляет 9—12. Один из разрядов — служебный. Он используется для индикации отрицательного знака числа, а также может служить для сигнализации о переполнении рабочих регистров и разряде источников питания.

Дальнейшее совершенствование микрокалькуляторов идет по нескольким направлениям: расширяют возможности программирования, начинают внедрять такие носители программ, у которых программа не разрушается с отключением источников питания (магнитные карты, микрокассеты), предполагается создать библиотеки готовых сменных программ для микрокалькуляторов. Объем памяти возрастает до 10—20 регистров. Производительность повышается за счет использования параллельных вычислений и связи микрокалькулятора с большой ЭВМ.

Совершенствование устройств вывода информации ведется в направлении создания встроенных устройств тепловой печати результатов, увеличения площади экрана для отображения информации.

Одна из перспектив развития микрокалькуляторов — использование в них компактного алфавитно-цифрового устройства отображения, которое позволит реализовать диалоговый режим вычислений и обработки информации.

Совершенствование микрокалькуляторов предполагается осуществить без увеличения потребляемой ими мощности, а даже при ее снижении.

Отечественные микрокалькуляторы описаны в [17, 27].

Глава восьмая

РАЗРАБОТКА РАДИОЭЛЕКТРОННЫХ УСТРОЙСТВ НА МИКРОСХЕМАХ

8.1. ОСНОВНЫЕ ЭТАПЫ РАЗРАБОТКИ РАДИОЭЛЕКТРОННЫХ УСТРОЙСТВ НА МИКРОСХЕМАХ

Разработка РЭА на микросхемах представляет собой процесс создания новых образцов устройств, приборов и аппаратов, удовлетворяющих заданным требованиям. Этот процесс связан с решением схемотехнических, конструкторских, технологических задач.

При создании сравнительно простых устройств, содержащих до нескольких десятков микросхем, в радиолюбительской практике можно в целом придерживаться приемов, которые являются общепринятыми для построения миниатюрной аппаратуры на транзисторах. Однако при этом необходимо учитывать ряд особенностей, которые связаны с использованием микросхем, чтобы полностью реализовать их преимущества. Что касается построения более сложной аппаратуры, то эти особенности настолько существенны, что тради-

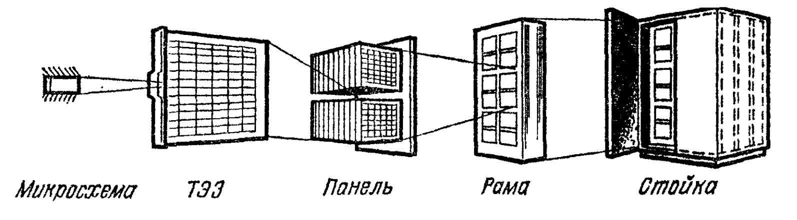


Рис. 8.1. Конструктивные уровни ЕС ЭВМ

ционная методика проектирования претерпевает существенные изменения.

Рассмотрим основные из этих особенностей.

При построении устройств на микросхемах применяется функционально-узловой метод. При синтезе структуры устройства этим методом его схема строится из функциональных частей, реализуемых типовыми узлами. Примером таких узлов являются интегральные микросхемы. Микросхемы в аппаратуре объединяются в более крупный узел — ячейку[1]. Ячейка представляет собой конструктивно законченную сборочную единицу, состоящую из одной или нескольких печатных плат с микросхемами и не имеющую лицевой панели. Как правило, ячейки легкосъемны. С точностью до ячейки часто определяется место неисправности и при ремонте она заменяется новой, в этих случаях ячейки называют типовыми элементами замены (ТЭЗ).

Несколько ячеек объединяются в блок, который имеет лицевую панель, но он, как и ячейка не имеет, как правило, самостоятельного применения. В свою очередь блоки объединяются в шкафы, секции, стойки и т. п., имеющие уже самостоятельное применение. К последнему виду конструктивных единиц относятся также устройства в виде одного блока, который можно использовать самостоятельно, например микроэлектронный цифровой вольтметр.

Рассмотренные уровни сборочных единиц характерны для аппаратуры средней сложности, к которой можно отнести устройства, содержащие от 100 до 1000 микросхем первой и второй степеней интеграции (например, цифровые частотометры, вольтметры, синтезаторы частот и т. п.). Для устройств большой сложности, содержащих более 1000 микросхем, например ЭВМ, могут вводиться дополнительные промежуточные уровни. Для примера на рис. 8.1 показаны конструктивные уровни ЕС ЭВМ. В таких устройствах блоки попарно объединяются в панели, а панели в более крупную сборочную единицу — раму.

По мере прогресса электроники и повышения степени интеграции микросхем количество конструктивных уровней аппаратуры будет уменьшаться.

Необходимость дальнейшего повышения уровня стандартизации конструктивно-элементной базы привела в микроэлектронной аппаратуре к блочно-модульному методу построения. Этот метод является развитием функционально-узлового и предусматривает широкую стандартизацию и унификацию на всех конструктивных уровнях.

[1] В литературе иногда встречается другое обозначение этого узла — «субблок».

Блочно-модульный метод предусматривает использование готовых электронных модулей — функционально и конструктивно законченных сборочных единиц, реализующих функции преобразования электрических сигналов и выполненных на основе унифицированной базовой несущей конструкции (БНК). Набор таких модулей предназначен для широкого класса РЭА.

Модули подразделяются на ряд уровней: 1 — ячейка, 2 — блок, 3 — шкаф, стойка. Для второго и третьего уровней разрабатываются типовые БНК, увязанные с конструкциями как более высоких, так и более низких уровней и обеспечивающие максимальную гибкость при конструировании аппаратуры. Модули всех уровней имеют электрическую, информационную, программную и конструктивную совместимость между собой. В качестве модулей первого уровня используют ячейки, содержащие наиболее распространенные узлы. Для цифровой аппаратуры это центральный процессор, запоминающее устройство, наборы триггеров и логических элементов, элементы внутреннего и внешнего интерфейса, отображения информации, преобразователи сигналов и т. п. При построении модулей используют микросхемы различной степени интеграции, в том числе в большие интегральные схемы.

Другая особенность проектирования аппаратуры на микросхемах проявляется в большой сложности правильного выбора элементной базы и конструктивно-технических решений. Это связано с неоднозначностью выбора вариантов построения устройства из-за широкой номенклатуры микросхем, различных степеней их интеграции и технологии изготовления.

При проектировании аппаратуры на микросхемах возрастает сложность выбора конструкции проектируемого устройства, главным образом в отношении объемно-массовых показателей, а также резко усиливается взаимосвязь этапов проектирования по разработке схемотехники, конструкции и технологии. Появляются новые возможности совершенствования характеристик аппаратуры, обусловленные возможностью использования больших количеств элементов, что приводит к структурной избыточности. Указанные особенности вызывают качественные изменения традиционных и появление новых этапов проектирования аппаратуры на микросхемах.

В практике промышленного проектирования микроэлектронной аппаратуры сложилась определенная последовательность принятия решений, направленных на создание устройств с заданными функциональными и эксплуатационными характеристиками при минимальной стоимости. Радиолюбители не могут полностью заимствовать этот опыт, поскольку в их распоряжении нет тех средств и методов, которыми располагают разработчики промышленной аппаратуры. Тем не менее ознакомление с порядком и особенностями промышленного проектирования полезно, поскольку оно поможет определить рациональную последовательность собственных действий радиолюбителя при разработке микроэлектронных устройств и узлов применительно к своим возможностям.

Порядок создания РЭА в общих чертах указан в ГОСТ 2.103—68 и включает составление технического задания, разработку технического предложения, эскизного и технического проектов, а также рабочей документации.

Покажем более подробно последовательность разработки РЭА на микросхемах на основании имеющегося в настоящее время опыта проектирования. При этом содержание основных этапов раскроем

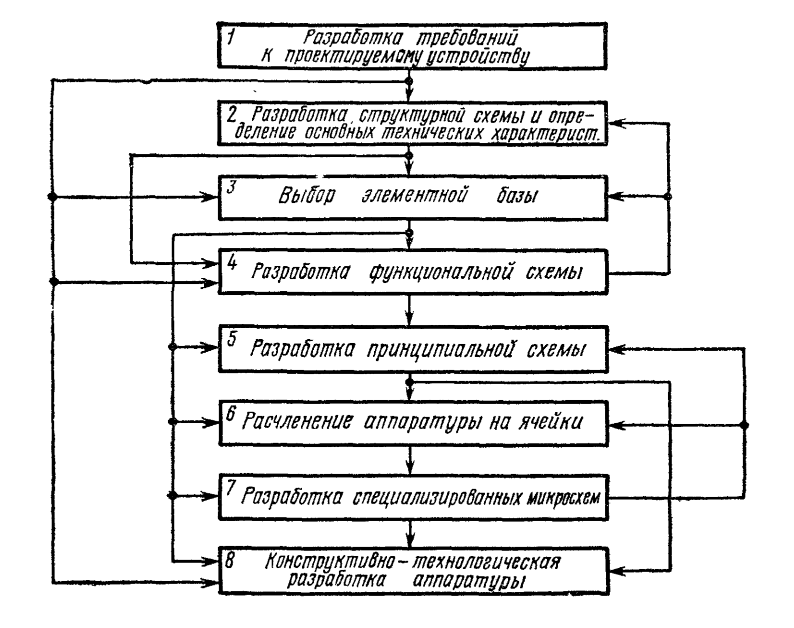


Рис. 8.2. Основные этапы проектирования аппаратуры на микросхемах

на примере цифровых устройств, для которых процесс проектирования отработан сейчас в наибольшей степени. Некоторые особенности проектирования аналоговых устройств будут рассмотрены далее. Последовательность основных этапов проектирования РЭА на микросхемах может быть представлена в виде, показанном на рис. 8.2.

Первый этап — разработка требований к проектируемому устройству, т. е. составление технического задания. Это задание устанавливает назначение и область применения создаваемой аппаратуры, а также ее основные параметры. К таким параметрам у цифровых устройств относятся: быстродействие, точность, потребляемая мощность, надежность и т. п. В техническом задании указывают условия эксплуатации проектируемой аппаратуры, в частности, пределы изменения температуры, влажности, давления, механических воздействий и др. Задание должно содержать требования к конструкции (максимальную массу и габаритные размеры, допустимые тепловые режимы, необходимость герметизации и т. п.). В техническом задании, как правило, приводят технико-экономические показатели (допустимая стоимость, степень унификации и стандартизации, экономическая эффективность).

Техническое задание должно составляться с учетом фактических возможностей реализации проектируемой аппаратуры.

Второй этап — разработка структурной схемы и определение основных технических характеристик. На рассматриваемом этапе изучают существующие устройства, подобные проектируемому, и

соответствующие патентные материалы. Затем проводят анализ возможных принципов построения, причем каждый вариант прорабатывают до глубины, достаточной для его сравнения с другими по наиболее существенным показателям: надежности, стоимости, перспективности и т. п. По результатам этого сравнения выбирают лучший вариант. Для него составляют структурную схему, устанавливают общие технические характеристики ее основных частей и их взаимосвязи.

Отметим, что структурные схемы микроэлектронных устройств, особенно реализуемых на микросхемах повышенной степени интеграции, часто отражают не только принципы работы, но и содержат информацию о каналах для параллельной обработки сигналов с целью повышения быстродействия, об устройствах встроенного контроля, поканальном резервировании и т. п. Таким образом, результатом второго этапа является разработка технического предложения для последующих стадий проектирования.

Третий этап — выбор элементной базы. Для дискретных устройств сначала выбирают тип логики (ТТЛ, МДПТЛ, ЭСЛ и др.). Этот выбор производят, исходя из основных требований к аппаратуре (выполняемая функция, быстродействие, потребляемая мощность и т. п.).

При выборе типа логики принимается во внимание структурная схема проектируемого устройства. Так, при параллельной обработке информации задержки сигналов сокращаются (можно выбрать элементную базу с меньшим быстродействием), но вместе с тем увеличивается коэффициент разветвления элементов по выходу. (Некоторые конкретные рекомендации по выбору элементной базы приведены в гл. 4.)

При построении сравнительно простых устройств, содержащих менее 100 микросхем, обычно рассматривают две-три серии в выбранном типе логики. В этом случае ориентировочно оценивают только основные характеристики проектируемого устройства при реализации с помощью выбранных серий. Например, рассчитывают максимальную задержку сигналов в цепи с наибольшим числом последовательно срабатывающих элементов, общую мощность потребления, стоимость и т. д. Чаще всего такую оценку можно сделать по функциональной схеме (см. четвертый этап). По результатам оценки выбирают лучший вариант реализации и для него разрабатывают полную принципиальную схему, а также выполняют все последующие этапы проектирования (см. рис. 8.2).

При построении сложных устройств очень важно до выбора конкретной серии определить оптимальную степень интеграции микросхем, ибо от этого будет существенно зависеть надежность, стоимость, габаритные размеры и другие характеристики. Выбор оптимальной степени интеграции возможен при наличии ряда серий, имеющих общий базовый логический элемент и различающихся степенью интеграции, а также при использовании микросборок [1].

Существует несколько критериев для определения оптимальной степени интеграции, например минимальная удельная стоимость элементарной логической схемы — вентиля, максимальная универсальность логических элементов. Используют также метод, основан-

[1] Микросборка — микроэлектронное изделие, состоящее из элементов и компонентов, включая микросхемы, которые имеют отдельное конструктивное исполнение и могут быть испытаны до сборки и монтажа. Микросборка разрабатывается для конкретной РЭА.

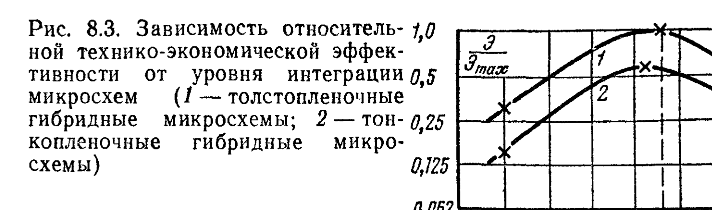


Рис. 8.3. Зависимость относительной технико-экономической эффективности от уровня интеграции микросхем (*1* — толстопленочные гибридные микросхемы; *2* — тонкопленочные гибридные микросхемы)

ный на обеспечении требуемой надежности контактных соединений.

Наиболее обоснованно степень интеграции выбирается по технико-экономической эффективности *Э*, определяемой соотношением $Э=T_р N_и/З$, где $T_р$ — ресурс аппаратуры; *З* — затраты на ее изготовление и эксплуатацию; $N_и$ — исходная сложность проектируемого устройства, оцениваемая количеством простейших логических элементов, при уменьшении которого уже нельзя обеспечить функционирование устройства (определяется ориентировочно из статистики по предыдущим разработкам подобной аппаратуры).

При использовании последнего критерия оптимальная степень интеграции определяется в зависимости от вида технологии, типа конструкции блоков и ряда других факторов. Для иллюстрации на рис. 8.3 приведены зависимости относительной технико-экономической эффективности от количества *J* вентилей в микросхеме для двух различных вариантов технологии. Эти кривые получены при проектировании одной из вычислительных машин. Из рис. 8.3 следует, что для данной разработки оптимальна степень интеграции, соответствующая 48 элементам при использовании толстопленочной технологии [41].

Выбор оптимальной степени интеграции с учетом различных факторов предусматривает рассмотрение большого количества вариантов. При этом разработка каждого из них до принципиальной схемы практически невозможна, поэтому в данном случае используют ориентировочные оценки, исходя из основных данных аппаратуры.

Расчет эффективности проводят с использованием главным образом эмпирических формул, полученных при обработке статистических данных по различным типам уже разработанной аппаратуры. При этом проектируемое устройство представляется построенным на однотипных по конструкции и степени интеграции микросхемах.

Задаваясь различными степенями интеграции, видами конструкции аппаратуры и другими параметрами, оценивают эффективность различных вариантов и определяют предпочтительный. После предварительной оценки вариантов выбирают микросхемы, уровень интеграции и другие параметры которых наиболее близки к найденным в результате расчетов.

Таким образом, при использовании рассматриваемого критерия на данном этапе проектирования не только выбирают элементную базу, но и в общих чертах разрабатывают конструкцию, т. е. фактически создают эскизный проект. Этот проект позволяет судить о типе и числе ячеек и блоков, габаритных размерах всего устройства, ориентировочной стоимости и ряде других показателей, что является основанием для последующих этапов технического проектирования.

Четвертый этап — разработка в выбранном логическом базисе функциональной схемы, которая полностью отражает характер, а также последовательность работы устройства.

Методы синтеза функциональных схем дискретных устройств разработаны достаточно хорошо. Синтез может проводиться в логическом базисе элементов И, ИЛИ, НЕ с последующим переходом к реализации в базисе выбранной серии (И — НЕ, И — ИЛИ — НЕ, ИЛИ — НЕ и т. д.) или непосредственно в заданном базисе.

Основной критерий синтеза функциональных схем аппаратуры на интегральных микросхемах — минимизация числа микросхем и их внешних соединений. Сложность каждой микросхемы — в данном случае не лимитирующий фактор. Другой критерий — функциональная однородность, т. е. максимальное использование элементов с одинаковыми функциями. Это обусловливает унификацию схемы, что, в свою очередь, ведет к снижению ее стоимости.

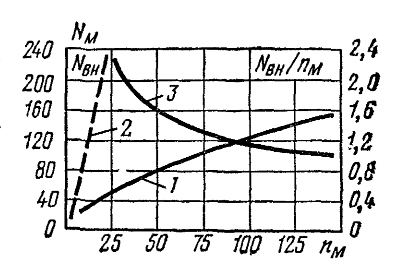
В цифровой аппаратуре обычно можно выделить типовые функциональные структуры (дешифраторы, триггеры, счетчики, распределители, регистры, устройства памяти и др.), которые заранее синтезированы в базисе выбранных микросхем (примеры реализации перечисленных структур приведены в гл. 4). При использовании микросхем повышенной степени интеграции необходимость в синтезе указанных типовых структур иногда отпадает, поскольку они могут входить в состав серий.

Пятый этап — разработка принципиальной схемы. На данном этапе проводят электрический расчет всех элементов, которые нельзя было реализовать с помощью выбранных серий общего применения. Здесь же окончательно разделяют схему на части: а) реализуемые с помощью выбранных серий общего применения; б) реализуемые с помощью новых специализированных микросхем (микросборок); в) реализуемые на основе дискретных компонентов (блоки питания, фильтры, устройства сопряжения с исполнительными элементами и т. д.). Дискретные компоненты используют в первую очередь в тех случаях, когда интегральные микросхемы из-за технологических или других ограничений не могут обеспечить требуемых параметров. В табл. 8.1 приведены границы областей применения дискретных резисторов и конденсаторов в аппаратуре

Таблица 8.1

Параметр	Резистор	Конденсатор
Номинальное значение, более	$\frac{500}{500}$ кОм	$\frac{50000}{500}$ пФ
Допуск, %, менее	$\frac{1}{20}$	$\frac{5}{20}$
Температурный коэффициент, $1/°C \times 10^6$, менее	$\frac{50}{1000}$	$\frac{50}{500}$
Частота, МГц, более	$\frac{1000}{100}$	$\frac{500}{100}$

Рис. 8.4. Зависимость числа выводов от сложности ячейки (*1* — число внешних выводов ячейки; *2* — общее число выводов микросхем; *3* — число выводов, приходящихся на одну микросхему)



на гибридных (в числителе) и полупроводниковых (в знаменателе) микросхемах. Катушки индуктивности обычно используют в виде дискретных компонентов при любых номинальных значениях. Исключение составляют лишь случаи использования пленочных катушек индуктивностью до 20 мкГн в гибридных микросхемах. Возможно также применение электронных эквивалентов катушек индуктивности — гираторов.

В результате рассмотренного этапа получают принципиальную схему и технические требования на разработку микросхем специализированного применения. На принципиальной схеме показывают все интегральные микросхемы с обозначением выводов, а также соединения и навесные элементы. (Примеры принципиальных схем цифровых устройств приведены в гл. 6, 7.)

Шестой этап — расчленение элементов принципиальной схемы на ячейки. Основным критерием при расчленении является минимальное число внешних выводов ячейки при ее максимальной сложности и функциональной законченности. Это обусловлено тем, что интенсивность отказов подвижных контактов примерно на порядок превышает интенсивность отказов паяных соединений на печатной плате.

Зависимость числа внешних связей $N_{вн}$ от числа микросхем $n_м$ в ячейке, полученная в результате обобщения фактических данных, показана на рис. 8.4 (кривая *1*). На этом же графике приведены кривые *2* и *3*, характеризующие соответственно суммарное число выводов микросхемы $N_м$, и число внешних связей, приходящихся на одну микросхему. Из графиков следует, что, с точки зрения уменьшения числа внешних контактных соединений, следует стремиться к увеличению числа микросхем в ячейках. Однако их увеличение снижает универсальность и повторяемость ячеек, что очень существенно для ЭВМ. Поэтому приходится принимать компромиссное решение.

При расчленении устройства на ячейки и определении их размеров принимаются также во внимание технологические возможности изготовления ячеек с двусторонним расположением контактов. Малая длина разъемов не позволяет иметь достаточно контактов, что исключает возможность получения функционально законченных узлов. Чрезвычайно большое число контактов приводит к усложнению конструкции разъема.

Если на плате можно расположить несколько функциональных узлов, то устройство расчленяют так, чтобы узлы, связанные большим числом соединений, оказались в одной ячейке.

Одним из способов уменьшения числа внешних соединений является введение избыточности в ячейки. Пример, который поясняет этот способ, приведен на рис. 8.5,*а*, где показана схема, со-

держащая устройство памяти и счетчик, расположенные в разных ячейках. Для соединения рассматриваемых узлов требуется восемь контактов. При введении дополнительных инверторов в ячейку памяти (рис. 8.5,*б*) число внешних контактов уменьшается в 2 раза.

Другой критерий расчленения — максимальная повторяемость функций внутри ячейки. Это обеспечивает простоту, максимальную плотность и минимальную площадь монтажных соединений, а также удобство эксплуатации. Кроме того, при расчленении устройства на ячейки учитывают необходимость обеспечения минимального времени для диагностики неисправностей.

Число микросхем в ячейках должно быть примерно одинаковым, оно определяется размерами ячеек, микросхем и шагом их установки. Как показывает опыт проектирования с учетом всех перечисленных факторов, число микросхем, размещаемых на печатной плате, обычно не превышает 100.

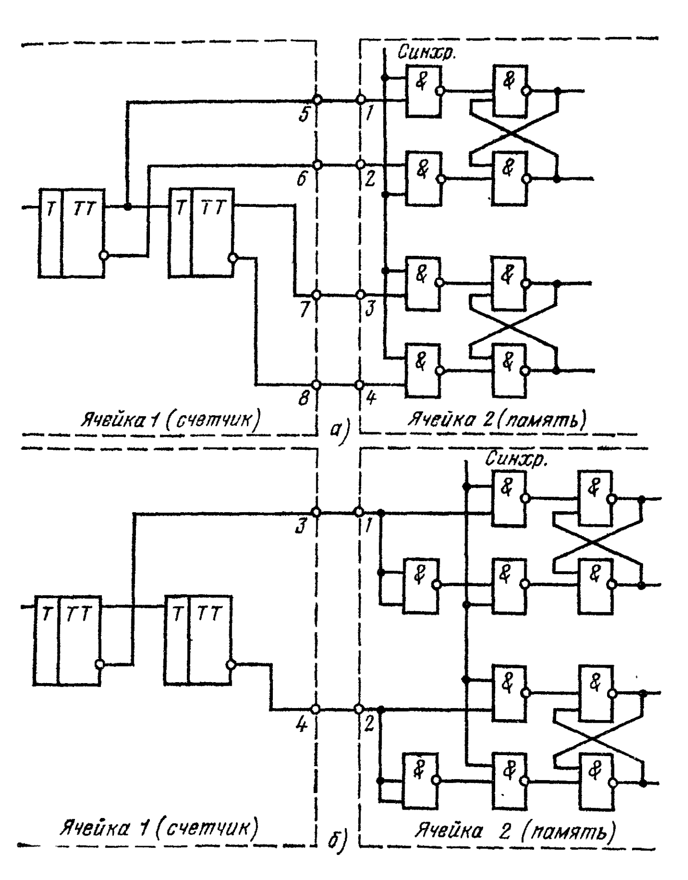


Рис. 8.5. Использование избыточности для сокращения числа внешних соединений

Седьмой этап — разработка специализированных микросхем или микросборок (если есть потребность). При этом выбирают технологию, размеры подложек, схемы соединений. Чаще всего специализированные микросхемы выполняют по гибридной технологии с широким использованием бескорпусных микросхем, транзисторов, диодов, навесных конденсаторов.

Восьмой этап — конструктивно-технологическая разработка аппаратуры.

Задача данного этапа — создание конструкции, которая имела бы минимальный объем, обеспечивала бы необходимый тепловой режим, кратчайшую длину соединений и малые паразитные взаимосвязи между элементами, удобство эксплуатации и ремонта. При этом должны быть максимально использованы унифицированные и стандартные элементы конструкции, а также типовые технологические процессы.

Конструирование аппаратуры как на аналоговых, так и на цифровых микросхемах включает следующие основные этапы: разработку топологии печатных плат, размещение на них микросхем, конструирование ячеек и блоков, обеспечение связей между ними. Значение этапа конструирования при построении аппаратуры на микросхемах очень велико, потому что именно такие элементы конструкции, как платы, элементы крепления и теплоотвода, штепсельные разъемы, кабели и т. п., в значительной мере определяют объем и массу аппаратуры. Так, для устройств типа ЭВМ за счет конструктивных деталей число элементов и компонентов в единице объема аппаратуры уменьшается в 100 раз и более по сравнению с плотностью размещения элементов и компонентов в микросхемах.

Вопросам конструирования микроэлектронных устройств, которое значительно отличается от конструирования аппаратуры на дискретных компонентах, посвящен следующий параграф.

Процесс проектирования завершают разработкой комплекта рабочей конструктивно-технологической документации, по которой изготовляют опытный образец аппаратуры.

Приведем несколько замечаний к основным этапам проектирования аппаратуры на микросхемах.

Этапы проектирования, указанные на рис. 8.2, соответствуют в основном созданию аппаратуры средней и большой сложности. Для простых устройств последовательность проектирования может быть упрощена, например, могут быть исключены этапы 7 и 8.

Показанный процесс проектирования рассмотрен в виде последовательного проведения этапов. Однако следует иметь в виду наличие многочисленных обратных связей между этапами (рис. 8.2), так что фактически аппаратуру проектируют путем последовательных уточнений. Например, принципиальную схему, разработанную на пятом этапе, могут корректировать после разработки специализированных микросхем. Введение избыточности, в частности поканального резервирования, на четвертом этапе может вызвать изменение структурной схемы аппаратуры и необходимость возврата ко второму этапу. После разработки функциональной схемы может также измениться и серия для реализации устройства. Таким образом, процесс проектирования электронной аппаратуры на микросхемах достаточно сложен и связан с оценкой и сравнением многочисленных вариантов. Особенно трудоемки этапы выбора элементной базы с учетом конструктивно-технологических факторов, разработки функциональной схемы, проектирования микросхем специализиро-

Таблица 8.2

№ этапа	Содержание этапа	Операция, выполняемая с помощью ЭВМ
1	Разработка требований к проектируемой аппаратуре	—
2	Разработка структурной схемы	Моделирование при проверке структурной схемы
3	Выбор элементной базы	Частные задачи, например выбор серии и степени интеграции, в том числе и с учетом конструктивно-технологических факторов для устройств типа ЭВМ
4	Разработка функциональной схемы	Синтез функциональных схем на заданных логических элементах
5	Построение принципиальных схем	Переход от функциональной к принципиальной схеме. Моделирование схемы
6	Расчленение аппаратуры на ячейки	Выбор геометрических размеров ячеек и блоков. Распределение микросхем по печатным платам с учетом минимальной длины соединений
7	Разработка специализированных микросхем и микросборок	Разработка логической и принципиальной схем, расчет параметров элементов, проектирование топологии, разработка тестов для проверки, создание конструкторской документации
8	Конструкторско-технологическая разработка	Проектирование печатных плат, трассировка соединений, разработка тестов для проверки, создание конструкторской документации

ванного применения, конструктивно-технологической разработки аппаратуры.

Сложность и трудоемкость процесса проектирования микроэлектронных устройств привели к необходимости перехода от общепринятых эмпирических приемов конструирования, зачастую опирающихся на субъективные оценки и интуитивные соображения разработчиков, к более рациональным методам, основанным на использовании ЭВМ.

В табл. 8.2 показаны операции, выполняемые в настоящее время с помощью ЭВМ,

Полностью автоматизировать процесс проектирования аппаратуры пока не представляется возможным, однако для наиболее трудоемких этапов (5, 6, 8) существуют системы комплексной автоматизации, начиная от построения принципиальной схемы до представления топологии печатных плат и всех соединений в виде чертежей, а также соответствующего кода на носителях информации (перфоленты, перфокарты) для последующего автоматического изготовления фотошаблонов, которые используются для металлизации и диффузии.

Применение ЭВМ дает большой выигрыш во времени и в качестве проектирования. Например, даже при построении сравнительно простой печатной платы с 32 микросхемами получен выигрыш во времени в 40 раз, а в длине проводников, что существенно для быстродействия, в 2 раза.

Проектирование аналоговой аппаратуры имеет ряд особенностей, основными из которых являются следующие. При построении аналоговой аппаратуры используют более широкую номенклатуру микросхем, чем в цифровых устройствах. Это обусловлено в первую очередь большим многообразием функций, выполняемых аналоговой аппаратурой и ее узлами. Указанная особенность определяет необходимость широкого использования микросхем специализированного применения и микросборок, разработанных с учетом специфики проектируемых устройств.

Аналоговые микросхемы в отличие от цифровых характеризуются большим числом параметров. В справочных данных, как правило, приводится ограниченное число параметров, соответствующих главным образом одному из частных вариантов использования микросхем. Поэтому при проектировании новой аппаратуры нередко требуется дополнительная информация о параметрах микросхем. Например, для использования преобразователя частоты 2ПС351 в приемных устройствах, кроме приведенных в справочниках данных, необходимо знать следующие параметры: крутизну преобразования на различных частотах, коэффициент подавления напряжения гетеродина, коэффициенты шума и нелинейных искажений, динамический диапазон и т. п.

Информация, недостающая для проектирования, может быть получена экспериментальным или расчетным путем.

Недостаток информации о параметрах аналоговых микросхем часто создает затруднения при решении вопросов выбора элементной базы, а также согласования микросхем между собой и с другими элементами схемы. Эти затруднения наиболее заметны при использовании микросхем различных серий. Поэтому для решения вопросов согласования и выбора режима работы микросхем широко используют макетирование отдельных узлов аналоговой аппаратуры, а также их моделирование на ЭВМ.

К стабильности и разбросу параметров аналоговых микросхем предъявляют более жесткие требования, чем к цифровым микросхемам. Указанную особенность необходимо учитывать на этапе выбора серии микросхем для реализации проектируемого устройства.

В аналоговой аппаратуре шире, чем в цифровой, применяют навесные дискретные компоненты. Причинами этого являются ограниченные возможности изготовления конденсаторов и катушек индуктивности в интегральном исполнении, а также необходимость использования микросхем на различных частотах, с разными видами нагрузки и напряжения питания. Особенно широко используют дискретные компоненты с универсальными микросхемами.

8.2. ВОПРОСЫ КОНСТРУИРОВАНИЯ РАДИОЭЛЕКТРОННЫХ УСТРОЙСТВ НА МИКРОСХЕМАХ

Рассмотрим теперь более подробно те элементы конструкции и процессы создания аппаратуры, которые специфичны для микроэлектронных устройств, в частности многослойные печатные платы, а также вопросы компоновки узлов, ячеек, блоков и обеспечения необходимого теплового режима.

Печатные платы для установки микросхем. Печатные платы служат основанием для монтажа микросхем и обеспечивают коммутацию всех элементов в соответствии с принципиальной схемой. Применение печатных плат позволяет на один-два порядка повысить плотность компоновки по сравнению с объемным монтажом и на порядок снизить массу.

В устройствах малой сложности и в аппаратуре, к которой не предъявляются очень высокие требования к плотности монтажа, применяют однослойные и двуслойные платы. В аппаратуре средней и большой сложности часто используют многослойные печатные платы.

Однослойные и двуслойные платы (рис. 8.6,*а*) состоят из основания, на которое с одной или двух сторон наносятся печатные проводники. Основания плат должны обладать достаточной механической прочностью, малыми диэлектрическими потерями, высокой нагревостойкостью и хорошей адгезией (сцепляемостью) материалов платы и печатных проводников. При изготовлении печатных плат широко используют стеклотекстолит, стеклоткань, гетинакс, фторопласт-4 и некоторые другие диэлектрики. Толщина плат 0,8—3 мм, а их типовые габаритные размеры 135×110; 135×240; 140×130; 140×150; 140×240; 150×200; 170×75; 170×110; 170×120; 170×130; 170×150; 170×160; 170×200. Печатные проводники выполняют чаще всего из меди, алюминия, никеля или золота толщиной 20—70 мкм.

При выборе сечения, конфигурации и расстояния между проводниками исходя из допустимой плотности тока (менее 20 А/мм^2), рабочего напряжения, условий теплоотвода и прочности сцепления проводников с основанием. Ширина проводников печатных плат обычно составляет 1,5—2,5 мм, а расстояние между ними 0,3—1 мм. Для плат с повышенной плотностью монтажа ширину проводников и зазоры между ними уменьшают до 0,15—0,5 мм. Во избежание короткого замыкания припоем во время пайки минимальное рас-

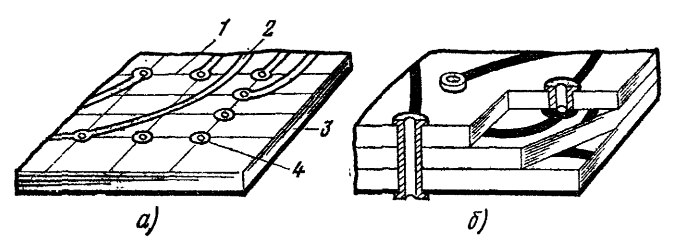


Рис. 8.6. Печатные платы:

а — однослойная плата (*1* — координатная сетка; *2* — печатные проводники; *3* — основание; *4* — металлизированные отверстия); *б* — трехслойная плата

стояние между проводниками у мест соединения берут не менее 1,5 мм.

Для установки микросхем и навесных деталей на плате просверливают и металлизируют отверстия, которые располагают в узлах координатной сетки (рис. 8.6,*а*). Обычно шаг сетки равен 2,5 или 1,25 мм, но иногда он может быть уменьшен до 0,5 мм. При шаге в 2,5 мм допуск на точность размещения отверстий составляет 0,13 мм, что сравнительно легко достигается с помощью современной технологии. Если требуется сделать шаг меньше, точность размещения отверстий возрастает, что увеличивает стоимость плат.

Диаметр отверстия исходя из условий пайки должен быть больше диаметра вывода микросхемы на 0,15—0,25 мм и в 3 раза меньше толщины платы. Вокруг монтажного отверстия создают контактную площадку на 0,6—1,5 мм больше диаметра отверстия.

Конфигурацию проводников выбирают такой, чтобы исключить отслаивания от основания, в частности, не допускается образование прямых или острых углов. Радиус закругления проводников не должен быть меньше 2 мм.

Изображения проводников наносят на плату следующими способами: фотографическим, т. е. контактным копированием, при котором плата предварительно покрывается светочувствительной эмульсией, получаемое при этом способе изображение имеет точность $\pm 0{,}15$ мм; способом сеткографии, т. е. продавливанием через сетчатый трафарет кислотощелочноупорной краски, точность изображения $\pm 0{,}3$ мм; способом офсетной печати, при котором кислотощелочноупорная краска переносится с цинкографического клише на резиновый валик, а с него на плату, точность изображения $\pm 0{,}2$ мм.

В бытовой аппаратуре (радиоприемники, телевизоры, магнитофоны и т. п.) обычно используют второй способ.

Наиболее распространенными методами нанесения металлических проводников являются: химический, предусматривающий избирательное удаление металла с предварительно фольгированной платы; комбинированный, представляющий собой комбинацию технологических приемов травления фольгированного диэлектрика с последующей металлизацией монтажных отверстий.

В последние годы получили распространение так называемые аддитивные и полуаддитивные методы изготовления печатных плат, не связанные с травлением фольгированного диэлектрика. Нанесение проводников осуществляют либо чисто химическим наращиванием (аддитивные платы) или в комбинации с электрохимическим их формированием (полуаддитивные платы). Достоинства этих методов — повышенная точность рисунка проводников и равномерная толщина металлизированного слоя. Указанные методы используют в тех случаях, когда нужно обеспечить минимальные значения ширины проводников и зазоров между контактными площадками (шаг 0,125—0,5 мм). Аддитивные и полуаддитивные платы, в частности, применяют при использовании керамических кристаллодержателей (микрокорпусов) без выводов, вместо которых используют контактные площадки на основании кристаллодержателя. Для установки керамических кристаллодержателей применяют платы из вышеуказанных материалов, а также из керамики.

В аппаратуре, построенной на микросхемах первой и второй степени интеграции, наибольшее распространение получили платы

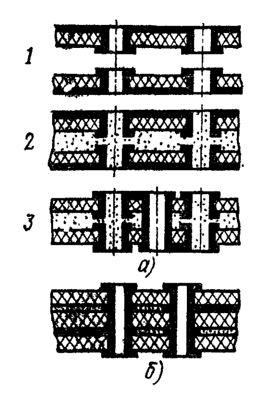


Рис. 8.7. Межсоединения с помощью металлизации:

а — этапы изготовления четырехслойной печатной платы методом попарного прессования (*1* — исходные двусторонние печатные платы; *2* — спрессованная плата; *3* — готовая плата с металлизированным отверстием); *б* — соединения путем металлизации сквозных отверстий

с расположением печатных проводников с одной и двух сторон основания.

Многослойные печатные платы (МПП) представляют собой единый монтажно-коммутационный узел, состоящий из чередующихся слоев токопроводящего и изоляционного материала. Пример трехслойной печатной платы показан на рис. 8.6,*б*. В пределах каждого слоя МПП подобны односторонним платам. Многослойные платы характеризуются повышенной плотностью монтажа, большой устойчивостью к внешним воздействиям. Они сокращают длину межсоединений, а следовательно, и задержку прохождения сигналов. Этот фактор имеет большое значение, так как при длине соединений в 10—15 см время задержки сигнала в печатной плате составляет примерно 1 нс, что соизмеримо со временем задержки быстродействующих микросхем. Многослойные печатные платы отличаются от односторонних и двусторонних наличием соединений между большим числом слоев, повышенными требованиями к точности технологических операций и электрическим параметрам. Процесс изготовления таких плат более сложен.

Межсоединения в МПП осуществляются с помощью механических деталей (пистонов, штифтов, лепестков), печатных проводников и металлизации. Первые два способа из-за трудоемкости и невысокого качества соединений не нашли широкого применения. Наиболее распространен третий способ, при котором межсоединения создаются путем металлизации (попарное прессование, металлизация сквозных отверстий). При попарном прессовании межслойные соединения выполняют на двусторонних платах путем металлизации отверстий. Платы склеивают прессованием, после чего между наружными слоями металлизации создают соединения. Этапы изготовления четырехслойной печатной платы приведены на рис. 8.7,*а*. Непосредственного соединения между внутренними слоями нет, оно осуществляется через наружные. Способ попарного прессования сравнительно прост, он позволяет получать надежные соединения и используется при малом числе слоев.

Изготовление межсоединений путем металлизации сквозных отверстий заключается в следующем. Пакет из заготовок с выполненными проводниками склеивают прессованием. Затем просверливают и металлизируют сквозные отверстия, обеспечивающие соединения схем, расположенных на различных внутренних слоях (рис. 8.7,*б*). Для увеличения контактирующей поверхности между металлом проводников и металлизацией используется подтравливание диэлектрика во внутренних слоях. Изготовление межсоединений путем металлизации сквозных отверстий — наиболее распространенный способ из-за простоты, хорошего качества соединений и высокой технологичности.

На практике иногда совмещают попарное прессование с металлизацией сквозных отверстий.

Число слоев МПП выбирают в зависимости от сложности принципиальной схемы, степени интеграции микросхем и требований к плотности монтажа. Наиболее часто используют платы с четырьмя — восемью слоями, однако число слоев может быть и бо́льшим.

Каждую функциональную цепь стремятся располагать на отдельном слое, например слой питания, слой нулевого потенциала (земли), слой соединений логических элементов. Иногда слои питания и земли выполняют в виде сплошной или сетчатой поверхности, которая одновременно выполняет функцию экрана.

Внутри многослойной печатной платы возможно создание тонкого слоя резистивного материала, расположенного между подложкой и слоем фольги. На базе резистивного слоя можно затем формировать необходимые резисторы. Такой метод позволяет уменьшить размеры устройства.

В связи с тем, что печатные проводники и отверстия в МПП располагают очень плотно и они имеют малые размеры, необходимо учитывать паразитную емкость и сопротивление проводников. Емкость между соседними проводниками, расположенными параллельно в соседних слоях, может достигать 3 пФ/см. Для ее уменьшения проводники располагают взаимно перпендикулярно. Для этой же цели иногда увеличивают расстояние между слоями путем использования нескольких слоев склеивающей стеклоткани. Сопротивление печатных проводников составляет 2,4 мОм/см, а сопротивление сквозного металлизированного отверстия не превышает 10 мОм/см.

Существуют определенные ограничения плотности размещения входных контактов на многослойных платах. При использовании штыревых контактов, расположенных в несколько рядов, расстояние между штырями должно быть не менее 2,5 мм, а диаметр штыря не должен превышать 0,7 мм. При планарных выводах контакты располагают в один ряд с шагом 1,25 мм.

С увеличением числа микросхем на печатной плате усложняется ее топология и повышается трудность разработки. При создании плат стремятся уменьшить число слоев и минимизировать длину соединительных проводников. Для сложных устройств поиск оптимальной топологии вручную очень затруднителен, поэтому для трассировки плат все шире применяют ЭВМ.

Большая сложность МПП затрудняет контроль качества. Наиболее часто используют методы автоматической проверки на целостность проводников и отсутствие коротких замыканий между ними. Для проверки МПП закрепляют на рабочем столе контрольной установки и к монтажным отверстиям платы прижимают пружинящие контакты, подключающие участки рисунка плат к контрольной схеме. Более подробные сведения о печатных платах имеются в [42].

Размещение микросхем, компоновка узлов, ячеек и блоков. Интегральные микросхемы и микросборки на печатных платах, как правило, располагают рядами, хотя допускается их расположение в шахматном порядке. Установку и крепление микросхем на плате производят, учитывая легкость доступа к любой из них и возможность замены.

Микросхемы со штыревыми выводами при расстоянии между выводами, кратном 2,5 мм, располагают на печатной плате таким

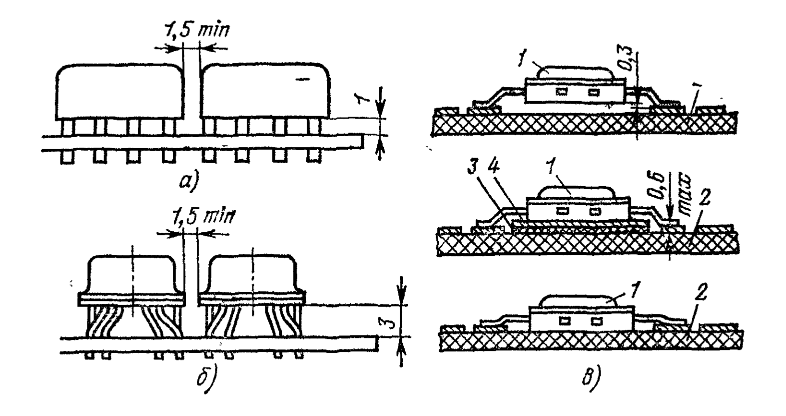


Рис. 8.8. Установка микросхем на печатную плату:

а, б — микросхемы со штыревыми выводами; *в* — микросхемы с планарными выводами (*1* — микросхема; *2* — основание; *3* — теплоотводящая шина; *4* — прокладка)

образом, чтобы их выводы совпадали с узлами координатной сетки (рис. 8.6,*а*). Если расстояние между выводами не кратно 2,5 мм, то их располагают так, чтобы один или несколько выводов совпадали с узлами координатной сетки. При этом микросхемы устанавливают только с одной стороны печатной платы, причем между микросхемами и платой обычно оставляют зазор. Допускается применение изоляционной прокладки из пресс-материалов, которую приклеивают к плате. Примеры крепления рассматриваемых элементов показаны на рис. 8.8,*а*, *б*.

Микросхемы с планарными выводами припаивают к металлизированным контактным площадкам печатной платы. Варианты их крепления приведены на рис. 8.8,*в*. Такие микросхемы могут уста-

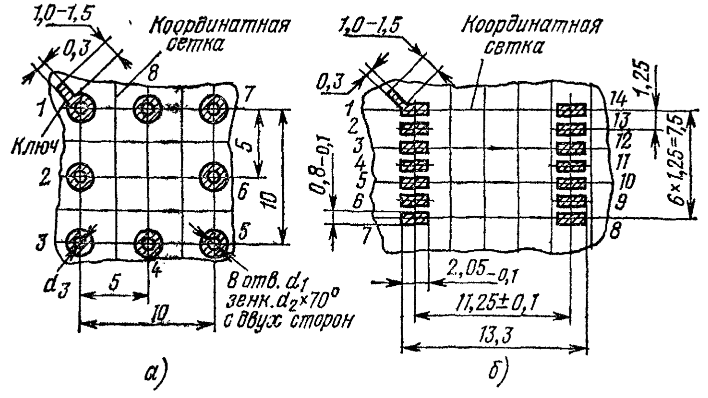


Рис. 8.9. Разметка посадочных мест для микросхем:

а — для штыревых выводов; *б* — для планарных выводов

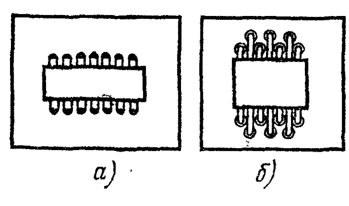


Рис. 8.10. Варианты расположения выводов

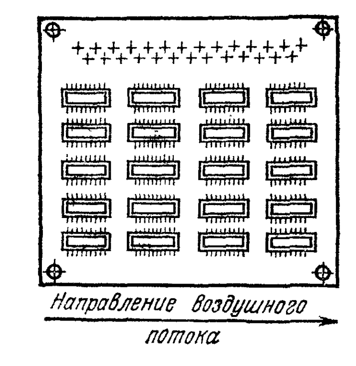


Рис. 8.11. Установка микросхем с учетом направления воздушного потока

навливаться как с одной, так и с двух сторон печатной платы. Микросхемы повышенной степени интеграции (третьей и более) часто устанавливают на теплоотводящее металлическое основание ячейки или индивидуальные радиаторы.

Примеры разметки посадочных мест для микросхем на печатной плате даны на рис. 8.9,*а*, *б*. При установке микросхемы первый ее вывод должен быть совмещен с ключом, нанесенным на плату. Выводы на плате могут располагаться как в один ряд (рис. 8.10,*а*), так и в шахматном порядке (рис. 8.10,*б*).

Шаг установки микросхем на печатной плате определяется конструктивными параметрами корпуса, числом выводов, требуемой плотностью компоновки, температурным режимом блока. Шаг установки микросхем выбирают кратным 2,5 мм для микросхем с расстоянием между выводами 2,5 мм и кратным 1,25 мм для микросхем с расстоянием между выводами 1,25 мм. Шаг может быть от 15 мм (для корпуса 151.15—1) до 70 мм (для корпуса 244.48—1).

Основным методом компоновки микросхем считается плоскостной, при котором элементы устанавливают на печатной плате в одной плоскости с одной или двух сторон. Микросхемы в прямоугольных корпусах обычно размещают с учетом направления воздушного потока, как показано на рис. 8.11. Это позволяет создать наилучшие условия для их охлаждения. Используют и другие способы установки микросхем на платах. Так, для микросхем со штыревыми выводами используют объемные конструкции в виде «гармошки», «вафли» и т. п. В первом случае (рис. 8.12,*а*) применяют

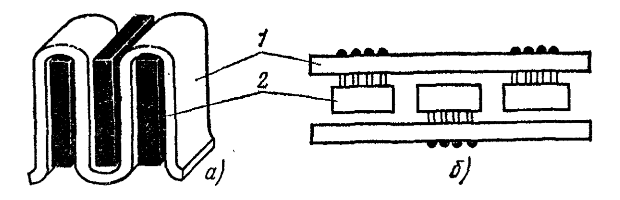


Рис. 8.12. Варианты установки микросхем на платы:
а — гибкие платы; *б* — жесткие платы (*1* — плата; *2* — микросхема)

гибкую печатную плату, между перегибами которой устанавливают микросхемы. Во втором случае (рис. 8.12,*б*) микросхемы крепят к жестким платам. Такие конструкции применимы только при облегченном тепловом режиме. В некоторых конструкциях микросхемы крепят на гибком основании из резины («ремне»), которое прошито соединительными проводами (до 250 шт.).

Бескорпусные микросборки обычно устанавливают на теплоотводящее металлическое основание ячейки или индивидуальные металлические шины. Размеры плат микросборок составляют от 16×7,5 до 48×30 мм, от этих размеров зависит шаг их установки. На печатные платы (а также в микросборки и гибридные микросхемы) могут устанавливаться безвыводные керамические кристаллодержатели или кристаллы бескорпусных микросхем. Такие кристаллы могут поставляться на ленточных носителях, представляющих собой основание, на котором установлен герметизированный кристалл и нанесен рисунок соединений, который обеспечивает коммутацию между печатной платой и кристаллом. Перед установкой часть ленты с кристаллом и соединениями вырезают и затем устанавливают на плату. Использование ленточного носителя кристаллов значительно облегчает автоматизацию монтажа, особенно когда требуется соединение с большим числом выводов.

Навесные детали устанавливают на печатных платах с использованием посадочных мест микросхем. При одностороннем монтаже эти детали крепят со стороны расположения микросхем, а при двустороннем — со стороны размещения разъемов.

В качестве навесных компонентов применяют малогабаритные керамические (КЛГ, КМ, К10-9, К10-17, К10-22) и оксидно-электролитические конденсаторы (К53-10, К53-15), резисторы С3-2, С3-3, дроссели ДМ, трансформаторы ММТИ-35, ТИГ-34, катушки индуктивности на карбонильных тороидальных сердечниках марки Р-100 либо пленочного типа на подложках малых размеров и др.

Крупногабаритные радиодетали и узлы группируют, как правило, в отдельные ячейки. При совместной компоновке микросхем и крупногабаритных дискретных компонентов рекомендуется группировать микросхемы в узлы, соизмеримые по высоте с дискретными компонентами, т. е. применять объемно-плоскостной метод компоновки (рис. 8.13).

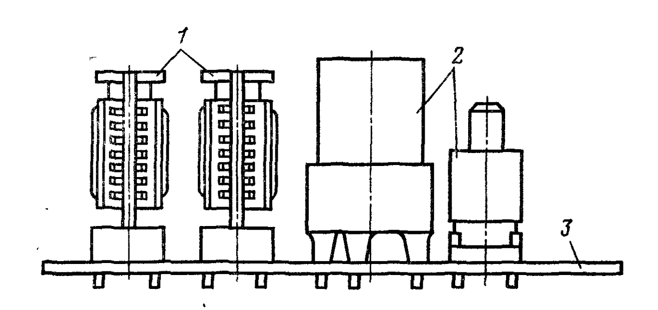


Рис. 8.13. Компоновка узлов на микросхемах совместно с навесными деталями (*1* — узлы с микросхемами; *2* — дискретные компоненты; *3* — печатная плата)

Объемно-плоскостной монтаж применяют и в случае использования готовых узлов пакетной конструкции на микросхемах. Пакеты набирают из корпусированных микросхем с планарными выводами, располагают их одну на другой и заливают компаундом. Монтаж соединений производят на боковых гранях пакета, куда выходят выводы, с помощью напыленных проводников. Такая конструкция позволяет сравнительно просто увеличить плотность компоновки микросхем.

Ячейки чаще всего содержат одну или две платы. Число печатных плат определяется требованием функциональной законченности ячеек, их повторяемостью, а также габаритными размерами плат и ячеек.

Конструктивно ячейки могут быть выполнены в бескаркасных и каркасных вариантах. Роль несущего элемента в бескаркасном одноплатном варианте выполняет печатная плата. Такие ячейки применяют в слабонагруженной аппаратуре. Использование бескаркасных конструкций в сильно нагруженной аппаратуре допускается при наличии в блоках дополнительных элементов конструкций, обеспечивающих необходимую механическую прочность ячеек. Примеры бескаркасных ячеек показаны на рис. 8.14,*а*, *б*.

В бескаркасном исполнении создают ячейки-модули первого уровня. Они обычно имеют типовые размеры печатной платы 170×75, 170×200. Пример конструкции модуля показан на рис. 8.14,*в*.

В каркасных конструкциях роль несущего элемента выполняет рамка или металлическое основание ячейки. Каркасные конструкции ячеек применяют в аппаратуре с высокими механическими требованиями, при двух- и многоплатных конструкциях ячеек, а также при использовании схем повышенной степени интеграции.

На рис. 8.15 показан пример каркасной ячейки, на литое металлическое основание которой установлены микросхемы третьей-четвертой степени интеграции; их выводы припаивают к печатной плате, прикрепленной снизу к металлическому основанию.

Блоки аппаратуры на микросхемах чаще всего имеют разъемную или книжную конструкцию.

Электрические соединения между узлами, ячейками и блоками осуществляют плоским кабелем, гибким печатным кабелем или монтажными проводниками. Плоский кабель (тканый или опрессованный) — это совокупность проводов (до 60), расположенных параллельно в одной плоскости и скрепленных нитями и оплеткой или опрессовкой полимерными материалами. Максимальная ширина кабеля 65 мм, длина не менее 40 мм. Кабель устанавливают с одной стороны печатной платы (рис. 8.16,*а*).

Гибкий печатный кабель (рис. 8.16,*б*) представляет собой совокупность печатных проводников, расположенных параллельно друг другу в одной плоскости на гибком электроизоляционном основании. Максимальная ширина печатного кабеля может быть 150 мм, толщина 0,1—0,5 мм, длина — не более 350 мм. Электрические соединения между платами одной ячейки выполняют обычно гибким печатным кабелем, между ячейками в блоке — гибким печатным или плоским кабелем. Иногда применяют объемный монтаж проводами сечением не более 0,2 мм^2, имеющими специальную изоляцию (ГФ, МГТЛ, МГШВ и др.). Электрические соединения между ячейками могут осуществляться с помощью коммутационной печатной платы, на которой распаивают кабели ячеек. Соединения между блоками чаще всего осуществляют монтажными проводами.

Электрические соединения на печатной плате ячейки и между ячейками в значительной мере определяют помехоустойчивость аппаратуры. Помехоустойчивость зависит от величин паразитных связей, имеющих в основном емкостный характер. Наличие паразитных

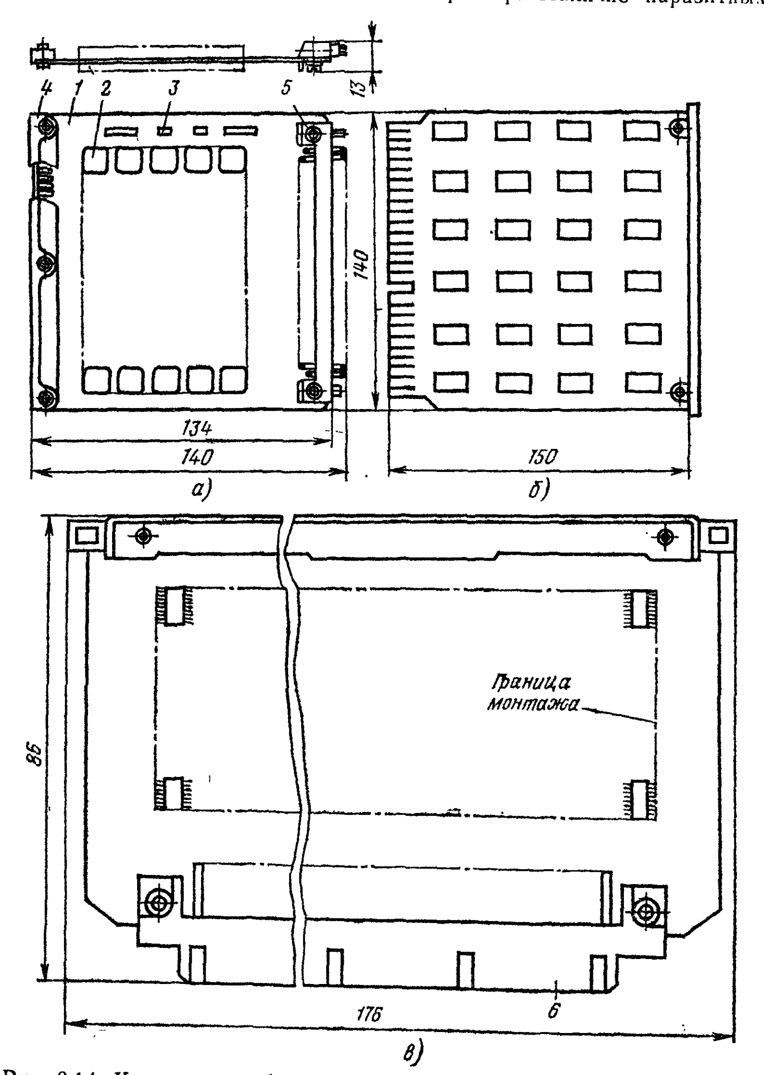


Рис. 8.14. Конструкция бескаркасных ячеек:

а — ячейка с микросхемами и дискретными компонентами (штыревой разъем) (*1* — печатная плата; *2* — микросхемы; *3* — дискретные компоненты; *4* — колодка для контроля; *5* — вилка разъема); *б* — ячейка с микросхемами (печатный разъем); *в* — ячейка-модуль первого уровня (*6* — розетка разъема СНП34)

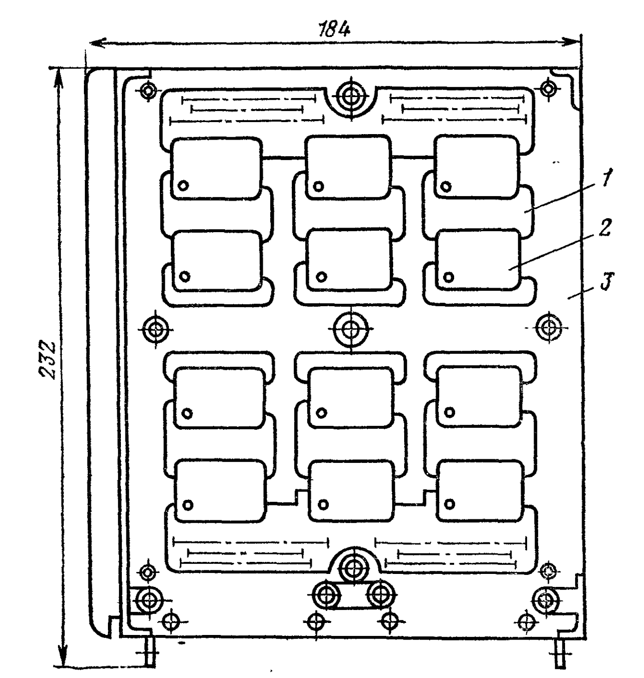


Рис. 8.15. Каркасная ячейка для микросхем *ИС3*, *ИС4* и микросборок (*1* — печатная плата; *2* — микросхема; *3* — литое основание)

емкостей между проводниками может вызвать наведение сигнала в соседних соединительных линиях между элементами и, как следствие этого, ложное срабатывание микросхем или сбой полезного сигнала. Кроме того, с увеличением емкости на выходе микросхемы снижается ее быстродействие, коэффициент усиления и т. п.

Погонная емкость межсоединений составляет при двустороннем печатном монтаже (толщина диэлектрика 1,5 мм и относительная диэлектрическая проницаемость $\varepsilon=3,6$) 60—120 пФ/м; при многослойном монтаже (на той же плате) 100—250 пФ/м; для проводника при навесном монтаже 30—40 пФ/м; для проводника в объемном жгуте (плотность 10—40 проводов на 1 см^2 сечения) 40—70 пФ/м. Значения допустимых емкостей между двумя соседними сигнальными проводниками составляют при длительности импульсных сигналов $(2—5)t_{зд,р,ср}$ для серии 133 — 10—50 пФ, для серии 137 5—80 пФ, для серии 217 5—20 пФ.

Значения допустимой паразитной емкости между проводниками входа и выхода при условии снижения коэффициента усиления на 10 % составляют для серии 140 — 10 пФ, для серии 740 — 25 пФ.

На помехоустойчивость также оказывает влияние индуктивность печатных проводников, особенно шин питания и заземления. Погонная индуктивность печатного проводника при его толщине 0,05 мм составляет 0,018—0,009 мкГн/см в диапазоне ширины проводника от 0,2 до 6 мм. Допустимая индуктивность шин заземления зависит

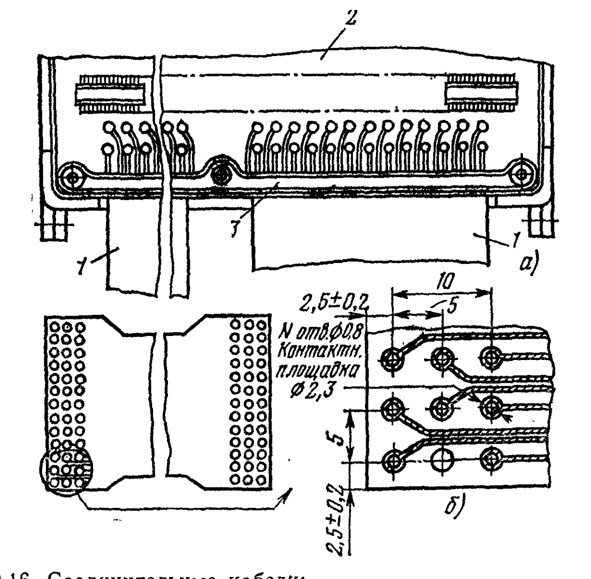


Рис. 8.16. Соединительные кабели:

а — плоский тканый кабель (*1* — кабель; *2* — плата; *3* — скоба для крепления кабеля); *б* — гибкий печатный кабель

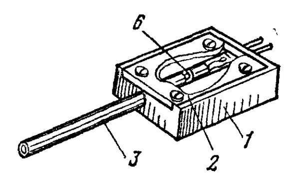
от протекающих в них импульсных токов и составляет, например для серии 133, 0,04—0,63 мкГн (при перепаде тока 160—80 мА).

По допустимым и погонным значениям паразитных емкостей и индуктивностей рассчитывают допустимую длину соединений.

Для обеспечения помехоустойчивости при расположении микросхем в ячейках и трассировке соединений между ними придерживаются ряда правил. При использовании микросхем различной степени интеграции элементы с высокой степенью интеграции устанавливают непосредственно у концевых контактов. При размещении микросхем стремятся обеспечить минимальную длину соединений между ними. При этом по возможности увеличивают расстояние между проводниками и располагают проводники в соседних слоях во взаимно перпендикулярных направлениях. При использовании в ячейках высокочастотных микросхем электрические соединения между ними часто осуществляют в виде скрутки сигнального и земляного проводов. В подобном соединении уменьшается внешнее электромагнитное поле, поскольку токи в проводниках протекают в противоположных направлениях. Благодаря этому удается снизить наводки в соседних линиях.

Для уменьшения уровня помех, обусловленных индуктивностью шин питания и заземления, ширину этих шин по возможности увеличивают до 5 мм и более. Для снижения низкочастотных пульсаций в шинах питания применяют блокирующие конденсаторы, включаемые между выводами «питание» и «земля» около разъема печатной платы. Их емкость для серии 133 (155) выбирают из расчета 0,1 мкФ на микросхему.

Конденсаторы для подавления высокочастотных пульсаций в цепях питания распределяют по площади печатной платы равномерно относительно микросхем из расчета один конденсатор емкостью



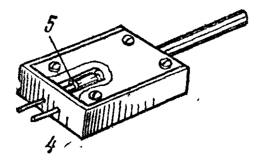


Рис. 8.17. Оптическая линия связи (*1* — основание; *2* — крышка; *3* — световод; *4* — выводы; *5* — светодиод; *6* — фотодиод)

0,02 мкФ на группу, содержащую не более 10 микросхем. Для микросхем повышенной степени интеграции емкость увеличивают до 0,1 мкФ и устанавливают конденсаторы около каждой микросхемы. Для повышения помехоустойчивости отдельные проводники, а также микросхемы и навесные радиодетали могут быть экранированы.

В последнее время для передачи сигналов применяют оптические линии связи, позволяющие обеспечить высокую помехоустойчивость, исключить излучение соединительных линий, а также обеспечить гальваническую развязку соединяемых цепей. Оптическая линия связи содержит светодиод (или лазер), управляемый электрическим сигналом, волоконный световод, пропускающий световой поток с малыми потерями, и фотодиод (фототранзистор), преобразующий световой поток в электрический сигнал. В оптических линиях связи наибольшее применение в качестве источников излучения получили светодиоды на основе арсенида галлия, хорошо согласующиеся по спектральным характеристикам с кварцевыми световодами и обеспечивающие достаточную мощность излучения. В качестве приемников используют кремневые лавинные фотодиоды и *p-i-n* структуры.

Длина соединений может быть обеспечена от 0,2 до нескольких сотен метров, число каналов от 1 до 150, диаметр световодного кабеля от 3 до 20 мм (в зависимости от числа каналов). На рис. 8.17 приведен пример построения одноканальной оптической линии связи с использованием волоконного световода.

При объединении микросхем в ячейки и затем в блоки происходит увеличение габаритных размеров и массы конструкции за счет тех ее элементов, которые предназначены для крепления ячеек, установки разъемов, внутриблочного монтажа и т. п. Усредненные объемно-массовые характеристики некоторых конструкций РЭА на корпусных микросхемах первой и второй степеней интеграции приведены в табл. 8.3.

При использовании микросхем с высокой степенью интеграции плотность размещения элементов значительно повышается.

Плотность размещения микросхем в блоках обычно не превышает 1—1,5 в см^3.

Одной из перспективных конструкций являются герметизированные блоки, в которых применяют бескорпусные микросхемы и микросборки. Использование при этом групповой защиты микросхем позволяет значительно уменьшить объем аппаратуры. Это можно проиллюстрировать следующим примером. Объем корпуса микросхемы типа 252МС15 составляет 856 мм^3, а сама гибридная микросхема занимает объем 60 мм^3. Только за счет отсутствия корпуса

Таблица 8.3

Тип микросхемы	Масса на один элемент, г/эл			Плотность размещения элементов, эл/см³		
	микросхема	ячейка	блок	микросхема	ячейка	блок
Гибридные	0,07	0,3	0,5	50	10—15	3—5
Полупроводниковые	0,03	0,2	0,4	100	15—20	4—7

можно получить выигрыш в полезном объеме в 14 раз. Если учесть также уменьшение зазоров между микросхемами при отсутствии корпусов, то этот выигрыш возрастает еще больше.

При использовании бескорпусных микросхем и микросборок часть соединений переносят на подложку, где они занимают в десятки раз меньший объем, чем на печатной плате.

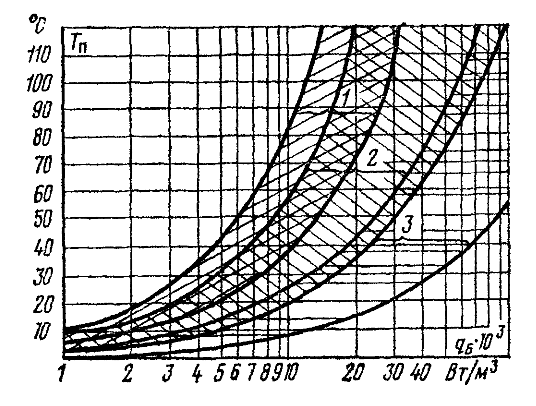
В целом при использовании бескорпусных микросхем и микросборок в общем герметичном блоке удается повысить плотность размещения элементов в 2—8 раз. Применение бескорпусных микросхем и микросборок приводит также к повышению надежности за счет уменьшения числа паяных соединений с печатной платой, вместо которых применяют более надежные способы соединений — напыление и термокомпрессионную сварку на подложках.

При конструировании аппаратуры на микросхемах соединениям элементов уделяют особое внимание, поскольку они в значительной мере определяют надежность всего устройства. На долю соединений приходится до 60% общего количества отказов РЭА.

Основной способ соединения микросхем с печатными платами и создания межсоединений в ячейках и блоках — пайка. Пайка не требует сложного и дорогостоящего оборудования, экономически выгодна, позволяет легко заменять вышедшие из строя микросхемы и другие детали. Перспективна сварка, которая позволяет получить большую, чем при пайке, надежность соединений, а также уменьшить объем аппаратуры за счет сокращения площади соединений. Используемые в микроэлектронной аппаратуре методы сварки можно разделить на сварку давлением и плавлением. Сварка давлением (термокомпрессионная, ультразвуковая и электроконтактная) обеспечивает соединение при совместном действии давления и нагрева. Нагрев не расплавляет соединяемые металлы, а лишь увеличивает их пластичность. Сварка плавлением (электроконтактная, электронным лучом и лучом лазера) соединяет металлы путем их плавления в зоне сварки и последующей кристаллизации.

Кроме указанных методов применяют также соединения с помощью накрутки проводника на штырь. Монтаж методом накрутки заключается в том, что несколько (обычно от четырех до шести) витков провода с помощью специального инструмента навивают с заданным натяжением на жесткий вывод — штырь квадратного или прямоугольного сечения. Натяжение провода при накрутке велико и в точках контакта достигает 1800 кГ/см². Это достаточно для разрушения оксидной пленки на соединяемых элементах и такого вдавливания провода в вывод, что в месте контакта образуются газонепроницаемые поверхности. Такое соединение очень надежно, осо-

Рис. 8.18. Зависимость допустимого перегрева воздуха от удельной мощности рассеяния (*1* — герметичный блок; *2* — естественное охлаждение; *3* — принудительное охлаждение)



бенно при сильных механических воздействиях. Недостатками этого метода является увеличение объема по сравнению с другими методами и трудность ремонта.

Вопросы конструирования аппаратуры на микросхемах обобщены в [2, 39, 40, 43—47].

Теплоотвод в микроэлектронной аппаратуре. В микроэлектронной аппаратуре, которая характеризуется большой плотностью элементов, особенно при использовании микросхем повышенного уровня интеграции, значительное внимание должно быть уделено вопросам создания необходимого теплового режима. Он определяется выделяемой мощностью и условиями охлаждения.

При определении необходимого способа охлаждения аппаратуры исходят из удельной мощности рассеяния $q_б = P_б / V_б$, где $P_б$ — суммарная мощность, выделяющаяся в блоке; $V_б$ — объем блока.

Другим фактором, который учитывают в данном случае, является допустимая температура перегрева воздуха в блоке: $T_п = T_{доп} - T_о$, где $T_{доп}$ — допустимая температура в блоке; $T_о$ — температура окружающей среды.

Способ охлаждения выбирают с использованием графика зависимости $T_п = f(q_б)$, приведенного на рис. 8.18. На графике показаны зоны, соответствующие различным способам охлаждения. Если точка, соответствующая проектируемому блоку, лежит в зоне *1* или левее, то в этом случае можно использовать герметичную конструкцию и не применять никаких мер по теплоотводу. В области *2* требуется естественное охлаждение с помощью теплопроводности и конвекции. Наконец, в области *3* необходимо принудительное охлаждение. Если точка, соответствующая рассматриваемому блоку, находится в зоне наложения областей, целесообразно выбирать верхнюю как отвечающую более простому способу охлаждения.

Для создания допустимого теплового режима аппаратуры по возможности стремятся к использованию микросхем с минимальной рассеиваемой мощностью в реальном режиме эксплуатации.

Один из эффективных путей облегчения теплового режима — использование теплоотводящих шин. На рис. 8.19,*а*, показан вариант такого теплоотвода для плоских корпусов. При этом тепловое сопротивление корпуса уменьшается с 250 до 20°С/Вт.

Иногда микросхемы устанавливают в радиаторы, как показано на рис. 8.19,*б*. При создании теплоотводящих путей стремятся к уменьшению теплового сопротивления на всех участках от микро-

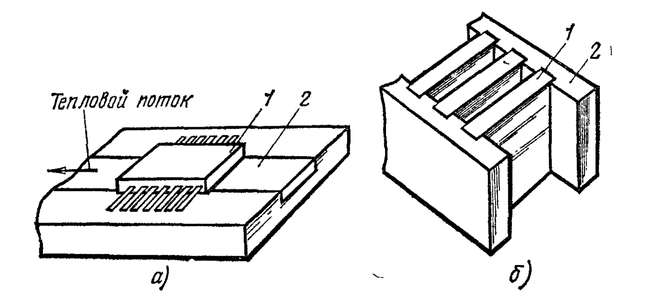


Рис. 8.19. Варианты теплоотвода:

а — с теплоотводящей шиной (*1* — микросхема; *2* — шина); *б* — установка в радиатор (*1* — микросхема; *2* — радиатор)

схемы до кожуха блока. Для этого при креплении микросхем применяют клеи с высокой теплопроводностью, используют припайку микросхем к ячейкам и т. п. Большое значение имеет тепловое сопротивление контактов между теплоотводящими элементами. На его значение влияют материал, чистота обработки поверхности, плотность соединения и ряд других факторов. Лучшие теплоотводящие материалы — медь и алюминий, их чаще всего применяют в конструкциях микроэлектронной аппаратуры. Очень нежелательно попадание краски между контактирующими теплоотводящими элементами, так как тепловое сопротивление контакта металл — краска очень велико и может превышать соответствующее значение для соединения медь — алюминий в 250 раз.

Для уменьшения контактных тепловых сопротивлений применяют покрытия соединяемых металлов кадмием, оловом и теплопроводящими пастами. Снижение теплового сопротивления корпуса блока достигается использованием ребристой структуры и покрытием наружной поверхности краской с высокой степенью черноты.

Для улучшения теплоотвода с помощью конвекции платы с распаянными на них микросхемами устанавливают в вертикальном положении, между корпусами микросхем соседних ячеек делают зазоры (не менее 6 мм), а также перфорационные отверстия в кожухе блока. Если перечисленные способы не могут обеспечить заданного теплового режима, применяют принудительное воздушное охлаждение. Воздух подается или внутрь блока непосредственно к теплоотводящим элементам или, при герметичных конструкциях, снаружи — к стенкам корпуса. Наиболее нагретые части ячеек, как правило, располагают ближе к началу охлаждающего потока. При наличии теплопроводящих шин целесообразно ориентировать их по направлению движения воздуха. Контакт с конструктивными теплопроводными элементами блока (рамка, кожух и т. п.) обычно осуществляют на входе в блок.

При использовании микросхем малого уровня интеграции чаще всего нет необходимости в учете тепловых режимов. При применении же микросхем повышенной степени интеграции, как правило, следует принимать специальные меры по созданию теплоотвода. В подобных случаях проводят специальный тепловой расчет [45], при котором определяют допустимое число микросхем на платах, число плат, зазор между ячейками, расход охлаждающего воздуха, размеры теплоотводящих шин и т. п.

ЗАКЛЮЧЕНИЕ

Интегральные микросхемы относятся к виду элементной базы РЭА, который развивается наиболее быстро. Приведем несколько основных направлений этого развития.

Во-первых, это расширение функционального состава тех серий микросхемы, которые получили наибольшее практическое применение — серий 100, 133 (155) 140 и других. Расширение ведется путем ведения в них более сложных узлов с лучшими парамерами, устройств согласования с индикационными приборами и т. п.

Во-вторых, это увеличение степени интеграции и повышение функциональной сложности микросхем. В последние годы все больше выпускается сложных функционально законченных устройств, не требующих для их использования дополнительных микроэлектронных узлов.

В-третьих, широкое использование в микроэлектронике новых физических явлений — оптоэлектронных, магнитоэлектронных, акустоэлектронных и др. Частично микросхемы, использующие эти явления, уже применяются в виде оптронов, линий задержки и фильтров на приборах с зарядовой связью и поверхностных акустических волнах, устройств памяти на цилиндрических магнитных доменах и т. п. Использование новых физических явлений позволит улучшить масса-габаритные, надежностные и другие показатели разрабатываемой аппаратуры. Следует указать, что работа с новыми микросхемами потребует определенной подготовки радиолюбителей, которая нужна для грамотного применения новой элементной базы.

Дальнейшее развитие микроэлектроники безусловно приведет к еще более широкому внедрению микросхем как в профессиональную, так и в радиолюбительскую радиоэлектронную аппаратуру.

ПРИЛОЖЕНИЕ. СИСТЕМА ОБОЗНАЧЕНИЙ МИКРОСХЕМ

В соответствии с ГОСТ 18682—73, введенном в июне 1974 г., обозначение микросхемы состоит из четырех основных элементов.

Первый элемент — цифра, указывающая тип микросхемы по конструктивно-технологическому признаку: 1, 5, 7 — полупроводниковые; 2, 4, 6, 8 — гибридные; 3 — прочие (пленочные, керамические, вакуумные и т. д.).

Второй элемент — две цифры, указывающие номер разработки. Первый и второй элементы составляют номер серии, к которой принадлежит микросхема.

Третий элемент — две буквы, обозначающие функциональную подгруппу и вид микросхемы (см. табл. П1).

Четвертый элемент — порядковый номер разработки микросхемы в серии среди микросхем одного вида.

При необходимости в обозначение перед первым элементом могут быть введены дополнительные буквенные индексы: К — для микросхем, используемых в устройствах широкого применения; КМ — для микросхем широкого применения, выпускаемых в керамическом корпусе; ЭК — для микросхем, выпускаемых на экспорт (с шагом выводов корпуса 2,54 мм).

Таблица П1

Вид микросхемы	Обозначение
Генераторы сигналов:	
гармонических	ГС
прямоугольных	ГГ
линейно-изменяющихся	ГЛ
специальной формы	ГФ
шума	ГМ
прочие	ГП
Усилители:	
высокой частоты	УВ
промежуточной частоты	УР
низкой частоты	УН
импульсных сигналов	УИ
повторители	УЕ
считывания и воспроизведения	УЛ
индикации	УМ
постоянного тока	УТ
операционные и дифференциальные	УД
прочие	УП
Преобразователи:	
частоты	ПС
фазы	ПФ
длительности	ПД
напряжения	ПН
мощности	ПМ
уровня (согласователи)	ПУ
код — аналог	ПА
аналог — код	ПВ
код — код	ПР
прочие	ПП
Модуляторы:	
амплитудные	МА
частотные	МС
фазовые	МФ
импульсные	МИ
прочие	МП
Детекторы:	
амплитудные	ДА
частотные	ДС
фазовые	ДФ
импульсные	ДИ
прочие	ДП
Фильтры:	
верхних частот	ФВ
нижних частот	ФН
полосовые	ФЕ
режекторные	ФР
прочие	ФП
Коммутаторы и ключи:	
тока	КТ
напряжения	КН
прочие	КП
Устройства селекции и сравнения:	
амплитудные (уровня сигналов)	СА
временные	СВ
частотные	СС
фазовые	СФ
прочие	СП
Логические элементы:	
И	ЛИ
ИЛИ	ЛЛ
НЕ	ЛН
И — ИЛИ	ЛС
И — НЕ	ЛА
ИЛИ — НЕ	ЛЕ
И — ИЛИ — НЕ	ЛР
И — ИЛИ — НЕ/И — ИЛИ	ЛК
ИЛИ — НЕ/ИЛИ	ЛМ
расширители	ЛД
прочие	ЛП
Триггеры:	
Шмитта	ТЛ
динамические	ТД
T-триггер	ТТ
RS-триггер	ТР
D-триггер	ТМ
JK-триггер	ТВ
комбинированные (RST, DRS, JKRS и др.)	ТК
прочие	ТП

Элементы арифметических и дискретных устройств:		Формирователи:	
регистры	ИР	импульсов прямоугольной формы	АГ
сумматоры	ИМ	импульсов специальной формы	АФ
полусумматоры	ИЛ	адресных токов	АА
счетчики	ИЕ	разрядных токов	АР
шифраторы	ИВ	прочие	АП
дешифраторы	ИД	Вторичные источники питания:	
комбинированные	ИК	выпрямители	ЕВ
прочие	ИП	преобразователи	ЕМ
Многофункциональные устройства:		стабилизаторы напряжения	ЕН
аналоговые	ХА	стабилизаторы тока	ЕТ
цифровые (логические)	ХЛ	прочие	ЕП
комбинированные	ХК	Элементы запоминающих устройств:	
прочие	ХП	матрицы-накопители ОЗУ	РМ
Наборы элементов:		матрицы-накопители ОЗУ со схемами управления	РУ
диодов	НД	матрицы-накопители ПЗУ	РВ
транзисторов	НТ	матрицы-накопители ПЗУ со схемами управления	РЕ
резисторов	НР	ППЗУ	РТ
конденсаторов	НЕ	РПЗУ	РР
комбинированные	НК	АЗУ	РА
прочие	НП	прочие	РП
Устройства задержки:			
пассивные	БМ		
активные	БР		
прочие	ВП		

СПИСОК ЛИТЕРАТУРЫ

1. **Ефимов И. Е., Козырь И. Я.** Основы микроэлектроники. — М.: Связь, 1975. — 272 с.
2. **Справочник** по интегральным микросхемам/ Под ред. Б. В. Тарабрина. 2-е изд. перераб. и доп. — М.: Энергия, 1980. — 816 с.
3. **Банк М. У.** Аналоговые интегральные схемы в радиоаппаратуре. — М.: Радио и связь, 1981. — 136 с.
4. **Полевые** транзисторы и интегральные микросхемы. Технический каталог. — М.: ЦНИИ «Электроника», 1975. — 112 с.
5. **Батушев В. А.** Электронные приборы. 2-е изд. перераб. и доп. — М.: Высшая школа, 1980. — 383 с.
6. **Бедрековский М. А., Волга В. В., Кручинкин Н. С.** Микропроцессоры. — М.: Радио и связь, 1981. — 94 с.

7. **Бедрековский М. А., Кручинкин Н. С., Подолян В. А.** Микропроцессоры. — М.: Радио и связь, 1981. — 72 с.
8. **Микропроцессорные** БИС и микро-ЭВМ/ Под ред. А. А. Васенкова. — М.: Сов. радио, 1980. — 280 с.
9. **Микро-ЭВМ** «Электроника С-5» и их применение/ Под ред. В. М. Пролейко. — М.: Сов. радио, 1980. — 160 с.
10. **Микросхемы** и их применение. — М.: Энергия, 1978. — 248 с.
11. **Огнев И. В., Шамаев Ю. М.** Проектирование запоминающих устройств. — М.: Высшая школа, 1979. — 320 с.
12. **Прангишвили И. В.** Микропроцессоры и микро-ЭВМ. — М.: Энергия, 1979. — 232 с.
13. **Степаненко И. П.** Основы микроэлектроники. — М.: Сов. радио, 1980. — 424 с.
14. **Проектирование** микроэлектронных цифровых устройств/ Под ред. С. А. Майорова. — М.: Сов. радио, 1977. — 272 с.
15. **Кузнецов В.** и др. Развитие микро-ЭВМ семейства «Электроника С-5» и систем на их основе. — Электронная промышленность, 1979, № 11, 12, с. 9—12.
16. **Васенков А. А.** Развитие микропроцессоров и микро-ЭВМ семейства «Электроника НЦ» на основе комплексно-целевых программ. — Электронная промышленность, 1979, № 11, 12, с. 13—17.
17. **Аналоговые** и цифровые интегральные схемы/ Под ред. С. В. Якубовского. — М.: Сов. радио, 1979. — 336 с.
18. **Сухов К., Чистов В., Пожаренкова Т.** Блок цветности на микросхемах. — Радио, 1974, № 12, с. 15—17.
19. **Сухов К., Олдин А., Белова В.** Тракт звукового сопровождения на микросхемах серии К224. — Радио, 1973, № 11, с. 47, 48.
20. **Олдин А., Сухов К., Белова В.** Тракт изображения цветного телевизора на микросхемах серии К224. — Радио, 1974, № 1.
21. **Зародов М., Сухов К., Чистов В.** Блок цветности. — Радио, 1971, № 11, с. 31—35.
22. **Сухов К., Чистов В.** Блок формирования цветовых сигналов. — Радио, 1975, № 2, с. 17—18.
23. **Сухов К., Мартынов Ю.** ФСС для телевизора. — Радио, 1971, № 3, с. 24.
24. **Баранов В., Филипенко В.** Использование микросхем К2ЖА243 и К2УС242. — Радио, 1972, № 9, с. 18—20.
25. **Бать С., Дубовис В., Зубова Г., Нечаев Л.** Интегральные микросхемы серий К122 и К118. — Радио, 1975, № 7, с. 55—57.
26. **Самойликов К.** «Микрон-2с». Переносной телевизор на гибридных микросхемах серии К224. — Радио, 1973, № 7, с. 31—35.
27. **Белый Ю. А.** Электронные микрокалькуляторы и техника вычислений. — М.: Знание, 1981. — с. 64. (Новое в жизни, науке, технике. Сер. Математика, кибернетика, № 2.)
28. **Згурский В. С., Лисицин Б. Л.** Элементы индикации (справочник). — М.: Энергия, 1980. — 304 с.
29. **Гитис Э. И.** Преобразователи информации для электронных цифровых вычислительных устройств. Изд. 3-е. — М.: Энергия, 1975. — 448 с.
30. **Балакай В. Т.** и др. Интегральные схемы АЦП и ЦАП. — М.: Энергия, 1978. — 256 с.
31. **Строганов Е.** Узлы для электронных часов. — Радио, 1979, № 9. с. 56—57.
32. **Самойлов Ю.** Управление семисегментным индикатором. — Радио, 1980, № 10, с. 29.

33. **Шило В. Л.** Линейные интегральные схемы в радиоэлектронной аппаратуре. Изд. 2-е. — М.: Сов. радио, 1979. — 368 с.
34. **Алексенко А. Г.** Основы микросхемотехники, элементы морфологии микроэлектронной аппаратуры. — М.: Сов. радио, 1977.
35. **Гутников В. С.** Интегральная электроника в измерительных устройствах. — М.: Энергия, 1980. — 248 с.
36. **Гольденберг Л. М.** Импульсные и цифровые устройства. — М.: Связь, 1973. — 495 с.
37. **Букреев И. Н., Мансуров Б. М., Горячев В. И.** Микроэлектронные схемы цифровых устройств. — М.: Сов. радио, 1975.
38. **ГОСТ 2.743—72.** ЕСКД. Обозначения условные графические в схемах. Двоичные логические элементы.
39. **ОСТ 4.Г0.010.009.** Аппаратура радиоэлектронная. Блоки и ячейки на микросборках и микросхемах. Конструирование.
40. **Файзулаев Б. Н.** и др. Конструктивно-техническая база ЕС ЭВМ. — Вопросы радиоэлектроники, сер. ЭВТ, 1973, № 5.
41. **Лившиц И. И., Несговоров Б. А., Овсищер П. И.** Анализ и выбор показателей эффективности аппаратуры на микросхемах. — Вопросы радиоэлектроники, сер. ТПО, 1973, вып. 1, с. 75—79.
42. **Федулова А. А., Котов Е. П., Явич Э. Р.** Многослойные печатные платы. — М.: Сов. радио, 1977. — 247 с.
43. **Пестряков В. Б.** Конструирование радиоэлектронной аппаратуры (Основные проблемы и современное состояние). — М.: Сов. радио, 1969, вып. 4. — 208 с.
44. **Анисимов Б. В., Савельев А. Я.** Основы конструирования и производства ЭВМ. — М.: Высшая школа, 1972. — 278 с.
45. **Гель П. П., Иванов-Есипович Н. К.** Конструирование радиоэлектронной аппаратуры — Л.: Энергия, 1972. — 231 с.
46. **Конструирование** микроэлектронной аппаратуры/ Под общ. ред. Б. Ф. Высоцкого. — М.: Сов. радио, 1975. — 121 с.
47. **Цифровые** устройства на микросхемах/ Под общ. ред. В. Л. Волчека, Е. Г. Ойхмана. — М.: Энергия, 1975. — 192 с.
48. **ОСТ 4.Г0.054.087.** Узлы и блоки радиоэлектронной аппаратуры. Подготовка навесных элементов к монтажу. Типовые технологические процессы.
49. **ОСТ 4.Г0.054.088.** Узлы и блоки радиоэлектронной аппаратуры. Установка навесных элементов в узлах. Типовые технологические процессы.
50. **ОСТ. 4.Г0.054.089.** Узлы и блоки радиоэлектронной аппаратуры. Пайка монтажных соединений. Типовые технологические процессы.
51. **Полупроводниковые** запоминающие устройства и их применение/ Под ред. А. Ю. Гордонова. — М.: Радио и связь, 1981. — 344 с.
52. **Мейзда Ф.** Интегральные схемы. Технология и применение:/ Пер. с англ./ Под ред. М. В. Гальперина. — М.: Мир, 1981. — 280 с.
53. **Балашов Е. П., Пузанков Д. В.** Микропроцессоры и микропроцессорные системы/ Под ред. В. Б. Смолова. — М.: Радио и связь, 1981. — 328 с.
54. **Аваев Н. А., Дулин В. Н., Наумов Ю. Е.** Большие интегральные схемы с инжекционным питанием. — М.: Сов. радио, 1977.
55. **Микропроцессорные** комплекты интегральных схем: Состав и структура. Справочник/ Под ред. А. А. Васенкова, В. А. Шахнова. — М.: Радио и связь, 1982. — 192 с.

ОГЛАВЛЕНИЕ

Владимир Александрович Батушев, Виктор Николаевич Вениаминов, Венедикт Григорьевич Ковалев, Олег Николаевич Лебедев, Андрей Иванович Мирошниченко

МИКРОСХЕМЫ И ИХ ПРИМЕНЕНИЕ

Редактор В. С. Темкин
Редактор издательства Т. В. Жукова
Художественный редактор Н. С. Шеин
Технический редактор Т. Н. Зыкина
Корректор И. Г. Зыкова

ИБ № 861

Сдано в набор 29.06.83 Подписано в печать 23.09.83 Т-18680
Формат 84×108¹/₃₂ Бумага типографская № 2 Гарнитура литературная
Печать высокая Усл. печ. л. 14,28 Усл. кр.-отт. 14,28 Уч.-изд. 18,7
Тираж 200 000 экз. (2 завод: 50 001—100 000 экз.) Изд. № 19475 Зак. № 3197
Цена 1 р. 70 к.

Издательство «Радио и связь». 101000 Москва, Почтамт, а/я 693

Ордена Октябрьской Революции и ордена Трудового Красного Знамени Первая Образцовая типография имени А. А. Жданова Союзполиграфпрома при Государственном комитете СССР по делам издательств, полиграфии и книжной торговли. Москва, М-54, Валовая, 28.